

# Pressemitteilung

12. März 2024



Leibniz Institute  
for high  
performance  
microelectronics

## Scale4Edge startet in zweite Projektphase Fehlertolerantes System mit RISC-V-Kernen beim Auftakttreffen vorgestellt

**Kaiserslautern.** Zukunftsfähige Spezialprozessoren für die Technologiesouveränität in Deutschland standen auf der Tagesordnung der gemeinsamen Veranstaltung der vom Bundesministerium für Bildung und Forschung (BMBF) geförderten Projekte KI-Mobil, KI-Power und Scale4Edge. In zwei Phasen werden Entwicklungsplattformen für zukunftsfähige Spezialprozessoren (ZuSE) mit Fokus auf Hardware für Edge-Anwendungen und KI-Prozessoren für den Automotive-Bereich entwickelt. Die Auftaktveranstaltung in Kaiserslautern läutete Mitte Februar die zweite Projektphase ein. Zum Start wurde über die Rolle von Prozessoren bei den deutschen/europäischen Bemühungen um Halbleitersouveränität diskutiert. Die 30 beteiligten Partner zeigten zudem die Ergebnisse der ersten Phase. Das IHP – Leibniz-Institut für innovative Mikroelektronik aus Frankfurt (Oder) präsentierte dabei den TETRISC-SoC-Demonstrator für ein adaptives und fehlertolerantes Mehrkernsystem. Der auf dieser Basis entwickelte Chip besitzt vier Open-Source-RISC-V-Kerne und ist für die Nutzung in zuverlässigkeitskritischen Umgebungen, wie sie in der Luft- oder Raumfahrt vorherrschen, optimiert.



Dr.-Ing. Markus Ulbricht präsentierte beim Auftakttreffen in Kaiserslautern die IHP-Ergebnisse der ersten Projektphase von Scale4Edge.

© edacentrum GmbH  
2024/Andreas Vörg

Die rund 30 Partner der BMBF-ZuSE-Projekte decken ein breites fachliches Spektrum ab und bearbeiten Problemstellungen beispielsweise in den Bereichen Automotive und für den Weltraum. Gemeinsam sind diesen Anwendungen innovative Lösungen, die hohen Anforderungen an leistungsfähige Elektronik, Prozessoren, Rechenleistung bei gleichzeitiger Energieeffizienz, Zuverlässigkeit, Robustheit und Sicherheit. Beim Auftakttreffen gab es daher eine rege Diskussion im Podium, u. a. mit Mario Brandenburg, parlamentarischer Staatssekretär des BMBF, und den drei Projektkoordinatoren, aber auch im Kreise der Teilnehmenden. Beim anschließenden Austausch stellte sich IHP-Projektleiter Dr.-Ing. Markus Ulbricht den Fragen zum TETRISC-SoC-Demonstrator.

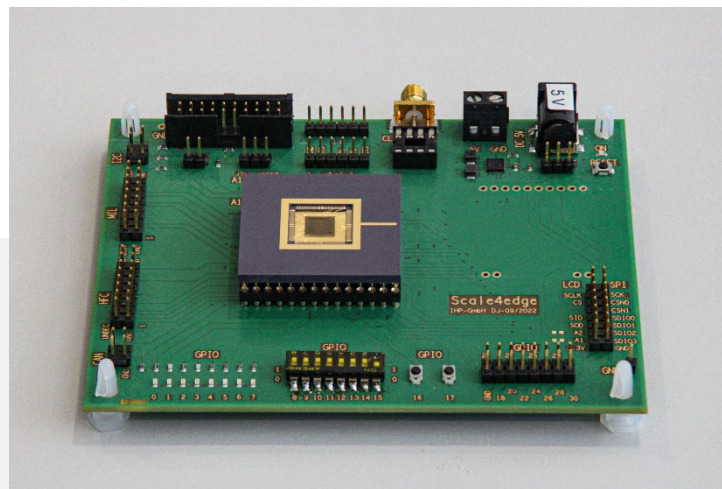


# Pressemitteilung



Leibniz Institute  
for high  
performance  
microelectronics

„In der ersten Phase des Projektes Scale4Edge haben wir uns vor allem auf den Entwurf des fehlertoleranten Systems mit RISC-V-Kernen konzentriert. Der entstandene Testchip, der auch in dem vorgeführten Demonstrator seinen Einsatz findet, verfügt über drei Sensoren, die die Temperatur, den Alterungsprozess und die Strahlenbelastung überprüfen. Auf dieser Basis kann sich das System in Echtzeit an diese für die Zuverlässigkeit sehr kritischen und teilweise stark veränderlichen Parameter anpassen. Adaptiv können die Kerne ihre Leistungslast untereinander umverteilen und damit übermäßige Hitzeentwicklung vermeiden, was eine Beschädigung des Systems verhindert. Bei erhöhter Strahlung oder starken Alterungseffekten arbeiten sie redundant, sodass über einen Mehrheitsentscheid stets ein verlässliches Ergebnis vorliegt“, erklärt Dr.-Ing. Markus Ulbricht. „Mit unserer ersten Testversion haben wir vor allem gelernt, wie das System zu entwerfen ist und wo mögliche Schwachstellen liegen. Sie diene zudem der Analyse der Leistungsaufnahme und maximalen Taktfrequenz“, ergänzt er.



Der in Kaiserslautern vorgeführte TETRISC-SoC-Demonstrator mit dem entwickelten Testchip in der Mitte.

© IHP 2024/Franziska Wegner

In der zweiten Phase wird der entwickelte Chip weiter optimiert und als finaler Schritt einem Bestrahlungstest unterzogen. Zusätzlich will das Team des IHP nicht nur verstärkt auf Open-Source-Systemblöcke setzen, sondern auch das Design soweit wie möglich mit Open-Source-Tools implementieren und das gesamte fehlertolerante System quelloffen zur Verfügung stellen. Das Projekt Scale4Edge läuft in seiner zweiten Phase bis Ende Dezember 2025.



# Pressemitteilung



Leibniz Institute  
for high  
performance  
microelectronics

## Über Open Source:

Open Source bezeichnet quelloffene, d.h. frei zugängliche Software, Hardware und Methodiken. Die Quellen können frei eingesehen, genutzt, modifiziert und verbreitet werden. Die Community legt bei der Weiterentwicklung Standards und Formate fest. Ein bekanntes Beispiel ist das Open-Source-Betriebssystem Linux, das seit den 1990er-Jahren eine Alternative zu Windows und MacOS darstellt und in hochperformanten, professionellen Anwendungen zum Einsatz kommt. Ohne Lizenzgebühren und Abhängigkeiten ermöglicht Open Source auch Universitäten und ihren Studierenden, sowie KMU, einen niedrigschwelligen Zugang zu diesen technischen Lösungen.

Das IHP erarbeitet und entwickelt Open-Source-Lösungen im Umfeld der Mikroelektronik. Über das GitHub-Repository bietet das IHP Zugang zu einem Open-Source-PDK für die SG13G2-BiCMOS-Technologie des Instituts, mit denen Designs für die Fertigung im IHP-Reinraum erstellt werden können.

Der Open-Source-Ansatz ist für mikroelektronische Systeme eine wichtige Komponente zur Realisierung vertrauenswürdiger Elektronik und zur Sicherstellung der technologischen Souveränität Deutschlands und Europas. Das IHP leistet mit seiner Forschung dazu einen wichtigen Beitrag.

## Mehr zu Scale4Edge:

<https://www.edacentrum.de/scale4edge/>

## Mehr zu den BMBF-ZuSE-Projekten unter:

<https://www.elektronikforschung.de/projekte/ki-mobil>

<https://www.elektronikforschung.de/projekte/ki-power>

<https://www.elektronikforschung.de/projekte/zuse-scale4edge>

## Mehr zum Open-Source-PDK des IHP:

[www.ihp-microelectronics.com/services/research-and-prototyping-service/fast-design-enablement/open-source-pdk](http://www.ihp-microelectronics.com/services/research-and-prototyping-service/fast-design-enablement/open-source-pdk)

## Wissenschaftlicher Ansprechpartner:

Dr.-Ing. Markus Ulbricht

Leiter der Forschungsgruppe „Fehlertolerantes Rechnen“

IHP GmbH – Innovations for High Performance Microelectronics/

Leibniz-Institut für innovative Mikroelektronik

Im Technologiepark 25

15236 Frankfurt (Oder)

Fon: +49 (335) 5625 467

E-Mail: [ulbricht@ihp-microelectronics.com](mailto:ulbricht@ihp-microelectronics.com)

## Ansprechpartnerin PR:

M.A. Franziska Wegner

Public Relations

IHP GmbH – Innovations for High Performance Microelectronics/

Leibniz-Institut für innovative Mikroelektronik

Im Technologiepark 25

15236 Frankfurt (Oder)

Fon: +49 (335) 5625 205

E-Mail: [wegner@ihp-microelectronics.com](mailto:wegner@ihp-microelectronics.com)



# Pressemitteilung

## Über das IHP:

Das IHP ist ein Institut der Leibniz-Gemeinschaft und betreibt Forschung und Entwicklung zu siliziumbasierten Systemen, Höchstfrequenz-Schaltungen und -Technologien einschließlich neuer Materialien. Es erarbeitet innovative Lösungen für Anwendungsbereiche wie die drahtlose und Breitbandkommunikation, Sicherheit, Medizintechnik, Industrie 4.0, Mobilität und Raumfahrt. Das IHP beschäftigt ca. 365 Mitarbeiterinnen und Mitarbeiter. Es verfügt über eine Pilotlinie für technologische Entwicklungen und die Präparation von Hochgeschwindigkeits-Schaltkreisen mit 0,13/0,25  $\mu\text{m}$ -SiGe-BiCMOS-Technologien, die sich in einem 1500 m<sup>2</sup> großen Reinraum DIN EN ISO 14644-1 3 befindet.

[www.ihp-microelectronics.com](http://www.ihp-microelectronics.com)



Leibniz Institute  
for high  
performance  
microelectronics

