

26.03.2025

## IHP-Forscher erhalten den Best-Paper-Award beim IEEE Latin-American Test Symposium!

**Frankfurt (Oder).** Wissenschaftler des IHP haben zusammen mit Forschern der Brandenburgischen Technischen Universität Cottbus-Senftenberg, der Universität Rostock und der Universität Potsdam den Preis für das beste Paper auf dem 26. IEEE Latin American Test Symposium (LATS) 2025 gewonnen, das vom 11. bis 14. März auf der Insel San Andrés in Kolumbien stattfand. Das LATS ist ein anerkanntes Forum, das sich der Präsentation und Diskussion wissenschaftlicher Ergebnisse, neuer Ideen, Anwendungen, aktueller Themen und neuer Trends im Bereich der Prüfung, Zuverlässigkeit und Sicherheit von elektronischen Schaltkreisen und Systemen widmet.

Der Beitrag mit dem Titel „Zyklusgenaue FPGA-Emulation von RRAM-Crossbar-Arrays: Effiziente Modellierung von Bauelementen und Variabilität mit Bewertung des Energieverbrauchs“ befasst sich mit aktuellen Herausforderungen in der elektronischen Designautomatisierung (EDA). Eine der größten Lücken ist der Mangel an Unterstützung für schnelle Prototyperstellung, Designraumerforschung und Simulationen auf Systemebene, die die prozessabhängige Variabilität von Bauelementen berücksichtigen. Um dieses Problem zu lösen, wird in der gemeinsamen Forschungsarbeit von IHP, BTU, Uni Rostock und Uni Potsdam ein FPGA-basierter Emulationsansatz für RRAM-Crossbars vorgestellt, der zyklussynchrone Echtzeit-Emulationen ohne komplexe Bauelementemodelle ermöglicht. Durch die Nutzung vorgefertigter Look-up-Tabellen erfasst die Gruppe das RRAM-Verhalten mit hoher Genauigkeit, während eine multivariate Kernel-Dichte-Schätzmethode (KDE) zur Modellierung der Bauelementevariabilität verwendet wird. Dieser Ansatz ermöglicht eine präzise Latenzbestimmung und in Kombination mit NeuroSim eine Energieverbrauchsschätzung – was eine erhebliche Beschleunigung gegenüber herkömmlichen Verhaltenssimulationen bietet.

Herzlichen Glückwunsch an das IHP-Team: Jianan Wen, Fabian Luis Vargas, Andrea Baroni, Markus Fritscher, Eduardo Perez, Christian Wenger und Milos Krstic!

Das Paper finden Sie unter: <https://ieeexplore.ieee.org/document/10534601>



Jinan Wen, System Architectures, ©IHP



Leibniz Institute  
for High  
Performance  
Microelectronics



# News

---



Leibniz Institute  
for High  
Performance  
Microelectronics

## **Ansprechpartnerin:**

Dr. Anna Sojka-Piotrowska

Marketing & Strategy

IHP GmbH – Leibniz Institute for High Performance Microelectronics/

Leibniz-Institut für innovative Mikroelektronik

Fon: +49 (335) 5625 409

E-Mail: [sojka@ihp-microelectronics.com](mailto:sojka@ihp-microelectronics.com)

Im Technologiepark 25

15236 Frankfurt (Oder)

## **Über das IHP:**

Das IHP ist ein Institut der Leibniz-Gemeinschaft und betreibt Forschung und Entwicklung zu siliziumbasierten Systemen, Höchstfrequenz-Schaltungen und -Technologien einschließlich neuer Materialien. Es erarbeitet innovative Lösungen für Anwendungsbereiche wie die drahtlose und Breitbandkommunikation, Sicherheit, Medizintechnik, Industrie 4.0, Mobilität und Raumfahrt. Das IHP beschäftigt ca. 365 Mitarbeiterinnen und Mitarbeiter. Es verfügt über eine Pilotlinie für technologische Entwicklungen und die Präparation von Hochgeschwindigkeits-Schaltkreisen mit 0,13/0,25  $\mu\text{m}$ -SiGe-BiCMOS-Technologien, die sich in einem 1500 m<sup>2</sup> großen Reinraum DIN EN ISO 14644-1 3 befindet.

[www.ihp-microelectronics.com](http://www.ihp-microelectronics.com)

