



innovations
for high
performance

microelectronics

Annual Report 2019



Annual Report
2019

Inhalte

Contents

Vorwort	2
Foreword	
Feierliche Amtsübergabe	4
Ceremonial handover of office	
Organe und Gremien der IHP GmbH	6
Governing Body of IHP	
Das Jahr 2019	7
Update 2019	
Forschung des IHP	15
IHP's Research	
Ausgewählte Projekte	37
Selected Projects	
Forschungsfabrik Mikroelektronik Deutschland	57
Research Fab Microelectronics Germany	
Innovationscampus Elektronik und Mikrosensorik Cottbus	63
Innovation Campus Electronics and Microsensor Technology Cottbus	
Gemeinsame Labore	67
Joint Labs	
Publikationen	79
Publications	
Angebote und Leistungen	99
Offers and Services	
Wegbeschreibung zum IHP	108
Directions to IHP	
Impressum	109
Imprint	

Annual Report
2019

Vorwort Foreword



Gerhard Kahmen
Wiss.-Techn. Geschäftsführer

Manfred Stöcker
Adm. Geschäftsführer

Liebe Leserinnen und Leser, liebe Freunde und Partner des IHP,

wie in den Vorjahren können wir auch 2019 auf ein äußerst erfolgreiches Jahr zurückblicken, in dem wir die gesteckten Ziele unserer Forschungsaktivitäten erreicht oder sogar übertroffen haben.

Auch heute sind wir auf dem Gebiet der siliziumbasierten Höchstfrequenz-Mikroelektronik einer der weltweit wichtigsten Akteure. Dieses Ergebnis, in einem Umfeld harten Wettbewerbs, basiert auf kontinuierlicher Forschung und Entwicklung unserer eng verzahnten und aufeinander abgestimmten vier Forschungsprogramme: Drahtlose Systeme und Anwendungen, Hochfrequenz-Schaltkreise, Technologien für smarte Systeme und Materialien für die Mikro- und Nanoelektronik.

Die Forschungsergebnisse des IHP konnten auch im Jahr 2019 Maßstäbe setzen und eine hohe Sichtbarkeit auf internationaler Ebene erzielen. 75 Drittmittelprojekte innerhalb nationaler und europäischer Förderprogramme, darunter 17 DFG-Projekte, unterstreichen die exzellente Forschung des IHP im vergangenen Jahr.

Mit insgesamt neun Joint Labs mit Hochschulen im In- und Ausland und damit verbundenen gemeinsam berufenen Professuren ist das IHP in seinen Arbeitsfeldern eng in der universitären Grundlagenforschung eingebunden.

Eine positive Bilanz können wir ebenfalls für die Verwertung unserer Forschungsergebnisse durch technologiebasierten Innovationstransfer ziehen. Als 100%ige Tochtergesellschaft agiert die IHP Solutions GmbH als kommerzielle, marktorientierte Schnittstelle, um sowohl den MPW-Forschungsservice als auch die Prototypen- und Kleinserienfertigung Partnern aus Forschung und Wirtschaft anzubieten. Als Brücke zwischen Grundlagenforschung und anwendungsnahen Applikationen konnte das IHP im vergangenen Jahr somit wieder signifikante Beiträge für die Innovationskraft und -fähigkeit des Standorts Deutschland und Europas auf dem Gebiet der Höchstfrequenzelektronik und der More-Than-Moore-Technologien liefern.

Dear readers, friends and partners of IHP, as in previous years, we can also look back on 2019 as an extremely successful year in which we achieved or even exceeded the targets set for our research activities.

Today, we are still one of the world's major players in the field of silicon-based ultra-high frequency microelectronics. This result, in a highly competitive environment, is based on the continuous research and development of our closely interlinked and coordinated four research programs: wireless systems and applications, RF circuits, technologies for smart systems and materials for micro- and nanoelectronics.

IHP's research results were able to set standards and achieve high visibility on an international level in 2019. 75 third-party funded projects within national and European funding programs, including 17 DFG projects, underline the excellent research of IHP in the past year.

With a total of nine joint labs with universities in Germany and abroad and associated jointly appointed professorships, IHP is closely integrated into university basic research in its fields of work.

We can also draw a positive balance for the exploitation of our research results through technology-based innovation transfer. As a wholly owned subsidiary, IHP Solutions GmbH acts as a commercial, market-oriented interface to offer the MPW research service as well as prototype and small series production to partners from research and industry. As a bridge between basic research and application-oriented applications, IHP was again able to make significant contributions to the innovative strength and capability of Germany and Europe as a location for high-frequency electronics and More-Than-Moore technologies.

With the progressing construction and the commissioning of the clean room extension planned for the end of 2020, IHP is creating the strategic and thematic basis for being able to take a leading position worldwide in the field of silicon-based high-frequency electronics in

Mit dem fortschreitenden Bau und der für Ende 2020 geplanten Inbetriebnahme der Reinraumerweiterung schafft das IHP die strategischen und thematischen Grundlagen, auch zukünftig im Bereich der siliziumbasierten Höchstfrequenzelektronik eine weltweit führende Position einnehmen zu können. Partnern aus Wissenschaft und Wirtschaft werden mit dieser erweiterten Pilotlinie die technologischen Grundlagen für deren Erfolg geschaffen.

Der Start des „Innovationscampus Elektronik und Mikrosensorik Cottbus-Senftenberg“ (iCampus) Ende 2019, eine vom BMBF im Rahmen der Lausitz-Strategie unterstützte Initiative, stellt einen weiteren Höhepunkt des abgelaufenen Jahres dar. Neben der FMD (Forschungsfabrik Mikroelektronik Deutschland) stellt der iCampus für das IHP einen weiteren wichtigen Verbund dar. Die vier außeruniversitären Einrichtungen Fraunhofer IZM, IPMS, Leibniz FBH und IHP forschen zusammen mit der BTU Cottbus-Senftenberg an sensorischen Systemen für Anwendungen in gesellschaftlich relevanten Themen wie Industrie 4.0, Landwirtschaft 4.0 und Smart Health.

Der Erfolg des IHP im vergangenen Jahr ist das Ergebnis ausgezeichneten Arbeit unserer hochmotivierten und innovativen Mitarbeiterinnen und Mitarbeiter. Im Jahr 2019 waren über 330 Beschäftigte, darunter 156 Wissenschaftlerinnen und Wissenschaftler, am IHP aus insgesamt 32 Nationen tätig.

Wir freuen uns, dass auch 2019 wieder am IHP tätige Mitarbeiterinnen für herausragende Leistungen mit Preisen ausgezeichnet wurden und somit für die Sichtbarkeit von Frauen in MINT-Berufen beitrugen.

Mit 2019 ging nicht nur ein positives Jahr für das IHP zu Ende, sondern auch die langjährige und überaus erfolgreiche Amtszeit von Professor Dr. Bernd Tillack. Das Amt des Wissenschaftlich-Technischen Geschäftsführers übernahm zum 1. Januar 2020 Professor Dr. Gerhard Kahmen, der seit vielen Jahren mit dem Institut eng vertraut ist.

Wir bedanken uns an dieser Stelle bei unseren Förderern aus Bund und Land für die Unterstützung und das uns entgegengebrachte Vertrauen. Ebenfalls bedanken wir uns bei unseren Partnern aus Forschung und Wirtschaft sowie unseren engagierten Mitarbeiterinnen und Mitarbeitern für die sehr gute Zusammenarbeit und freuen uns darauf, diese in 2020 fortzusetzen.

the future as well. This expanded pilot line will provide partners from science and industry with the technological basis for their success.

The launch of the “Innovation Campus for Electronics and Microsensor Technology Cottbus-Senftenberg” (iCampus) at the end of 2019, an initiative supported by the BMBF as part of the Lusatia Strategy, represents another highlight of the past year. In addition to the FMD (Research Factory Microelectronics Germany), the iCampus represents another important network for the IHP. The four non-university institutions Fraunhofer IZM, IPMS, Leibniz FBH and IHP, together with the BTU Cottbus-Senftenberg, conduct research on sensor systems for applications in socially relevant topics such as Industry 4.0, Agriculture 4.0 and Smart Health.

IHP's success in the past year is the result of excellent work by our highly motivated and innovative employees. In 2019, more than 330 employees, including 156 scientists, from a total of 32 nations worked at IHP.

We are pleased that in 2019, female IHP staff members were once again awarded prizes for outstanding achievements, thus contributing to the visibility of women in MINT professions.

2019 not only marked the end of a positive year for IHP, but also of Professor Dr. Bernd Tillack's long and extremely successful term of office. On January 1, 2020, Professor Dr. Gerhard Kahmen, who has been closely familiar with the institute for many years, took over the office of Scientific and Technical Director.

We would like to take this opportunity to thank our sponsors from the federal and state governments for their support and the trust they have placed in us. We would also like to thank our partners in research and industry as well as our committed employees for their excellent cooperation and look forward to continuing this in 2020.



Gerhard Kahmen
Wiss.-Techn. Geschäftsführer



Manfred Stöcker
Adm. Geschäftsführer

Feierliche Amtsübergabe

Ceremonial handover of office

Mit dem Ausscheiden von Prof. Dr. Bernd Tillack aus der Geschäftsführung geht eine bedeutsame Ära für das IHP zu Ende.

Beinahe 40 Jahre prägte Bernd Tillack mit seinen Arbeiten und seinem hohen Einsatz die Geschicke und das Gesicht des IHP. Seine enge Verbundenheit mit dem Institut, den Kolleginnen und Kollegen, den Zuwendungsgebern und Gesellschaftern, aber auch mit Partnern aus Forschung und Industrie waren ein wesentlicher Faktor, auch in schwierigen Zeiten, die zukunftsweisenden Entscheidungen zu treffen und das Institut zum heutigen Erfolg zu führen.

Im Jahre 1981, noch vor der Gründung des Instituts für Halbleiterphysik in Frankfurt (Oder) im Jahre 1983, begann Bernd Tillack seine wissenschaftliche Laufbahn im Bereich der siliziumbasierten Mikroelektronik. Dabei war er maßgeblich an der Entwicklung der SiGe-Epitaxie beteiligt, den Grundstein für den heutigen Erfolg des IHP im Bereich der Höchstfrequenz-Hetero-Bipolartransistoren.

With the retirement of Prof. Dr. Bernd Tillack from the management board, an important era for IHP comes to an end.

For almost 40 years Bernd Tillack shaped the fate and the face of IHP with his work and high commitment. His close ties with the institute, his colleagues, sponsors and shareholders, but also with partners from research and industry were an essential factor in making forward-looking decisions even in difficult times and leading the institute to its current success.

In 1981, even before the founding of the Institute for Semiconductor Physics in Frankfurt (Oder) in 1983, Bernd Tillack began his scientific career in the field of silicon-based microelectronics. He was instrumental in the development of SiGe epitaxy, the cornerstone of IHP's current success in the field of high-frequency hetero-bipolar transistors.



Dr. Manja Schüle (Ministerin für Wissenschaft, Forschung und Kultur des Landes Brandenburg), Prof. Dr. Bernd Tillack, Prof. Dr. Gerhard Kahmen (v. l. n. r.) bei der feierlichen Amtsübergabe.

Dr. Manja Schüle (Minister for Science, Research and Culture of the State of Brandenburg), Prof. Bernd Tillack, Prof. Gerhard Kahmen (from left to right) at the official handover ceremony.

Seit 2014 leitete Bernd Tillack die Geschicke des IHP als Wissenschaftlich-Technischer Geschäftsführer und baute während seiner Amtszeit die Position des Instituts als international führendes Forschungszentrum für silizium-basierte Höchstfrequenzelektronik konsequent aus. Unter seiner Leitung konnte der an der TU Berlin berufene Professor, die Zusammenarbeit des IHP mit nationalen und internationalen Universitäten stark ausbauen.

Meilensteine seiner Tätigkeit als Wissenschaftlich-Technischer Geschäftsführer waren die sehr erfolgreiche Evaluierung durch den Senat der Leibniz Gemeinschaft im Jahr 2015, die Mitinitiation der Forschungsfabrik Mikroelektronik Deutschland (FMD) sowie die strategische Reinraumerweiterung am IHP.

Neben seinen Führungsaufgaben trug Bernd Tillack durch seine Professur an der TU Berlin, durch eine Gastprofessur an der Tohoku University Sendai, Japan und durch zahlreiche Veröffentlichungen und Patente wesentlich zu der Forschungsleistung des IHP bei.

In seiner langjährigen Zeit am IHP prägte Bernd Tillack maßgeblich die Kultur der Zusammenarbeit innerhalb des IHP aber auch mit Partnern aus Wissenschaft und Wirtschaft. „Das Beste in meiner Zeit am IHP war die Zusammenarbeit der Leute untereinander“, so Bernd Tillack.

Im Rahmen einer feierlichen Amtsübergabe am 8. Januar 2020 würdigte die Ministerin für Wissenschaft, Forschung und Kultur des Landes Brandenburg, Dr. Manja Schüle, sowie Vertreter des BMBF und langjährige Weggefährten die besonderen Leistungen und Verdienste von Prof. Dr. Bernd Tillack und wünschten seinem Nachfolger Herrn Prof. Dr. Gerhard Kahmen viel Glück und Erfolg.

Noch bis 2021 wird Bernd Tillack dem IHP und der TU Berlin als Wissenschaftler in verschiedenen Projekten sowie als Professor erhalten bleiben.

Wir, das IHP, danken Herrn Professor Tillack für 40 Jahre bedingungslosen und kontinuierlichen Einsatz für das IHP und für das große und langjährige Geschick, mit dem er das Institut auch durch schwierige Zeiten zu dem heutigen Erfolg geführt hat.

Unsere Aufgabe ist es, den von Bernd Tillack erreichten Erfolg des IHP fortzusetzen und das hohe Gut, der von ihm maßgeblich mitgestalteten Kultur am Institut zu bewahren und weiterzuentwickeln.

Since 2014 Bernd Tillack has been managing the fate of IHP as Scientific and Technical Director.

During his tenure as Scientific and Technical Director, IHP consistently expanded its position as an internationally leading research center for silicon-based ultra-high frequency electronics. Even as appointed professor at the Technical University of Berlin, IHP, under the leadership of Bernd Tillack, has greatly expanded its cooperation with national and international universities.

Milestones of his work as Scientific and Technical Director were the very successful evaluation by the Senate of the Leibniz Association in 2015, the co-initiation of the Research Factory Microelectronics Germany (FMD) and the strategic clean room expansion at IHP.

In addition to his management tasks, Bernd Tillack contributed significantly to IHP's research performance through his professorship at TU Berlin, a visiting professorship at Tohoku University Sendai, Japan, and numerous publications and patents.

During his many years at IHP, Bernd Tillack has significantly influenced the culture of cooperation within IHP as well as with partners from science and industry. "It was fun to see that the best thing about his time at IHP was how the people at the institute worked together," said Bernd Tillack.

In a ceremonial handover of office on January 8, 2020, the Minister of Science, Research and Culture of the State of Brandenburg, Dr. Manja Schüle, as well as representatives of the BMBF and long-time companions honored the special achievements and merits of Prof. Dr. Bernd Tillack and wished his successor Prof. Dr. Gerhard Kahmen good luck and success.

Bernd Tillack will continue to work at IHP and TU Berlin as a scientist in various projects and as a professor until 2021.

We, the IHP, thank Professor Tillack for 40 years of unconditional and continuous commitment to the IHP as well as for the great and long-standing skill with which he led the institute to its present success even through difficult times.

It is our task to continue the success achieved by Bernd Tillack and to preserve and further develop the high value of the culture at the Institute, which he has significantly helped to shape.

Organe & Gremien der IHP GmbH

Governing Body of IHP

Aufsichtsrat Supervisory Board

Dr. Claudia Herok

Vorsitzende | Chair
Ministerium für Wissenschaft, Forschung und Kultur
Land Brandenburg
Ministry of Science, Research and Culture
State of Brandenburg

MinR Dr. Stefan Mengel *ab 23.04.2019*

Stellv. Vorsitzender | Deputy Chair
Bundesministerium für Bildung und Forschung
since 23.04.2019
Federal Ministry of Education and Research

Antje Fischer

Ministerium der Finanzen des Landes Brandenburg, Potsdam
Ministry of Finance, State of Brandenburg, Potsdam

Dr. Gunter Fischer

IHP GmbH, Frankfurt (Oder)
IHP GmbH, Frankfurt (Oder)

Prof. Dr. Lothar Frey *bis 25.06.2018*

Fraunhofer IISB, Erlangen
until 25.06.2018
Fraunhofer IISB, Erlangen

Dr. Harald Richter

IHP GmbH, Frankfurt (Oder)
IHP GmbH, Frankfurt (Oder)

Dr. Walter Riess

IBM Research Zürich, Schweiz
IBM Research Zurich, Switzerland

Dr. Fiona Williams

Ericsson Eurolab Deutschland GmbH, Herzogenrath
Ericsson Eurolab Deutschland GmbH, Herzogenrath

Prof. Dr. Robert Weigel

Friedrich-Alexander-Universität Erlangen-Nürnberg
Friedrich-Alexander-University Erlangen-Nuremberg

Wissenschaftlicher Beirat Scientific Advisory Board

Prof. Dr. Christian Schäffer

Vorsitzender | Chair
Helmut-Schmidt-Universität, Hamburg
Helmut Schmidt University, Hamburg

Prof. Dr. Hans D. Schotten

Stellv. Vorsitzender | Deputy Chair
Technische Universität Kaiserslautern
Technical University of Kaiserslautern

Univ. Prof. Dr. Richard Hagelauer

Johannes Kepler Universität, Linz, Österreich
Johannes Kepler University Linz, Austria

Prof. Dr. Gerhard Kahmen *bis 31.12.2019*

Rohde & Schwarz GmbH & Co. KG, München
until 31.12.2019
Rohde & Schwarz GmbH & Co. KG, Munich

Prof. Dr. Thomas Mikolajick

NaMLab gGmbH, Dresden
NaMLab gGmbH, Dresden

Dr. Kirsten E. Moselund

IBM Research Zürich, Schweiz
IBM Research Zurich, Switzerland

Dr. Klaus Pressel

Infineon Technologies AG, Regensburg
Infineon Technologies AG, Regensburg

Dr. Michael Schlechtweg

Fraunhofer-Institut IAF, Freiburg
Fraunhofer Institute IAF, Freiburg

Prof. Dr. Ulla Wollenberger

Universität Potsdam
University of Potsdam

Geschäftsführer Managing Directors

Prof. Dr. Bernd Tillack *bis 31.12.2019*

Wiss.-Techn. Geschäftsführer
until 31.12.2019
Scientific Director

Manfred Stöcker

Adm. Geschäftsführer
Administrative Director

Prof. Dr. Gerhard Kahmen *ab 01.01.2020*

Wiss.-Techn. Geschäftsführer
since 01.01.2020
Scientific Director



INNOVATIONSCAMPUS ELEKTRONIK UND MIKROSENSORIK COTTBUS



Das Jahr 2019
Update 2019

International aktiv Internationally active



Wissenschaftler der Tohoku-Universität und des IHP starteten neues Projekt über Epitaxieverfahren für fortschrittliche elektronische Geräte
Scientists of Tohoku University and IHP started new project on epitaxy processes for advanced electronic devices

Im Jahr 2019 präsentierte das IHP seine wissenschaftlichen Leistungen auf zahlreichen internationalen thematischen Konferenzen und Messen. Wissenschaftler des Instituts waren beispielsweise bei der EUROPEAN MICROWAVE WEEK in Paris, der European Conference on Optical Communication (ECOC) in Dublin, dem International Microwave Symposium (IMS) in Boston, der ISSCC und 65th IEEE International Electron Devices Conference in San Francisco, der IEEE 69th Electronic Components and Technology Conference in Las Vegas und dem IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium in Nashville/USA vor Ort. In Nashville konnte wiederholt ein Weltrekord für die am IHP entwickelte SiGe-BiCMOS-Technologie mit Grenzfrequenzen über 600 GHz präsentiert werden.

Insgesamt stellte das IHP seine Forschungsergebnisse in 274 erschienenen Publikationen und bei 51 eingeladenen Vorträgen vor.

Im Juni 2019 besuchten zehn Wissenschaftler/-innen sowie Studierende der Universität Tohoku, Japan das IHP, um das gemeinsame Projekt New group IV epitaxy process: „From fundamental epitaxy process investigation to electronic and MEMS device fabrication“ mit einem Workshop zu starten. Das Projekt wird vom DAAD (Deutscher Akademischer Austauschdienst) und der JSPS (Japanische Gesellschaft zur Förderung der Wissenschaft) gefördert. Die beiden Initiativen kooperieren, um gemeinsame Forschungsprojekte, gemeinsame Seminare und den Austausch von Wissenschaftlern zu ermöglichen.

Vom 22. bis 27. September fand in Zeuthen (Brandenburg) die 18. Konferenz zum Thema Gettering and Defect Engineering in

In 2019 the IHP presented its scientific achievements at numerous international thematic conferences and fairs. For example, scientists of the institute were present at the EUROPEAN MICROWAVE WEEK in Paris, the European Conference on Optical Communication (ECOC) in Dublin, the International Microwave Symposium (IMS) in Boston, the ISSCC and 65th IEEE International Electron Devices Conference in San Francisco, the IEEE 69th Electronic Components and Technology Conference in Las Vegas and the IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium in Nashville/USA. In Nashville a world record for the SiGe BiCMOS technology developed at IHP with cut-off frequencies above 600 GHz could be presented repeatedly.

The IHP presented its research results in 274 publications and 51 invited lectures.

In June 2019 ten scientists and students from Tohoku University, Japan, visited the IHP to start the joint project New group IV epitaxy process: “From fundamental epitaxy process investigation to electronic and MEMS device fabrication” with a workshop. The project is funded by the DAAD (German Academic Exchange Service) and the JSPS (Japanese Society for the Promotion of Science). The two initiatives cooperate to enable joint research projects, joint seminars and the exchange of scientists.

The 18th conference on Gettering and Defect Engineering in Semiconductor Technologies (GADEST) was held in Zeuthen (Brandenburg) from the 22nd to the 27th of September and was organized by IHP. The GADEST conference series provides a forum for interaction

Semiconductor Technologies (GADEST) statt, die vom IHP organisiert wurde. Die GADEST-Konferenzreihe bietet ein Forum für die Interaktion zwischen Wissenschaftlern und Ingenieuren auf dem Gebiet der Halbleiterdefektphysik, der Materialwissenschaft und der Bauelemententechnologie. Für die GADEST 2019 hatten sich rund 120 Teilnehmer aus 24 Ländern angemeldet.

Für die Nachwuchsgewinnung organisierte das IHP im Jahr 2019 erstmalig zwei Sommerschulen. Vom 10. bis 12. Juni fand die „Biannual European – Latin American Summer School“ kurz BELAS zum Thema „Design, Test und Zuverlässigkeit“ am IHP statt. Die europäisch-lateinamerikanische Sommerschule (BELAS) zu Design, Test und Zuverlässigkeit bot an drei Tagen Vorträge zu elektronischen Schaltungen und Systemen. Bei der Veranstaltung stand der Erfahrungsaustausch zwischen europäischen und lateinamerikanischen Forschungsgruppen im Fokus, bei dem Themen wie Raumfahrt, automatisiertes Fahren und Schaltkreise für Künstliche Intelligenz eine signifikante Rolle spielten.

Eine weitere internationale Sommerschule fand im August zwischen dem IHP und der Universität Rom Tor Vergata statt. Unter dem Motto „Photonische Technologien für anspruchsvolle Bedingungen und Raumfahrtanwendungen“ erhielten 18 Teilnehmer aus acht Nationen Einblick in den Entwicklungsstand neuartiger mikroelektronischer und photonischer Technologien, die die zukünftigen Anforderungen der Gesellschaft an Hochgeschwindigkeitsdatenübertragungs- und Breitbandkommunikationssysteme erfüllen.

Im Rahmen des Programms Azubi-Mobil engagierten sich die Auszubildenden Eileen Prestel und Vanessa Kätel für den Umweltschutz auf Malta. In ihrem dreiwöchigen Auslandspraktikum betreuten die angehenden Kauffrauen für Büromanagement eigenständig Naturschutzprojekte der gemeinnützigen Umweltorganisation Nature Trust (Malta), die sich seit 1962 für den Erhalt der Artenvielfalt im südeuropäischen Inselstaat einsetzt.

between scientists and engineers in the fields of semiconductor defect physics, materials science and device technology. About 120 participants from 24 countries had registered for GADEST 2019.

For the first time, the IHP organized two summer schools in 2019 to attract young scientists. The “Biannual European – Latin American Summer School” (BELAS) on the topic of “Design, Test and Reliability” took place at the IHP from the 10th to the 12th of June. The Summer School offered three days of lectures on electronic circuits and systems. The event focused on the exchange of experience between European and Latin American research groups, in which topics such as space travel, automated driving and circuits for artificial intelligence played a significant role.

Another international summer school took place in August and was organized by IHP and the University of Rome Tor Vergata. Under the motto “Photonic Technologies for Demanding Conditions and Space Applications”, 18 participants from eight nations were given an insight into the development status of novel microelectronic and photonic technologies that meet society’s future requirements for high-speed data transmission and broadband communication systems.

Within the framework of the mobile trainee program, trainees Eileen Prestel and Vanessa Kätel committed themselves to environmental protection in Malta. During their three-week internship abroad, the prospective office management assistants independently supervised nature conservation projects of the non-profit environmental organization Nature Trust (Malta), which has been working to preserve biodiversity in the southern European island state since 1962.

Dr. Leonetta Baldassarre erhielt den Internationalen IHP-Stipendienpreis „Wolfgang Mehr“ 2019.

Dr. Leonetta Baldassarre received International IHP “Wolfgang Mehr” Fellowship Award 2019.



Im Rahmen des Programms Azubi-Mobil engagierten sich die Auszubildenden des IHP – Leibniz-Institut für innovative Mikroelektronik Eileen Prestel (r.) und Vanessa Kätel (l.) für den Umweltschutz auf Malta.

As part of the Azubi-Mobil programme, trainees from IHP – Leibniz Institute for Innovative Microelectronics Eileen Prestel (r.) and Vanessa Kätel (l.) are committed to environmental protection in Malta.



Regional aktiv Regionally active

Am 19.11 wurde an der BTU Cottbus-Senftenberg das erste Wissenschaftsprojekt für den Strukturwandel in der Lausitz begonnen: der Innovationscampus Elektronik und Mikrosensorik Cottbus, kurz iCampus. Hier arbeiten zukünftig 40 Wissenschaftlerinnen und Wissenschaftler am Standort Cottbus zusammen. Mit dem IHP, dem Ferdinand-Braun-Institut Leibniz-Institut für Höchstfrequenztechnik (FBH), dem Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration (IZM) und dem Fraunhofer-Institut für Photonische Mikrosysteme (IPMS) forschen vier exzellente außeruniversitäre Partner gemeinsam mit 10 Lehrstühlen der BTU Cottbus-Senftenberg für die Entwicklung neuartiger Sensoren und darauf basierender Systeme.

Als eines von 13 Partnerinstituten innerhalb der FMD agierte das IHP am 12. und 13. September 2019 als Veranstalter der „FMD Innovation Days“. Unter dem Motto „From IDays to Ideas!“ wurden Impulsvorträge zur Thematik „Millimeterwellen & THz“ von renommierten Partnern aus der Industrie und den anderen Instituten gehalten. Diskussionsrunden zum Thema 5G oder autonomes Fahren waren darüber hinaus Bestandteil der zweitägigen Veranstaltung, die erneut eine hervorragende Werbung für den Wissenschafts- und Forschungsstandort Frankfurt (Oder) war.

Den größten gemeinsamen Auftritt veranstalteten die FMD-Institute auf dem MikroSystemTechnik Kongress vom 28. bis 30. Oktober 2019 in Berlin. Im ESTREL-Hotel in Berlin-Neukölln stellten acht Fraunhofer-Institute des Verbunds Mikroelektronik und Mitglieder der Forschungsfabrik – Fraunhofer EMFT, ENAS, IAF, IIS, IMS, IPMS, ISIT und IZM sowie zwei Leibniz Institute – das FBH und das IHP – ihre neuesten Forschungs- und Entwicklungslösungen vor.

Die regionale Verankerung und Akzeptanz spielt für das IHP eine wichtige Rolle. Dazu zählt, das eigene Know-how auch für die Anwendung in der Region nutzbar zu machen. Dies geschieht aktuell im Rahmen des Mittelstand 4.0-Kompetenzzentrums Cottbus bei dem das IHP seine Expertise im Bereich IT-Sicherheit einbringt.

Wie in den vergangenen Jahren auch, wurde am 5. Dezember 2019 der 9. Brandenburger Sensornetztag zum Thema „Smarte Anwendungen in der Region“ im Institut durchgeführt. Regionale Firmen, Vertreter von Kommunen, der Wirtschaft und Forschung waren hier die Teilnehmer. Das IHP wurde dabei von der Wirtschaftsförderung Land Brandenburg GmbH (WFBB), der IHK Ostbrandenburg und dem Regionalen Wachstumskern Frankfurt (Oder)/Eisenhüttenstadt unterstützt.

Im Juni 2019 wurde als Ergebnis der sehr erfolgreichen Kooperation der Gruppe Sensor-Netzwerke und Middleware Plattformen mit der Universität Zielona Góra (UZG) das Joint Lab *Distributed Measurement Systems and Wireless Sensor Networks* eröffnet, das von Herrn Dr. Krzysztof Piotrowski geleitet wird. Das Joint Lab erforscht und entwickelt innovative Lösungen für intelligente Versorgungsnetze für Gas und Elektrizität, Kommunikationsnetze, Messnetze und Multisensorsysteme im Verkehr sowie verteilte Messsysteme in der Sicherheitstechnik. Die Kooperation zwischen der UZG und dem IHP besteht seit mehreren Jahren und zeichnet sich durch gemeinsame Vortrags- und Lehraktivitäten sowie fachspezifische Projekte (SmartGrid, SmartRiver)

On November 19, the first science project for structural change in Lusatia was launched at the BTU Cottbus-Senftenberg: the Innovation Campus for Electronics and Microsensor Technology Cottbus, iCampus for short. In the future, 40 scientists will work together here at the Cottbus location. With the IHP, the Ferdinand-Braun-Institut Leibniz-Institut für Höchstfrequenztechnik (FBH), the Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration (IZM) and the Fraunhofer-Institut für Photonische Mikrosysteme (IPMS), four excellent non-university partners are researching together with 10 chairs of the BTU Cottbus-Senftenberg for the development of novel sensors and systems based on them.

As one of 13 partner institutes within the FMD, the IHP acted as organizer of the “FMD Innovation Days” on September 12th and 13th, 2019. Under the motto “From IDays to Ideas!” impulse lectures on the topic “Millimeter Waves & THz” were held by renowned partners from industry and other institutes. Discussion rounds on the topic of 5G or autonomous driving were also part of the two-day event, which once again was an excellent advertisement for the science and research location Frankfurt (Oder).

The FMD institutes had their biggest joint appearance at the MikroSystemTechnik Congress from October 28 to 30, 2019 in Berlin. In the ESTREL Hotel in Berlin-Neukölln eight Fraunhofer Institutes of the Microelectronics Alliance and members of the FMD - Fraunhofer EMFT, ENAS, IAF, IIS, IMS, IPMS, ISIT and IZM as well as two Leibniz Institutes - FBH and IHP - presented their latest research and development solutions.

The regional anchoring and acceptance plays an important role for the IHP. This includes making its own know-how available for application in the region. This is currently taking place within the framework of the Cottbus SME 4.0 Competence Centre, to which IHP contributes its expertise in the field of IT security.

As in previous years, the 9th Brandenburg Sensor Network Day on December 5, 2019, on the topic “Smart Applications in the Region” was held at the institute. Regional companies, representatives of municipalities, economy and research were the participants. The IHP was supported by the Wirtschaftsförderung Land Brandenburg GmbH (WFBB), the IHK Ostbrandenburg and the Regional Growth Centre Frankfurt (Oder)/Eisenhüttenstadt.

In June 2019, as a result of the very successful cooperation of the Sensor Networks and Middleware Platforms Group with the University of Zielona Góra (UZG), the Joint Lab Distributed Measurement Systems and Wireless Sensor Networks was opened, headed by Dr. Krzysztof Piotrowski. The Joint Lab researches and develops innovative solutions for intelligent supply networks for gas and electricity, communication networks, measurement networks and multi-sensor systems in traffic as well as distributed measurement systems in safety engineering. The cooperation between the UZG and the IHP has existed for several years and is characterized by joint lecture and teaching activities as well as subject-specific projects (SmartGrid, SmartRiver). In the SmartRiver project, IHP and UZG are developing basic principles for an intelligent double city Frankfurt (Oder)/Slubice.



Das IHP engagiert sich aktiv im lokalen Bündnis „Die Vielfaltsgestalter Frankfurt (Oder)“. Prof. Dr. Bernd Tillack (l.) und Dr. Juliane Berghold (r.) unterzeichneten im Beisein des Projektverantwortlichen der Stiftung Sozialpädagogisches Institut Berlin „Walter May“ (SPI) Martin Hampel die Frankfurter Erklärung für ein Zusammenleben in Vielfalt.

IHP is actively involved in the local alliance “Die Vielfaltsgestalter Frankfurt (Oder)”. Prof. Dr. Bernd Tillack (l.) and Dr. Juliane Berghold (r.) signed the Frankfurt Declaration for Living Together in Diversity in the presence of Martin Hampel, project manager of the Stiftung Sozialpädagogisches Institut Berlin “Walter May” (SPI).



IHP-Mitarbeiter Katarzyna Buksa und Krzysztof Turchan betreuten IHP-Stand auf der Job & Karriere Messe in Slubice, Polen.

IHP employees Katarzyna Buksa and Krzysztof Turchan at the IHP stand at the Job & Career Fair in Slubice, Poland.



Zum Tag der offenen Tür 2019 kamen ca. 350 Besucherinnen und Besucher.

Around 350 guests visited IHP at its Open Day 2019.



aus. IHP und UZG entwickeln im Projekt SmartRiver Grundlagen für eine intelligente Doppelstadt Frankfurt (Oder)/Slubice.

Das IHP war auch 2019 Gastgeber der Siegerehrung der Landesolympiade Physik. Am 7. Juni wurden 63 Schülerinnen und Schüler ausgezeichnet. Seit mehr als zehn Jahren unterstützt das IHP das Carl-Friedrich-Gauß-Gymnasium bei der Ausrichtung der Landesolympiade Physik. Die Förderung von Bildung und Wissenschaft in der Region hat für das IHP einen hohen Stellenwert.

Das IHP engagiert sich fortan aktiv im lokalen Bündnis „Die Vielfaltsgestalter Frankfurt (Oder)“. Der Wissenschaftlich-Technische Geschäftsführer des IHP, Prof. Dr. Bernd Tillack, sowie die Geschäftsführerin der IHP Solutions GmbH, Dr. Juliane Berghold, unterzeichneten am 24.06.2019 im Beisein des Projektverantwortlichen der Stiftung Sozialpädagogisches Institut Berlin „Walter May“ (SPI) Martin Hampel die Frankfurter Erklärung für ein Zusammenleben in Vielfalt. Das Pilotprojekt der Vielfaltsgestalter wird durch die Robert Bosch Stiftung gefördert und unterstützt den Aufbau von lokalen Vereinigungen aus Zivilgesellschaft, Politik, Verwaltung, Wirtschaft und Kultur, um Vielfalt in der Gesellschaft aktiv zu gestalten. Als eine von bundesweit sechs Städten wurde Frankfurt (Oder) in das Modellprojekt aufgenommen. Schirmherr ist René Wilke, Oberbürgermeister der Stadt Frankfurt (Oder).

Das IHP ist mit seinem Standort in Frankfurt (Oder) fest verwurzelt. Das Interesse der breiten Öffentlichkeit wird vor allem am jährlichen Tag der offenen Tür sichtbar. Rund 350 Besucherinnen und Besucher informierten sich im September über die Forschungsthemen des Instituts. Dabei bewährte sich auch die vor vier Jahren eingeführte Zweisprachigkeit: Neben deutschsprachigen Angeboten erreichte das IHP mit polnischen Informationsständen, Führungen und einer Kinderuniversität ein großes und breitgefächertes Publikum über die Landesgrenzen hinaus. Neben wissenschaftlichen Vorträgen und Demonstrationen erweckten auch die Ausbildungs- und Studienangebote des IHP großes Interesse bei den Besuchern.

The IHP hosted the award ceremony of the State Olympics in Physics in 2019 as well. On June 7, 63 students were awarded. For more than ten years IHP has been supporting the Carl-Friedrich-Gauß-Gymnasium in organizing the State Olympics in Physics. The promotion of education and science in the region is of great importance to IHP.

IHP is actively involved in the local alliance “Die Vielfaltsgestalter Frankfurt (Oder)”. The Scientific and Technical Director of IHP, Prof. Dr. Bernd Tillack, and the Managing Director of IHP Solutions GmbH, Dr. Juliane Berghold, signed the Frankfurt Declaration for Living Together in Diversity on June 24, 2019 in the presence of Martin Hampel, the project manager of the Stiftung Sozialpädagogisches Institut Berlin “Walter May” (SPI). The pilot project of the Diversity Shapers is funded by Robert Bosch Stiftung and supports the establishment of local associations from civil society, politics, administration, business, and culture to actively shape diversity in society. Frankfurt (Oder) is one of six cities nationwide to be included in the pilot project. The patron is René Wilke, Lord Mayor of the City of Frankfurt (Oder).

The IHP is firmly rooted in Frankfurt (Oder). The interest of the general public is particularly evident at the annual open day. Around 350 visitors came to find out about the institute’s research topics in September. The bilingualism introduced four years ago also proved its worth: in addition to German-language offerings, the IHP reached a large and diverse audience beyond national borders with Polish information stands, guided tours and a children’s university. In addition to scientific lectures and demonstrations, the IHP’s training and study programs on both sides of the Oder are also of great interest.

Auszeichnungen

Awards

Erfolgreiche Forschung spiegelt sich auch in ihrer Honorierung wider. 2019 erhielt die neue Gruppe Totale Resilienz unter der Leitung von Frau Dr. Zoya Dyka zwei Best Paper Awards: I. Kabin, Z. Dyka, D. Klann, P. Langendoerfer für das Paper „On the complexity of attacking Commercial Authentication Products“ auf dem Cybersecurity on Hardware (SecHard) Workshop und Y. Varabei, I. Kabin, Z. Dyka, D. Klann und P. Langendoerfer für das Paper „Intelligent Clustering as a Means to Improve K-Means Based Horizontal Attacks“ auf dem IEEE 30th Annual International Symposium on Personal, Indoor and Mobile Radio Communications.

Einen Best Paper Award für das Paper „Highly-Integrated Radar Transceiver with 2 TX and 4 RX Channels for Range, Azimuthal and Polar Angle Measurements“ erhielt auch der IHP-Wissenschaftler Dr. Herman Jalli Ng auf der Asia-Pacific Microwave Conference (APMC) in Singapore. Und auf der IEEE conference NTMS auf den Kanarischen Inseln wurde Ievgen Kabin mit einem Best Paper Award für sein Paper „On the Complexity of Attacking Commercial Authentication Products“ geehrt.

Die IHP-Wissenschaftler K. Kumar Tiwari, E. Grass und R. Kraemer wurden mit einem Best Paper Award für das Paper „Noise Performance of Orthogonal RF Beamforming for THz Radio Communications“ auf der IEEE CCWC 2019 ausgezeichnet. Zusätzlich erhielt K. Kumar Tiwari einen Best Presenter Award für seine Präsentation.

Successful research is also reflected by its honoring. In 2019, the new Total Resilience Group, headed by Dr. Zoya Dyka, received two Best Paper Awards: I. Kabin, Z. Dyka, D. Klann, P. Langendoerfer for the paper “On the complexity of attacking Commercial Authentication Products” at the Cybersecurity on Hardware (SecHard) Workshop and Y. Varabei, I. Kabin, Z. Dyka, D. Klann and P. Langendoerfer for the paper “Intelligent Clustering as a Means to Improve K-Means Based Horizontal Attacks” at the IEEE 30th Annual International Symposium on Personal, Indoor and Mobile Radio Communications.

A Best Paper Award for the paper “Highly-Integrated Radar Transceiver with 2 TX and 4 RX Channels for Range, Azimuth and Polar Angle Measurements” was also presented to IHP scientist Dr. Herman Jalli Ng at the Asia-Pacific Microwave Conference (APMC) in Singapore. And at the IEEE conference NTMS in the Canary Islands, Ievgen Kabin received a Best Paper Award for his paper “On the Complexity of Attacking Commercial Authentication Products”.

IHP scientists K. Kumar Tiwari, E. Grass and R. Kraemer were awarded a Best Paper Award for their paper “Noise Performance of Orthogonal RF Beamforming for THz Radio Communications”, at the IEEE CCWC 2019. Additionally, K. Kumar Tiwari received a Best Presenter Award for his presentation.



IHP-Wissenschaftler Yauhen Varabei erhielt auf dem 1. Internationalen Workshop über maschinelles Lernen für Sicherheit und Kryptographie den Best Paper Award.
IHP scientist Yauhen Varabei received Best Paper Award at the 1st International Workshop on Machine Learning for Security and Cryptography.



Best Paper Award für Dr. Herman Jalli Ng auf der Asien-Pazifik-Mikrowellenkonferenz (APMC) in Singapur
Best Paper Award for Dr. Herman Jalli Ng at the Asia-Pacific Microwave Conference (APMC) in Singapore

Emilio Pérez-Bosch Quesada wurde für seine Masterarbeit „Implementierung eines elektrischen Setups für den RRAM-basierten neuronalen Netzbetrieb“ an der Technischen Hochschule Mittelhessen (THM) ausgezeichnet. Den spanischen Student wählte die THM aus den sechs besten Studenten des Studienjahres aus. Die Masterarbeit entstand in Zusammenarbeit mit dem praktischen Partner seines Studiums Master Communications Engineering an der THM.

Joost Wartena, Mitarbeiter des IHP, wurde in Bad Saarow von der Industrie- und Handelskammer als bester Auszubildender in Ostbrandenburg ausgezeichnet. Der Mikrotechnologe beendete seine Ausbildung im Februar 2019 und bestand seine Abschlussprüfung mit 97 von 100 möglichen Punkten. „Die Ausbildung in einem so hochmotivierten und internationalen Team hat mir immer Spaß gemacht. Daher freue ich mich umso mehr, dass ich nach meiner Ausbildung am IHP und damit auch in meiner Heimatregion bleiben kann“, sagte Joost Wartena.

Emilio Pérez-Bosch Quesada was awarded for his master thesis “Implementation of an electrical setup for RRAM-based neural network operation” at the Technische Hochschule Mittelhessen (THM). The Spanish student was selected by THM from the six best students of the academic year. The master thesis was written in cooperation with the practical partner of his Master Communications Engineering studies at THM.

Joost Wartena, employee of IHP, was awarded by the Chamber of Industry and Commerce in Bad Saarow as the best trainee in East Brandenburg. The microtechnologist completed his training in February 2019 and passed his final examination with 97 out of 100 possible points. “I have always enjoyed training in such a highly motivated and international team. Therefore, I am all the more pleased that I will be able to stay at IHP and thus in my home region after my training,” said Joost Wartena.



Emilio Pérez-Bosch Quesada wurde für seine Masterarbeit „Implementierung eines elektrischen Aufbaus zur Ermöglichung von RRAM-basierten Operationen mit neuronalen Netzen“ an der Technischen Hochschule Mittelhessen (THM) ausgezeichnet. Der IHP-Wissenschaftler wurde aus den sechs besten Studenten des Studienjahrs der THM ausgewählt.

Emilio Pérez-Bosch Quesada has been awarded for his master thesis “Implementation of an electrical set-up to enable RRAM-based neural network operations” at Technische Hochschule Mittelhessen (THM). The IHP-scientist was selected out of the six best students of THM’s study year.



Forschung des IHP

IHP's Research

Forschung des IHP

Das IHP erforscht und entwickelt siliziumbasierte Systeme, Höchstfrequenz-Schaltkreise und -Technologien einschließlich neuer Materialien. Es realisiert damit prototypische Lösungen für Anwendungsbereiche wie die drahtlose und Breitbandkommunikation, Sicherheit, Medizintechnik, Raumfahrt, Mobilität und Industrieautomatisierung.

Als Leibniz-Institut arbeitet das IHP an langfristigen, strategischen Forschungsaufgaben. Dabei verbindet es gezielt Grundlagenforschung mit angewandter Forschung. Durch seine Pilotlinie mit den eigenen, sehr leistungsfähigen SiGe:C-BiCMOS-Technologien ist es in der Lage, komplexe Lösungen durch innovative und industriell relevante Prototypen zu demonstrieren. Erarbeitete Technologien werden schnell auf ein hohes Niveau gebracht, um sie als forschungsbasierten Service anbieten zu können.

Ein wesentliches Merkmal des IHP ist das vertikale Forschungskonzept. Durch die aufeinander abgestimmte Zusammenarbeit der Kernkompetenzen Systemdesign, Schaltkreisdesign, Prozesstechnologie und Materialforschung werden Synergieeffekte erreicht, die zu vertikal optimierten Lösungen führen. Externe Kooperationen und die Verwertung von Arbeitsergebnissen erfolgen auf allen Ebenen – vom Material bis hin zu Systemen. Unter aktiver Mitwirkung des IHP wurde 2017 mit der Forschungsfabrik Mikroelektronik Deutschland eine neue, nationale Forschungskapazität gebildet, die die wichtigsten Forschungseinrichtungen auf dem Gebiet der Mikroelektronik zusammenführt.

Das Institut arbeitet an den folgenden vier eng miteinander verbundenen Forschungsprogrammen:

1. Drahtlose Systeme und Anwendungen
2. Hochfrequenz-Schaltkreise
3. Technologien für smarte Systeme
4. Materialien für die Mikro- und Nanoelektronik.

Strategische Ziele des Institutes sind THz-Kommunikation für zukünftige ultraschnelle Internetanwendungen, integrierte elektronisch-photonische Terabit pro Sekunde Plattform auf SiGe BiCMOS, Terahertz-Lab-on-Chip, z. B. für sensorische Systeme, totale Resilienz für autonome intelligente Systeme. Technologisch werden dafür SiGe-Heterobipolartransistoren bis zu den technisch erreichbaren Frequenzen weiterentwickelt und die Möglichkeiten von Graphen für industriell relevante Anwendungen bei Elektronik und auch für die Integration in die Siliziumphotonik unter Nutzung ihrer elektrooptischen Eigenschaften erforscht.

IHP's Research

IHP researches and develops silicon-based systems, high-frequency circuits and technologies including new materials. It realizes prototypical solutions for applications such as wireless and broadband communication, security, medical technology, aerospace, mobility, and industrial automation. As a Leibniz Institute, IHP is working on long-term, strategic research assignments. It combines basic research with applied research. Through its pilot line with own, very powerful SiGe:C BiCMOS technologies, it is able to demonstrate complex solutions with innovative and industrially relevant prototypes. Developed technologies are rapidly brought to a level that they can be offered as research-based services.

An essential characteristic of IHP is the vertical research concept. By concerted cooperation of its core competencies system design, circuit design, process technology and materials research, synergies are achieved, leading to vertically optimized solutions. External cooperation and the exploitation of results are carried out at all levels – from materials to systems. With the active participation of IHP, a new, national research capacity – Research Fab Microelectronics Germany – was formed in 2017. It brings together the most important German research institutions in the field of microelectronics.

The institute is working on the following four closely connected research programs:

1. Wireless Systems and Applications
2. Radio Frequency (RF) Circuits
3. Technologies for Smart Systems
4. Materials for Micro- and Nanoelectronics.

Strategic goals of the institute are THz-Communication for future ultrafast Internet applications, integrated electronic-photonic Tbit/s platform in SiGe BiCMOS, terahertz labs-on-chip and total resilience for autonomous intelligent systems. SiGe heterobipolar transistors are further developed up to technically achievable frequencies. The potential of graphene for industrially relevant applications in electronics and also for integration in silicon photonics using its electro-optical properties is investigated.

Drahtlose Systeme und Anwendungen

Wireless Systems and Applications

Im Programm Drahtlose Systeme und Anwendungen werden komplexe Systeme für die drahtlose Kommunikation auf allen Abstraktionsebenen untersucht und entwickelt. Dies fängt auf der physikalischen Ebene an, wo neue Funkverfahren und insbesondere die dazu notwendige Signalverarbeitung im Fokus stehen. Auf der DLC (Data Link Control) Ebene werden Verfahren der Virtualisierung und Fehlerkorrektur bearbeitet und neue Formen der Verfahren der Modularisierung und Optimierung realisiert. Auf den höheren Protokollebenen werden Verfahren der Netzabstraktion untersucht und neuartige Ansätze der netzübergreifenden Virtualisierung betrachtet. Letztlich sind die untersuchten Anwendungen solcher Netze zu realisieren, die auch jeweils spezifische Anforderungen z. B. an Zuverlässigkeit, Latenzzeit und Durchsatz fordern. Ziel sind Hardware-/Software-Systemlösungen auf hochintegrierten Single-Chips, System-on-Chip (SoC) oder System-in-Packages (SiP). Drei der vier Arbeitsgruppen betreiben parallel Joint Labs mit Universitäten aus Brandenburg, Berlin und Polen.

In 2019 wurde von den Wissenschaftlern der Arbeitsgruppen an insgesamt 35 extern finanzierten Projekten gearbeitet. Die Drittmittelfinanzierung lag bei etwa 80 Prozent.

In the program Wireless Systems and Applications complex systems for wireless communication on all levels of abstraction are investigated and developed. This starts at the physical level, where the focus is on new radio methods and in particular the signal processing required for them. On the DLC (Data Link Control) level, methods of virtualization and error correction are worked on and new forms of modularization and optimization are realized. On the higher protocol levels, methods of network abstraction are investigated and new approaches to cross-network virtualization are considered. Finally, the investigated applications of such networks are to be realized which also require specific requirements, e.g. reliability, latency and throughput. The aim is to develop hardware/software system solutions on highly integrated single chips, System-on-Chip (SoC) or System-in-Packages (SiP). Three of the four working groups operate joint labs in parallel with universities from Brandenburg, Berlin and Poland.

In 2019, the scientists of the working groups worked on a total of 35 externally financed projects. Third-party funding amounted to approximately 80 percent.

Drahtlose Breitbandkommunikation

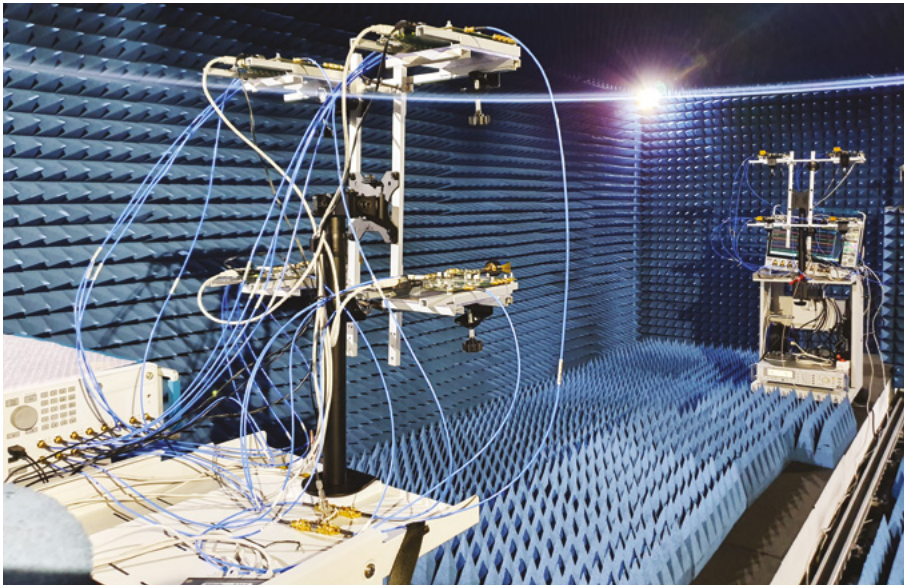
Zur Abdeckung des steigenden Bedarfs an Datenraten sind die Erhöhung der spektralen Übertragungseffizienz und die Nutzung weiterer Spektralbereiche, z. B. im Millimeterwellen-Band und im D-Band (~ 140 GHz), notwendig. Insbesondere sind Strahlformung und MIMO-Techniken im Fokus von Forschung und Entwicklung. Strahlformung (Beamforming) erlaubt größere Reichweiten für drahtlose Kommunikation und die Verringerung von Interferenz- und Abschattungseffekten. Durch die geringe Wellenlänge kann die Größe des benötigten Antennen-Arrays klein gehalten werden. Weiterhin wird die Belastung der Umwelt durch elektromagnetische Wellen verringert und die Energieeffizienz steigt. Diese Techniken werden unter anderem zur Realisierung von 5G-Netzen benötigt und eingesetzt.

Nach dem sehr erfolgreichen Abschluss des EU-Projektes 5G-XHaul im Jahr 2018, standen die abschließenden Arbeiten und Demonstrationen im IHP-koordinierten EU-Projekt 5G-PICTURE im Jahr 2019 im Vordergrund. In diesem Projekt werden vom IHP mm-Wellen-Links für schnelle und latenzarme Backhaul-Netze entwickelt und eingesetzt. Weiterhin sind Netzwerk-Virtualisierung, die Integration von

Wireless Broadband Communication

In order to meet the growing demand for data rates, it is necessary to increase the spectral transmission efficiency and use further spectral ranges, e.g. in the millimeter-wave band and in the Dband (~ 140 GHz). In particular, beam shaping and MIMO techniques are in the focus of research and development. Beamforming allows longer ranges for wireless communication and the reduction of interference and shadowing effects. Due to the small wavelength, the size of the required antenna array can be kept small. Furthermore, the environmental impact of electromagnetic waves is reduced and energy efficiency is increased. These techniques are required and used, among others, for the realization of 5G networks.

After the very successful completion of the EU project 5G-XHaul in 2018, the final work and demonstrations in the IHP-coordinated EU project 5G-PICTURE in 2019 were the main focus. In this project IHP develops and deploys millimeter-wave links for fast and low-latency backhaul networks. Further important aspects are network virtualization, the integration of computing resources and hardware



Sichtlinien-MIMO-Einrichtung in der
Antennenmesskammer
Line of Sight MIMO Setup in Anechoic
Chamber

Rechenressourcen sowie Hardware-Programmierbarkeit von Netzwerkkomponenten wichtige Aspekte. Im November 2019 wurde dazu in Barcelona eine große Demonstration von 5G-Technik für den Eisenbahnbetrieb erfolgreich gezeigt.

Im Rahmen des EU-Projektes 5GENESIS wurde im Oktober 2019 am Hauptgebäude der Humboldt-Universität zu Berlin, gemeinsam mit dem Fraunhofer Institut FOKUS und weiteren Partnern, eine große Demonstration von „Edge-Computing“-Funktionalität gezeigt. Das Institut für Informatik der Humboldt-Universität trug mit Untersuchungen zu Möglichkeiten der Anonymisierung von erfassten Daten zu diesem Projekt ebenfalls bei. Im Rahmen des „Festival of Lights“ konnten die Möglichkeiten hochratiger Verbindungen für eine 360°-Video-Übertragung in diesem Kontext gezeigt werden.

Die erfolgreichen Arbeiten in der Gruppe Drahtlose Breitbandkommunikation haben im Jahr 2019 die positive Begutachtung und Bewilligung weiterer Projekte ermöglicht. In der 5G-PPP Phase IIb wurde ein weiteres Projekt zur Entwicklung von 5G mit dem Akronym 5G-VICTORI eingeworben und im Sommer 2019 gestartet. Ein wesentliches Ziel des IHP in diesem Projekt ist die Erweiterung des Berliner 5G-Testbed durch Integration des Berliner Hauptbahnhofes und Versorgung von Reisenden sowie Zügen. So sollen mithilfe der vom IHP entwickelten Millimeterwellen-Beamforming-Technologie, Medieninhalte drahtlos in vorbeifahrende Züge geladen werden. Indoor-Navigation und Medienbroadcast sind weitere Funktionalitäten, die wir im Rahmen der Versuche am Berliner Hauptbahnhof aufbauen und testen wollen.

Auch durch das ausgezeichnete Ergebnis beim Abschluss des Projektes 5G-XHaul wurde das IHP in weitere Konsortien eingeladen. Projektanträge für die EU-Projekte 5G-CLARITY und 5G-COMPLETE, die ebenfalls in der H2020 5G-PPP-Initiative in der Kategorie „beyond 5G“ angesiedelt sind, wurden positiv begutachtet und die Projekte wurden begonnen.

Ende 2019 wurde des Weiteren ein BMBF-gefördertes Projekt zur Kommunikation D-Band mit dem Akronym 6GKom begonnen. Hier werden gemeinsam mit dem Fraunhofer IZM und weiteren Partnern skalierbare D-band-Module für extrem hohe Datenraten entwickelt und prototypisch realisiert.

programmability of network components. In November 2019 a large demonstration of 5G technology for railway operations was successfully shown in Barcelona.

Within the EU project 5GENESIS, a large demonstration of “edge computing” functionality was shown in October 2019 at the main building of the Humboldt University of Berlin, together with the Fraunhofer Institute FOKUS and other partners. The Institute for Computer Science of the Humboldt University also contributed to this project with research on the possibilities of anonymizing collected data. In the context of the “Festival of Lights” the possibilities of high rate connections for 360 degree video transmission were shown in this context.

The successful work in the Wireless Broadband Communication group has enabled the positive assessment and approval of further projects in 2019. In the 5G-PPP Phase IIb another project for the development of 5G with the acronym 5G-VICTORI was acquired and started in summer 2019. A major goal of the IHP in this project is the expansion of the Berlin 5G testbed by integrating Berlin's central station and supplying passengers and trains. Using the millimeter-wave beamforming technology developed by IHP, media content will be wirelessly loaded into passing trains. Indoor navigation and media broadcast are further functionalities that we want to set up and test during the trials at Berlin Central Station.

Also due to the excellent results at the conclusion of the 5G-XHaul project, the IHP was invited to join other consortia. Project applications for the EU projects 5G-CLARITY and 5G-COMPLETE, which are also part of the H2020 5G-PPP initiative in the category “beyond 5G”, were reviewed positively and the projects were started at the end of 2019.

Furthermore, a BMBF-funded project on D-Band communication with the acronym “6GKom” was started at the end of 2019. Here, together with Fraunhofer IZM and other partners, scalable D-band modules for extremely high data rates are being developed and prototyped.

In order to replace the field bus in factory automation with a radio solution, a test setup of a closed-loop radio system was

Um in der Fabrikautomation den Feldbus durch eine Funklösung zu ersetzen, wurde im Projekt ParSec (Paralleles zuverlässiges und sicheres Funksystem zur latenzoptimierten Fabrikautomatisierung) mittels PSSS-Verfahren (Parallel Sequence Spread Spectrum) ein Testaufbau eines Closed-Loop-Radiosystems gezeigt. Basierend auf den vielversprechenden Ergebnissen des ParSec-Projektes wurde ein neues Projekt INCAS beantragt, das auf der Basis der erzielten Ergebnisse nun mittels Einsatz Künstlicher Intelligenz insbesondere die Fehlerrate massiv reduzieren soll.

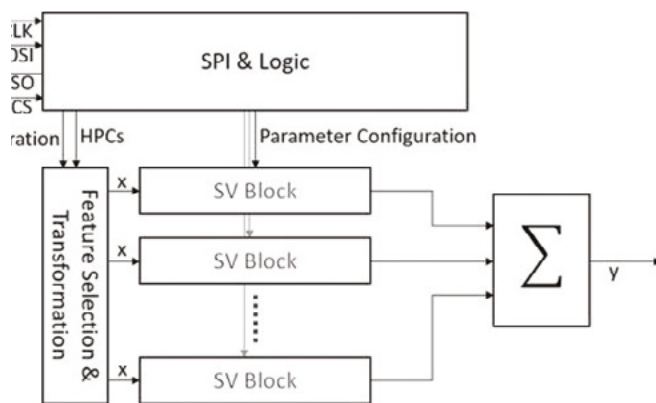
Im Rahmen des BMBF-geförderten Projektes fast-SECURE wurden Verfahren zur PHY-Layer Security entwickelt und gemeinsam mit den Projektpartnern realisiert. Diese Arbeiten sollen in einem weiteren BMBF-Projekt mit dem Akronym SecureWAVE, welches sich derzeit noch in der Begutachtung befindet, weitergeführt werden.

Das fast-Spot-Projekt wurde in 2019 erfolgreich abgeschlossen. Hier konnte erstmals eine neue Virtualisierungstechnik für Basisbandprozessoren untersucht und experimentell verifiziert werden. Die erreichte Datenrate lag bei etwa 25 Gbit/s. Auf der Basis der Erkenntnisse aus diesem Projekt wurde ein DFG-Projekt beantragt, um Datenraten von etwa 160 Gbit/s zu erreichen. Das Konzept der Modularität floss auch in einen Emmy-Noether-Antrag ein. In diesem Antrag wird zusätzlich auch auf den erfolgreichen Ergebnissen des DFG-SPP1655-Projekt Real100G.COM aufgebaut, das auch in 2019 erfolgreich beendet wurde.

demonstrated in the ParSec project (Parallel Reliable and Secure Radio System for Latency Optimized Factory Automation) using the PSSS (Parallel Sequence Spread Spectrum) method. Based on the promising results of the ParSec project, a new project INCAS has been applied for. Based on the results obtained, the aim of INCAS is now to massively reduce the error rate by using artificial intelligence.

Within the framework of the BMBF-funded project fast-SECURE, PHY layer security procedures were developed and implemented together with the project partners. This work is to be continued in another BMBF-funded project with the acronym SecureWAVE, which is currently still under review.

The fast-Spot project was successfully completed in 2019. For the first time, a new virtualization technique for baseband processors was investigated and experimentally verified. The achieved data rate was about 25 Gbit/s. Based on the findings of this project, a DFG project was applied for to achieve data rates of about 160 Gbit/s. The concept of modularity was also included in an Emmy Noether proposal. This proposal also builds on the successful results of the DFG-SPP1655 project "Real100G.COM" which was also successfully completed in 2019.



Erster Entwurf eines SVN-Hardware-Beschleunigers zur Erkennung von rückkehrorientierten Programmierangriffen (Morfeus-Projekt).
First draft of an SVN hardware accelerator to detect return oriented programming attacks (Morfeus Project).



Der 9. Brandenburger Sensornetztag:
Dr. Krzysztof Piotrowski präsentiert das grenzüberschreitende Projekt SmartRiver.
The 9th Brandenburg Sensor Network Day:
Dr. Krzysztof Piotrowski presents the cross-border project SmartRiver.

Sensor-Netzwerke und Middleware-Plattformen

Drahtlose Sensornetze (WSN) bestehen aus kostengünstigen Komponenten mit beschränkten Ressourcen. Sie nehmen eine spannende Entwicklung mit dem Potenzial, einen signifikant positiven Einfluss auf jeden Aspekt unseres Lebens zu erlangen. Mit dem Aufkommen des Future Internet oder des Internet of Things (IoT) werden drahtlose Sensornetze zu einem wesentlichen Bestandteil des Internets. Neben den relativ bekannten Anwendungen im Bereich des Umweltmonitorings gewinnen Anwendungsfelder wie Smart City und Fabrikautomatisierung kontinuierlich an Bedeutung. In diesen Anwendungsgebieten werden drahtlose Sensornetze mehr und mehr als Teil der Netzwerke betrachtet. Im Bereich des Heimatschutzes (Homeland Security) werden drahtlose Sensornetze als ein potenzielles Mittel zur Überwachung von kritischen Infrastrukturen wie Stromleitungen, Pipelines etc. angesehen. Ein weiteres wesentliches Anwendungsgebiet sind körpernahe Funknetzwerke in den Bereichen Telemedizin und Telerehabilitation.

Die Arbeitsgruppe Sensor-Netzwerke und Middleware-Plattformen arbeitet seit November 2017 im Mittelstand 4.0-Kompetenzzentrum Cottbus mit und ist für die Aspekte IT-Sicherheit und Datenschutz verantwortlich. Neben der sehr erfolgreichen Etablierung der Trainings- und Informationsveranstaltungen konnten bereits zwei Umsetzungsprojekte erfolgreich realisiert werden. Im Laufe der kommenden Monate sollen geeignete Inhalte für eine Lernplattform entwickelt und in dieser bereitgestellt werden. Diese Aktivitäten des Mittelstand 4.0-Kompetenzzentrum sollen bei entsprechender Förderung bis 2023 fortgesetzt werden. Mit der Einrichtung des Kompetenzzentrum IT-Sicherheit KITS wird hier das Angebot an Trainings- und Informationsveranstaltungen im Bereich IT-Sicherheit, insbesondere in Hinblick auf „Social Engineering“ und Angriffe gegen Automatisierungsanlagen, komplettiert. Mit diesem umfassenden Angebot zu IT-Sicherheitsthemen hat das IHP die Möglichkeit, zur zentralen Anlaufstelle für IT-Sicherheitsfragen in Brandenburg zu werden.

Das Diamant-Projekt konnte im Juli 2019 erfolgreich abgeschlossen werden. Einige der Ergebnisse, z. B. die Wisdom-Plattform, werden in der Wissenschaftsgemeinschaft sehr gut angenommen und sollen sowohl im IHP als auch bei internationalen Partnern weiterverwendet werden.

Die Optimierungen des unfizierten ECC-Beschleunigers im Rahmen des Fast-Sign-Projektes haben zu einer signifikanten Verbesserung der Geschwindigkeit, insbesondere für elliptische Kurven über Primkörpern, geführt. Hier hat die Verwendung der „carry bit separation“-Technik zu deutlichen Geschwindigkeitsgewinnen geführt. Aktuelle Messungen belegen einen Speed-up-Faktor von ca. 26 im Vergleich mit dem SLI97 V2x Chip von Infineon, der ebenfalls die Kurve P-256 unterstützt und ca. 28 Signaturen pro Sekunde erreicht. Im November wurde ein ECDSA-Beschleuniger, der die vier Kurven B-233, B-282, P-224, P-256 unterstützt, zur Fertigung eingereicht. Das Design ist extrem komplex, hat eine Fläche von 22 mm² und kann mit einer Frequenz von 66 MHz betrieben werden.

Die Arbeitsgruppe Sensor-Netzwerke und Middleware-Plattformen hat bereits damit begonnen zu untersuchen, wie Methoden der Künstlichen Intelligenz (KI) effizient so implementiert bzw. durch geeignete Hardware unterstützt werden können, dass sie in eingebetteten ressourcenbeschränkten Systemen eingesetzt werden können, vgl. auch „Eckpunkte der Bundesregierung für eine Strategie Künstliche

Sensor Networks and Middleware Platforms

Wireless sensor networks (WSN) consist of low-cost components with limited resources. They are undergoing an exciting development with the potential of having a significant positive impact on every aspect of our lives. With the advent of the Future Internet or the Internet of Things (IoT), wireless sensor networks are becoming an essential part of the Internet. In addition to the relatively well-known applications in the field of environmental monitoring, fields of application such as Smart City and factory automation are continuously gaining in importance. In these application areas wireless sensor networks are more and more considered as part of the networks. In the field of homeland security, wireless sensor networks are seen as a potential means of monitoring critical infrastructures such as power lines, pipelines, etc. Another important field of application are near-body wireless networks in the field of telemedicine and telerehabilitation.

The working group Sensor Networks and Middleware Platforms has been working in the SME 4.0 Competence Center Cottbus since November 2017 and is responsible for the aspects of IT security and data protection. In addition to the very successful establishment of training and information events, two implementation projects have already been successfully realized. In the course of the coming months, suitable contents for a learning platform are to be developed and made available on this platform. These activities of the SME 4.0 Competence Centre are to be continued until 2023 with appropriate funding. With the establishment of the “Competence Center IT Security KITS”, the range of training and information events in the field of IT security, especially with regard to “social engineering” and attacks against automation systems, will be completed. With this comprehensive offer on IT security topics, the IHP has the opportunity to become the central contact point for IT security issues in Brandenburg.

The Diamant Project was successfully completed in July 2019. Some of the results, e.g. the Wisdom Platform, have been very well received by the scientific community and will be further used by IHP and international partners.

The optimizations of the unified ECC accelerator in the Fast-Sign project have led to a significant improvement of the speed, especially for elliptic curves over prime fields. Here the use of the “carry bit separation” technique has led to significant speed gains. Current measurements show a speed-up factor of approx. 26 compared to the SLI97 V2x chip from Infineon, which also supports the P-256 curve and achieves approx. 28 signatures per second. In November an ECDSA accelerator supporting the four curves B-233, B-282, P-224, P-256 was submitted for production. The design is extremely complex and has an area of 22 mm² and can be operated at a frequency of 66 MHz.

The working group Sensor Networks and Middleware Platforms has already begun to investigate how methods of artificial intelligence (AI) can be efficiently implemented or supported by suitable hardware in such a way that they can be used in embedded resource-limited systems - see also “Cornerstones of the Federal Government for an Artificial Intelligence Strategy”. Different areas of application will be considered here. The obvious application is in the field of IT security. For this purpose, the Morfeus project,

Intelligenz“. Betrachtet werden sollen hier unterschiedliche Anwendungsgebiete. Naheliegend ist der Einsatz im Bereich IT-Sicherheit. Hierzu konnte das Projekt Morfeus, das inhaltlich zur Gruppe Totale Resilienz gehört, in der BMBF-Ausschreibung „Methoden und Werkzeuge für Aggregation und Disaggregation von Prozessen im Internet der Dinge – Resilienz und Ausfallsicherheit in offenen, emergenten IT-Systemen“ eingeworben werden. Hier wird untersucht, ob Support Vector Machines in eingebetteten Systemen verwendet werden können, um „return oriented programming (RoP)“-Angriffe zu erkennen. Erste eigene RoP-Angriffe wurden bereits erfolgreich umgesetzt und können auf dem Xtensa Core genutzt werden. Für Experimente mit dem „Instruction Set Simulator“ von Cadence und auch einem Softcore im FPGA wurde ein Authentisierungsalgorithmus untersucht. Dabei wurde festgestellt, dass „Hardware Performance Counter“ nicht simuliert werden können. Das heißt, dass die Evaluierung der Erkennung von RoP-Angriffen nicht im Simulator erfolgen kann.

KI-Methoden können insbesondere bei der Realisierung von „Intrusion Detection Systemen“ große Vorteile bieten, weil sie die Erkennung neuartiger bislang unbekannter Angriffe ermöglichen können. Eine Skizze zu diesem Thema wurde im Rahmen der BMBF-Ausschreibung „Künstliche Intelligenz für IT-Sicherheit“ positiv evaluiert, der vom Projektträger angekündigte Projektstart ist der 1. Juli 2020.

Das zweite Anwendungsfeld ist der Bereich e-health. Hier wurde das Projekt fast-Gait im April 2019 begonnen. Ziel ist es, „freezing“ bei Parkinson-Patienten so frühzeitig zu erkennen, dass ein möglicher Sturz durch Auslösen eines Triggersignals noch verhindert werden kann. Die Herausforderung hier liegt in den Echtzeitanforderungen, die für das Erkennen des „freezings“ und das Auslösen des Triggers nur 50 ms erlauben. In dieser Zeit müssen die von geeigneten Sensoren bereitgestellten Daten analysiert und Veränderungen, die „freezing“ indizieren, erkannt werden. Wichtig ist, dass nicht zu häufig „freezing“ fälschlich erkannt und der Trigger ausgelöst wird, da sonst ein kontraproduktiver Gewöhnungseffekt eintritt. Für die ersten Experimente wurden öffentlich zugängliche Daten von Parkinson-Patienten (DaphNet) verwendet. Die Erkennung von „freezing“ mit „recurrent neural networks (RNN)“ hat eine deutliche Verringerung des Zeitfensters, das für die Erkennung von „freezing“ notwendig ist, ergeben.

Im Bereich des Umweltmonitorings konnten zwei neue Projekte eingeworben werden. Das Projekt „SmartRiver“, das im Interreg-Rahmen gefördert und mit der Universität Zielona Góra durchgeführt wird, untersucht Sensornetze zur Hochwassererkennung im Bereich von Vorflutern sowie die Überwachung von Deichen an der Oder. Letzteres wird auf der polnischen Seite der Oder erfolgen. Des Weiteren wurde das Projekt „Digital Agricultural Knowledge and Information (DAKIS)“ begonnen. Dieses Projekt zeichnet sich einerseits durch einen sehr hohen wissenschaftlichen, andererseits auch durch einen sehr hohen gesellschaftlichen Anspruch aus. Ziel ist es, die widersprüchlichen Ziele der Landnutzung zu harmonisieren und dieses durch automatisierte, kleinskalige Produktionssysteme, die landschaftsspezifisch auf die Bedürfnisse der Gesellschaft zugeschnitten sind, zu erreichen. Die Komplexität der Aufgabenstellung zeigt sich in dem interdisziplinären Konsortium, das vom DFKI bis zu den Leibniz-Instituten ATB und ZALF reicht, aber auch in der eher ungewöhnlichen langen Laufzeit des Projektes von fünf Jahren.

which is part of the Total Resilience group, was acquired in the BMBF call for proposals “Methods and Tools for Aggregation and Disaggregation of Processes in the Internet of Things - Resilience and Reliability in Open, Emergent IT Systems”. Here it is investigated whether Support Vector Machines can be used in embedded systems to detect “return oriented programming (RoP)” attacks. First own RoP attacks have already been successfully implemented and can be used on the Xtensa core. An authentication algorithm was tested for experiments with the Cadence “Instruction Set Simulator” and also a softcore in the FPGA. It was found that “hardware performance counters” cannot be simulated. This means that the evaluation of the detection of RoP attacks cannot be done in the simulator.

AI methods can offer great advantages, especially in the realization of “Intrusion Detection Systems”, because they can enable the detection of new types of previously unknown attacks. A sketch on this topic was positively evaluated within the framework of the BMBF call “Artificial Intelligence for IT Security”. The project start announced by the project management agency is July 1, 2020.

The second field of application is the e-health sector, where the fast-Gait project was started in April 2019. The aim is to detect “freezing” of Parkinson’s patients so early that a possible fall can still be prevented by triggering a trigger signal. The challenge here lies in the real-time requirements, which only allow 50 ms for the detection of freezing and the triggering of the trigger. During this time, the data provided by suitable sensors must be analyzed and changes that indicate freezing must be detected. It is important that freezing is not incorrectly detected too often and the trigger is triggered, otherwise a counterproductive habituation effect will occur. For the first experiments, publicly available data from Parkinson’s patients (DaphNet) were used. The detection of “freezing” with “recurrent neural networks (RNN)” has shown a significant reduction of the time window required for the detection of “freezing”.

Two new projects were acquired in the area of environmental monitoring. The project “SmartRiver”, which is funded within the Interreg program and carried out with the University of Zielona Góra, investigates sensor networks for flood detection in the area of receiving waters as well as the monitoring of dykes on the river Oder. The latter will be carried out on the Polish side of the Oder. Furthermore, the project “Digital Agricultural Knowledge and Information (DAKIS)” was started. This project is characterized on the one hand by a very high scientific and on the other hand also by a very high social standard. The aim is to harmonize the contradictory objectives of land use and to achieve this through automated, small-scale production systems that are tailored to the needs of society in a landscape-specific way. The complexity of the task is reflected in the interdisciplinary consortium, which ranges from DFKI to the Leibniz Institutes ATB and ZALF, but also in the rather unusual long duration of 5 years.

Design & Testmethodik

Die Forschungsgruppe Design & Testmethodik bearbeitet Themenfelder in den Bereichen neue Designmethoden für zuverlässige Schaltungen, sowie Testmethodik am Chip bzw. Wafer. Neue Anforderungen an Fehlertoleranz und Strahlenhärte führen zu innovativen Ansätzen im Schaltkreisdesign, um integrierte Schaltungen in Kommunikationssystemen in Weltraum- und Automotive-Anwendungen einsetzen zu können.

In den vergangenen Jahren hat das IHP aktiv an der Entwicklung eines Multiprozessor-Frameworks mit mehreren Sensoren gearbeitet, um die Fehlertoleranz und Lebensdauer des Systems zu verbessern. Die Weiterentwicklung der adaptiven fehlertoleranten Multiprozessor-Plattform wurde im Projekt RESCUE durchgeführt. Der Forschungsschwerpunkt lag auf der Untersuchung des neuartigen Single Event Upset (SEU)-Sensors, der eine Aktualisierung der Systemfehlertoleranz in Abhängigkeit von den tatsächlichen Umweltveränderungen ermöglichen soll.

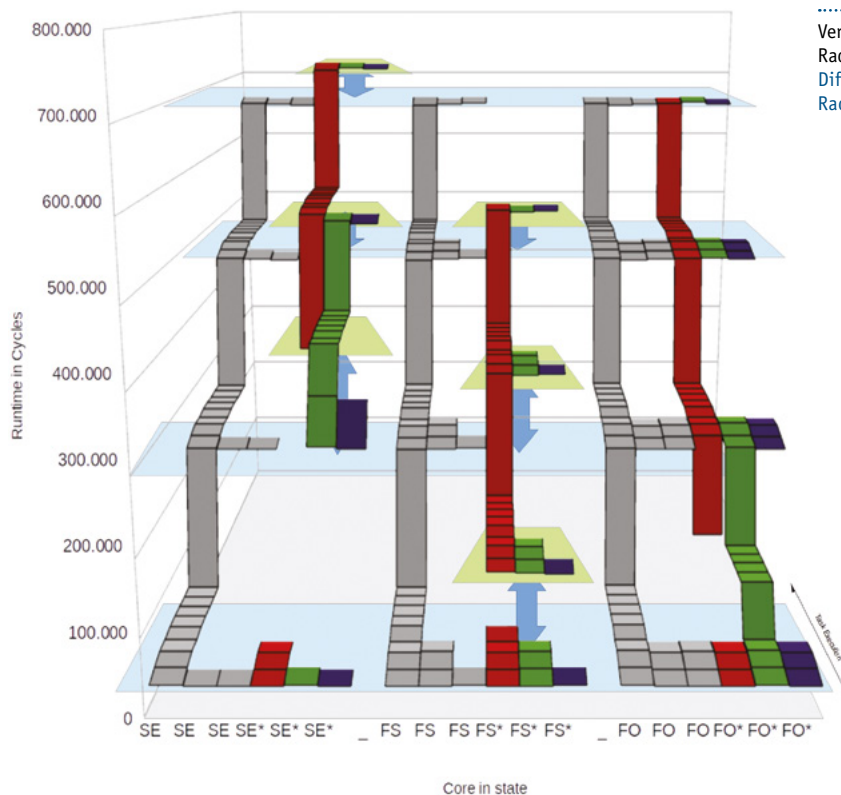
Eine wichtige Aktivität der Gruppe umfasst die Entwicklung neuartiger radhard IPs. Diese sind aus Forschungssicht interessant und wichtig, sollen aber auch zu neuen IP-Blöcken im IHP-IP-Portfolio führen. In diesem Zusammenhang waren 2019 zwei Projekte aktiv. Das Projekt SECHIS (Eurostars) befasst sich mit dem Entwurf einer radhard SERDES-Schaltung, die einen Durchsatz von bis zu 2,5 Gbit/s ermöglicht. Es wurden die erforderlichen Komponenten und Schaltungen entwickelt. Im Jahr 2020 ist die Messung des finalen Chips geplant. Ein weiteres Projekt ist SPAD (ILB), das sich der Implementierung von radhard ADC widmet und 2019 begonnen wurde.

Design & Test Methodology

The research group Design & Test Methodology deals with topics in the areas of new design methods for reliable circuits, as well as test methods on chip and wafer. New requirements on fault tolerance and radiation hardness lead to innovative approaches in circuit design in order to use integrated circuits in communication systems in space and automotive applications.

In recent years, IHP has actively worked on the development of a multiprocessor framework with multiple sensors to improve fault tolerance and system lifetime. The further development of the adaptive fault-tolerant multiprocessor platform was carried out in the RESCUE project. The research focus was on the investigation of the novel Single Event Upset (SEU) sensor, which should enable an update of the system fault tolerance depending on actual environmental changes.

An important activity of the group includes the development of novel radhard IPs. These are interesting and important from a research perspective, but should also lead to new IP blocks in the IHP IP portfolio. In this context, two projects were active in 2019. The SECHIS (Eurostars) project is concerned with the design of a radhard SERDES circuit that enables a throughput of up to 2.5Gbit/s. The necessary components and circuits were developed. In 2020 the measurement of the final chip is planned. Another project is SPAD (ILB), which is dedicated to the implementation of radhard ADC and was started in 2019.



Verschiedene Betriebsarten der adaptiven DSP-Plattform für Radarsensor im EMPHASE-Projekt
Different Modes of Operation of adaptive DSP Platform for Radar Sensor in EMPHASE Project

Im DFG-Projekt REDOX lag der Schwerpunkt der Arbeit auf der Modellierung von SET (Single Event Transient)-Metriken sowie kritischen Ladungen und der SET-Pulsbreite. Im Jahr 2019 wurde aus SPICE-Simulationen ein Vorhersagemodell für die erzeugte SET-Impulsbreite entwickelt. Das Modell ermöglicht die Einschätzung der SET-Impulsbreite in Form von LET für verschiedene Treiberstärken des Target-Gates und der Versorgungsspannung auf der Grundlage einer begrenzten Anzahl von Simulationen. Zusätzlich wurde ein Framework zur Charakterisierung der kritischen Ladung und der SET-Impulsbreite in Standard-Kombinationszellen vorgeschlagen, das auch die Anzahl der erforderlichen Simulationen reduziert.

In 2019 wurden auch neue Forschungsthemen eröffnet. Insbesondere die Zuverlässigkeit von RRAM-basierten AI-Beschleunigern, ist Thema eines neuen BMBF-Projekts KI-PRO. In diesem Projekt liegt der Schwerpunkt auf dem Design und der Modellierung eines Matrixmultiplikationsbeschleunigers, basierend auf einem RRAM-Crossbar.

Das fast-Traffic-Projekt befasste sich mit der Erforschung, Entwicklung und Demonstration einer echtzeitfähigen Vernetzung von Fahrzeugen untereinander. Um die dafür notwendige niedrige Ende-zu-Ende-Latenz zu erreichen, wurden die beteiligten Komponenten in Hinblick auf deren Zeitverzögerung optimiert. Das IHP befasste sich in diesem Zusammenhang mit der Entwicklung eines WLANp-Funkmoduls sowie einer Software zur Generierung, Verbreitung und Behandlung von Car-2-X-Nachrichten. Es konnte gezeigt werden, dass durch diese Maßnahmen die Latenz von der Generierung einer Nachricht bis zum Empfang (über das WLANp-Modul) und deren Bearbeitung im Durchschnitt 1,9 ms dauert, was ca. einem Zehntel des heutigen Stands der Technik entspricht.

Schließlich befasst sich das BMBF-Projekt EMPHASE mit den Fail-Operational-Funktionen der Sensorik für automatisiertes Fahren. Als Beispiel wurde der Radar- und Kommunikations-Verarbeitungsalgorithmus im Rahmen des Projekts entwickelt und der Prozessor selbst wurde auf der Xilinx FPGA-Plattform implementiert und validiert. In diesem Jahr wurde der Demonstrator zur Fail-Operational-Verarbeitung von Radardaten implementiert. Die Ergebnisse dieser Arbeit wurden auf der renommierten DFT-Konferenz veröffentlicht.

Totale Resilienz

Die Resilienz Cyberphysischer Systeme von Systemen (CPSoS) ist die Eigenschaft, widrige Arbeitsbedingungen zu antizipieren und nach Möglichkeit zu vermeiden. Bei Eintreten solcher Bedingungen soll zumindest ein kritischer Teil ihrer Funktionalität aufrecht erhalten werden. Widrige Arbeitsbedingungen sind nicht nur natürliche (starke) Fluktuationen der physikalischen Parameter der Umgebung, sondern auch deren bewusste Manipulationen – z. B. aktive Angriffe – oder auch nicht gewünschte Beobachtungen der Prozesse, d. h. passive Angriffe. Um diese Systemeigenschaft zu erreichen, muss das System seine Umgebung wahrnehmen und seinen eigenen internen Zustand bestimmen und verstehen können. Die gemessenen physikalischen Parameter müssen richtig/sinnvoll interpretiert werden, damit das System im Anschluss geeignete Entscheidungen zu seiner Anpassung an die aktuelle Situation treffen kann. Für die Auswahl der Reaktionen auf Veränderungen der Kontextparameter werden Ansätze aus dem Bereich der Künstlichen

In the DFG project REDOX the focus of the work was on the modeling of SET (Single Event Transient) metrics, as well as critical charges and SET pulse width. In 2019 a prediction model for the generated SET pulse width was developed from SPICE simulations. The model allows the estimation of the SET pulse width in the form of LET for different driver strengths of the target gate and supply voltage based on a limited number of simulations. In addition, a framework for characterizing the critical charge and SET pulse width in standard combination cells was proposed, which also reduces the number of simulations required.

New research topics were also opened in 2019. In particular, the reliability of RRAM-based AI accelerators is the subject of a new BMBF project KI-PRO. In this project the focus is on the design and modeling of a matrix multiplication accelerator based on a RRAM crossbar.

The fast-Traffic project dealt with the research, development and demonstration of real-time capable networking of vehicles among each other. In order to achieve the low end-to-end latency required for this, the components involved were optimized with respect to their time delay. In this context, the IHP dealt with the development of a WLANp radio module as well as software for the generation, distribution and handling of Car-2-X messages. It was shown that by these measures the latency from the generation of a message to its reception (via the WLANp module) and its processing takes 1.9 ms on average, which corresponds to about one tenth of the current state of the art.

Finally, the BMBF project EMPHASE deals with the fail-operational functions of sensor technology for automated driving. As an example, the radar and communication processing algorithm was developed within the project and the processor itself was implemented and validated on the Xilinx FPGA platform. This year the demonstrator for fail-operational processing of radar data was implemented. The results of this work were published at the renowned DFT conference.

Total Resilience

The resilience of Cyberphysical Systems of Systems (CPSoS) is the ability to anticipate adverse working conditions and avoid them if possible. If such conditions occur, at least a critical part of their functionality should be maintained. Adverse working conditions are not only natural (strong) fluctuations of the physical parameters of the environment, but also their deliberate manipulation - e.g. active attacks - or also unwanted observations of the processes, i.e. passive attacks. To achieve this system property, the system must be able to perceive its environment and determine and understand its own internal state. The measured physical parameters must be interpreted correctly/sensibly so that the system can subsequently make appropriate decisions to adapt to the current situation. Approaches from the field of artificial intelligence are being investigated to select the reactions to changes in context parameters. The question to be answered in the context of the

Intelligenz untersucht. Die im Rahmen der Arbeitsgruppe „Totale Resilienz“ zu beantwortende Frage ist, wie aus einem zuverlässigen und sicheren System ein resilientes System wird. Der wesentliche Unterschied ist, dass ein resilientes System auf nicht vorhergesehene Situationen, wie z. B. extreme Abweichungen der Arbeitsbedingungen oder neuartige Angriffe, selbstständig reagieren soll und zumindest kritische Teile seiner Funktionalität weiterhin erbringen kann.

Im Rahmen der Aktivitäten der Gruppe Totale Resilienz wurden zunächst die im IHP vorhandenen Vorarbeiten gesammelt und analysiert, um auf dieser Basis ein erstes Anwendungsszenario zu definieren, in dem sich möglichst alle vier Forschungsprogramme integrieren lassen. Als Anwendungsgebiet wurden verteilte CPSoS für den Bereich e-health gewählt. Hierfür gab es im Bereich e-health bereits Vorarbeiten in drei Forschungsprogrammen. Hinzu kamen Ansätze zur Verbesserung der Zuverlässigkeit und der Manipulationsresistenz kritischer Hardwareblöcke basierend auf IHP-Technologien: JICG-Transistoren aus dem Forschungsprogramm Technologien für smarte Systeme, RRAM-Strukturen aus dem Forschungsprogramm Materialien für die Mikro- und Nanoelektronik und TMR (Tripple Modular Redundancy)-Register, sowie IT-Sicherheitsansätze aus dem Forschungsprogramm Drahtlose Systeme und Anwendungen. Ein inhaltlicher Schwerpunkt wird auf die Methoden der Künstlichen Intelligenz (KI) gelegt. Diese sind von besonderer Bedeutung, um resilientes Verhalten zu gewährleisten. Einige interessante KI-Ansätze können auf der Basis der am IHP entwickelten RRAM-Strukturen in Hardware effizient und damit für ressourcenbeschränkte Systeme sehr gut umgesetzt werden. Erste Veröffentlichungen zum Thema Resilienz wurden bereits bei internationalen Konferenzen vorgestellt.

Die Kombination von Methoden der Künstlichen Intelligenz mit Fragen der IT-Sicherheit wurde als eine sehr aussichtsreiche Forschungsrichtung betrachtet. Erste Untersuchungen zur Anwendbarkeit von KI-Methoden als Angriffswerkzeuge wurden durchgeführt und im Paper „Intelligent Clustering as a Means to Improve K-Means Based Horizontal Attacks“ veröffentlicht. Das Paper wurde im Rahmen der Konferenz „PIMRC“ mit einem „Best Paper Award“ ausgezeichnet. Das Ziel dieser Untersuchungsrichtung ist, KI-Methoden für die Erkennung von Angriffen zu verwenden, um die Resilienz der CPSoS zu erhöhen.

Im Rahmen des DFG SPP „Nano Security: From Nano-Electronics to Secure Systems“ wurde gemeinsam mit der Abteilung Materialforschung und der BTU ein Forschungsantrag eingereicht. Zusätzlich wurde zur Stärkung der e-health-Aktivitäten ein DFG-Anbahnungsantrag mit dem Bogomoletz Institut in Kiev zur Vorbereitung eines DFG-Antrages zur resilienten Echtzeitvorhersage und Erkennung von epileptischen Anfällen gestellt.

working group Total Resilience is how a reliable and secure system can be turned into a resilient system. The essential difference is that a resilient system should react independently to unforeseen situations, such as extreme deviations in working conditions or new types of attacks, and should be able to continue to provide at least critical parts of its functionality.

Within the framework of the activities of the Total Resilience group, the preliminary work available at IHP was first collected and analyzed in order to define an initial application scenario on this basis, with which all four research programs can be integrated, if possible. Distributed CPSoS for the field of e-health was chosen as the application area. In the field of e-health, preliminary work has already been carried out in the three research programs. In addition, approaches for improving the reliability and manipulation resistance of critical hardware blocks based on IHP technologies were developed: JICG transistors from the Technologies for Smart Systems research program, RRAM structures from the Materials for Micro- and Nanoelectronics research program and TMR (Triple Modular Redundancy) registers as well as IT security approaches from the Wireless Systems and Applications research program. One of the main focuses is on methods of artificial intelligence (AI). These are of particular importance for ensuring resilient behavior. Some interesting AI approaches can be efficiently implemented in hardware on the basis of the RRAM structures developed at IHP and thus very well suited for resource-limited systems. First publications about resilience have already been presented at international conferences.

The combination of methods of artificial intelligence with questions of IT security was considered a very promising research area. First investigations on the applicability of AI methods as attack tools were carried out and published in the paper “Intelligent Clustering as a Means to Improve K-Means Based Horizontal Attacks”. The paper was awarded with a “Best Paper Award” at the conference “PIMRC”. The goal of this research direction is to use AI methods for attack detection to increase the resilience of CPSoS.

Within the DFG SPP “Nano Security: From Nano-Electronics to Secure Systems” a research proposal was submitted together with the Department Materials Research and the BTU. In addition, to strengthen the e-health activities, a DFG pre-proposal was submitted with the Bogomoletz Institute in Kiev to prepare a DFG proposal for the development of a robust real-time prediction and detection of epileptic seizures.

Hochfrequenz-Schaltungen

RF Circuits

Im Forschungsprogramm Hochfrequenz-Schaltungen werden integrierte Mikrowellen- und Millimeterwellen-Schaltungen, Breitband-Mischsignal-Schaltungen sowie Schaltungen mit hoher Energieeffizienz für die Kommunikation und die Sensorik entworfen und realisiert.

In the research program RF Circuits integrated microwave- and millimeter-wave circuits, broadband mixed-signal circuits, and circuits with high energy efficiency for communication and sensing applications are designed and realized.

Integrierte Millimeterwellen-Schaltungen

Innerhalb des Forschungsprogramms Hochfrequenz-Schaltungen ist die Realisierung von integrierten Millimeterwellen-Schaltungen ein wichtiger Arbeitsschwerpunkt. Dazu zählen sowohl Sende- und Empfangsschaltungen als auch Frequenz-Synthesizer für Systeme mit Arbeitsfrequenzen bis zu 720 GHz. Die Forschungs- und Entwicklungsaufgaben konzentrieren sich auf den Entwurf von Schaltungen für die IHP-eigenen SiGe-BiCMOS-Prozesse.

In der Zukunft sollen Radar-Sensoren in robusten und hochauflösenden Systemen eingesetzt werden, die neuartige, innovative Anwendungen im Bereich der kontaktlosen Sensorik und mehrdimensionalen Umfeld-Erfassung mit hohem Miniaturisierungsgrad ermöglichen. Um vielfältige Anwendungsfälle vom einfachen Radar-Sensor bis hin zu Multiple-In-Multiple-Out (MIMO)-Systemen mit den ähnlichen Front-End-ICs bedienen zu können, wurde eine Plattform mit kaskadierbaren Radar-ICs entwickelt. Die Palette der entwickelten Radar-Transceiver deckt Arbeitsfrequenzen von 60 - 256 GHz ab. Ab Frequenzen von 120 GHz ist die Integration von On-Chip-Antennen (hier gefaltete Dipol-Antennen) möglich, was bei geeigneter Anordnung sowohl Distanz- als auch Winkelmessungen in sehr kompakter und auch kostengünstiger Form möglich macht. Neue Antennenkonzepte mit veränderten Abstrahl-Charakteristiken für die On-Chip-Integration werden entwickelt. Spezielle Modulationstechniken und die dazugehörige Basisband-Signalverarbeitung erlauben eine Ortsauflösung im Mikrometerbereich, was neue Anwendungsgebiete in der Medizintechnik und bei der Mensch-Maschine-Interaktion erschließt.

Mit der Steigerung der Arbeitsfrequenzen in den THz-Bereich hinein ist es zunehmend möglich, Schaltungen für Anwendungen im Bereich der Spektroskopie und der Sensorik zur Stoffanalyse bereitzustellen. Auch in Zukunft wird das Ziel verfolgt, Mikro-Fluidik, Nahfeld-Sensoren und Auslese-Elektronik auf einem Chip zu integrieren, um so höchstkompatte und preiswerte Lab-on-Chip-Lösungen zu ermöglichen. Ein Schwerpunkt ist die Entwicklung von integrierten Schaltungen für die Analyse des menschlichen Atems mittels Gas-Spektroskopie bei Frequenzen von 220 - 270 GHz. Durch die On-Chip-Integration von Bow-Tie-Antennen in Kombination mit Si-Linsen zur Strahl-Fokussierung konnte eine signifikante Verbesserung der Sensitivität des Analyse-Systems erreicht werden. Aktuell wird an der Einführung eines Bandes bei der doppelten Frequenz (440 - 540 GHz) in das System gearbeitet, was die Anwendungsvielfalt der Gas-Analyse erneut signifikant erweitern wird.

Integrated Millimeter-Wave Circuits

One important key activity within the program RF Circuits is the realization of integrated millimeter-wave circuits. In particular, transmit and receive circuits as well as frequency synthesizers with operating frequencies up to 720 GHz are in the focus of the research and development activities, all based on the IHP in-house SiGe BiCMOS processes.

In the future, radar sensors shall enable robust and high-resolution systems as well as novel innovative applications in the area of contactless sensing and multidimensional surround scanning with a high level of miniaturization. In order to provide transceiver frontend circuits for many applications ranging from single radar sensors up to multiple-input multiple-output (MIMO) systems, a platform with cascadable radar-ICs was developed. The portfolio contains transceiver ICs targeting operation frequencies from 60 - 256 GHz. Starting at frequencies of 120 GHz on-chip antennas (typically folded dipole antennas) can be integrated allowing very compact and cost effective solutions for distance and angle measurements. New antenna concepts with dedicated radiation patterns have been developed for on-chip integration. Special modulation techniques together with the corresponding baseband signal processing allow spatial resolution in micrometer range, which may cover new application fields in medical technologies or in human-machine-interaction interfaces.

The continuing technical exploration of the THz regime in circuit design increasingly enables applications in the area of spectroscopy and sensing for material characterization. The activities are still focused on the on-chip integration of micro-fluidics, nearfield sensors and readout electronics aiming for highly compact and cost effective lab-on-chip solutions. One on-going activity is the development of integrated circuits for analysis of the human breath by gas spectroscopy at frequencies of 220 - 270 GHz. Recently, bow-tie-antennas were integrated on-chip, which provide a considerable improvement of focusing the beam in combination with Si lenses at the backside of the IC. The overall sensitivity of the system was significantly improved. Currently, the introduction of a second band at twice the frequency (440 - 540 GHz) is under development, which will further increase the variety of applications.

In the area of nearfield sensors for biomedical applications a new glucose sensor was demonstrated in the lab, which shows promising

Auf dem Gebiet der Nahfeld-Sensorik für biomedizinische Anwendungen konnte ein Glukose-Sensor erfolgreich im Labor demonstriert werden, dessen Testergebnisse im Vergleich zu Referenzmessungen vielversprechend sind. Diese und andere Lösungen des Projektes NexGen haben das Potential, zukünftig hilfebedürftigen Menschen das Leben zu erleichtern und wurden mit dem „CATRENE Innovation Award 2019“ ausgezeichnet. Die Arbeiten werden fortgeführt, um längerfristig eine Verwertung der Forschungsergebnisse zu ermöglichen.

Breitbandige elektronische Mischsignal-Schaltungen

Der Schwerpunkt dieses Teils des Forschungsprogrammes adressiert breitbandige elektronische Mischsignal-Schaltungen als entscheidende Komponenten für die glasfasergestützte und drahtlose Breitbandkommunikation. Hier werden neue Konzepte und elektronische Schaltkreise für höchste Datenraten und damit extrem großen Signal-Bandbreiten entwickelt.

Die innovative Kombination von Silizium-Photonik mit der Treiber- bzw. Verstärkerelektronik auf einem Chip erlaubt die kostengünstige Vollintegration komplexer Systeme in Silizium-Technologie und führt zu einer signifikanten Reduktion parasitärer Elemente an der elektrooptischen Schnittstelle. Hierdurch können neuartige Anwendungen der optischen Verbindungstechnik, z. B. in Datenzentren, bedient werden. Um den permanenten Bedarf nach der Verarbeitung immer größerer Datenmengen erfüllen zu können, werden senderseitig Treiberschaltungen und empfängerseitig Transimpedanz-Verstärker mit immer größerer Signalbandbreite und Linearität entwickelt. Das längerfristige Ziel ist, Datenraten von bis zu 400 Gbit/s pro Faser und Wellenlänge zu ermöglichen, womit dann zukünftig Systemübertragungsraten von 1 Tbit/s und mehr erzielbar sind. Die ultrakompakte Integration mit optischen Komponenten (beispielsweise Laser) ist ein weiteres Forschungsziel. Hier wurde zum Beispiel ein differentieller 64 Gbit/s-Transimpedanz-Verstärker speziell für die Montage mittels Transfer-Print-Technik entwickelt.

Die Entwicklung von Funk-Frontend-Lösungen für die drahtlose Datenübertragung mit extrem hohen Datenraten (bis zu 100 Gbit/s) hat signifikante Fortschritte gemacht. Typische Anwendungen liegen im Feld der Mobilfunkkommunikation (aktuelle Generation 5G und zukünftige Generationen), Satellitenkommunikation und Nahbereichsanwendungen. Erhebliche Fortschritte wurden bei Sende- und Empfangsschaltungen für die Frequenzbereiche um 26,5 - 29,5 GHz, 50 - 75 GHz, 110 - 170 GHz und 225 - 255 GHz erzielt. Eine besondere Beachtung in der Fachwelt fanden die Arbeiten zu Frontend-Schaltungen bei 240 GHz durch einen Beitrag auf der renommierten ISSCC 2019-Konferenz. Im Labor konnten inzwischen drahtlos Daten mit einer Rate von 25 Gbit/s mittels QPSK-Modulation und 100 Gbit/s mittels QAM16-Modulation übertragen werden.

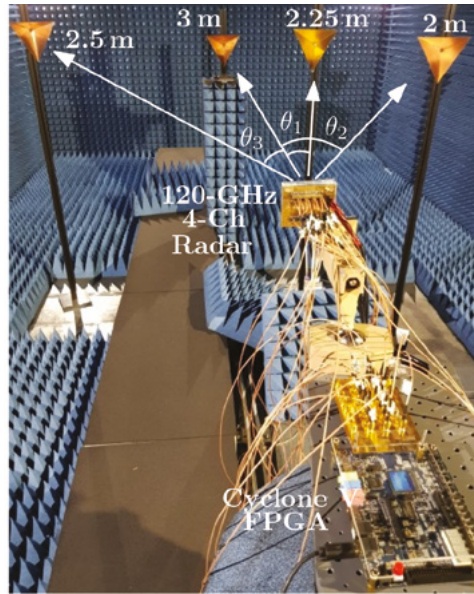
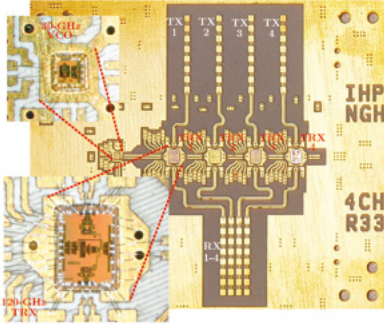
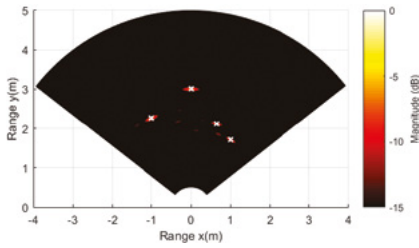
test results compared to reference measurements. This and other solutions developed within the project NexGen have the potential to alleviate the lives of care-requiring persons. The project received the CATRENE Innovation Award 2019 for its future-oriented results. The work will be continued to allow an exploitation of the research results in a long-term prospective.

Broadband Electronic Mixed-Signal Circuits

The key activity within this part of the research program addresses broadband electronic mixed-signal circuits as important components for fiber-optical and wireless broadband communication. Here, novel concepts and electronic circuits for very high data rates will be developed requiring extremely high signal bandwidth.

The innovative combination of Si-Photonic with driver and amplifier electronics on one chip allows the cost effective integration of complex systems in Si-technology and leads to a significant reduction of parasitic elements at the optic-electrical interface. Hereby novel applications of optical connections, for instance in data centers, become feasible. New driver circuits on transmitter side and trans-impedance amplifiers on receiver side with enhanced signal bandwidth and linearity are developed in order to satisfy the permanent demand on increasing data throughput. The long-term goal is to reach data rates of 400 Gbit/s per fiber and wavelength and an overall system data throughput above 1 Tbit/s. The ultra-compact integration with optical components like laser is another research goal. Here, one example is the development of a differential 64 Gbit/s trans-impedance amplifier especially dedicated for transfer-print-mounting.

The development of radio frontends for wireless data transmission providing extremely high data rates (up to 100 Gbit/s) has shown significant progress. Typical applications for such circuits lie in the field of mobile communication (5G and beyond), satellite communication and short range communication. Considerable progress has been shown for transceivers at operation frequencies of 26.5 - 29.5 GHz, 50 - 75 GHz, 110 - 170 GHz, and 225 - 255 GHz. Distinct attention within the scientific community was drawn to the work on 240 GHz frontend circuits published at the renowned ISSCC 2019 conference. Meanwhile, wireless data transmissions were demonstrated with a rate of 25 Gbit/s using QPSK modulation and a data rate of 100 Gbit/s using QAM16 modulation.



120 GHz MIMO-Radar-Messaufbau
120 GHz MIMO Radar measurement setup

Energieeffiziente und robuste Analog- und Mixed-Signal-Schaltungen

Die Energieeffizienz von HF-Sende- und Empfangsschaltungen bekommt vor allem bei mobilen elektronischen Anwendungen im Batteriebetrieb eine immer höhere Bedeutung. Dies betrifft z. B. zukünftige drahtlose Sensorknoten und -netzwerke im Internet der Dinge, welche Anwendungen in allen Bereichen des Lebens von der Industrie-4.0-Vision bis zur körpernahen Überwachung von Vitalitätsparametern ermöglichen. In diesem Arbeitsschwerpunkt des Forschungsprogramms HF-Schaltkreise werden hierfür energieeffiziente HF-Schaltungskonzepte und deren Anwendung in der Kommunikation, Lokalisierung und Sensorik erforscht. Die Herausforderungen reichen von robusten und strahlungsharten, effizienten Design-Methoden bis hin zu einem intelligenten, systemspezifischen Power-Management.

Neben der Datenübertragung spielt auch die Abstands- oder Positionsbestimmung in vielen Wireless-Netzwerken eine zunehmend wichtigere Rolle. Impulse-Radio-UWB-Schaltungen erlauben in diesem Feld eine besonders gute Ortsauflösung bei hohen Aktualisierungsraten, wodurch sie hier wieder an Bedeutung gewinnen. Aktuell stehen Funklösungen nach dem zukünftigen Standard IEEE 802.15.4z im Fokus des Interesses. In enger Kooperation von System- und Schaltungsentwurf konnten erhebliche Fortschritte bei der 3D-Lokalisierung von Funkknoten mit Zentimeter-Genauigkeit erzielt werden. Die Technik soll insbesondere zur Steuerung von autonom fahrenden und fliegenden Vehikeln eingesetzt werden, um Fortschritte in den Themenfeldern der Industrieautomatisierung und der intelligenten Landwirtschaft zu ermöglichen. Es wurde ein Entwicklungs- und Demonstrationsaufbau inklusive entsprechender Software erstellt, welcher für verschiedene Anwendungsszenarien eingesetzt werden kann.

Energy-Efficient Robust Analog and Mixed-Signal Circuits

Energy efficiency of radio transmit and receive circuits becomes more and more important, especially in mobile electronic applications powered by battery. For instance, this affects future wireless sensor nodes and networks in the Internet of Things, which enables applications in all areas of life from industrial automation (Industry 4.0) all the way to body centric vitality monitoring concepts. In this key activity of the research program radio frequency (RF) circuits, energy-efficient RF circuit techniques, and their application in communication, localization, and sensing are explored. The related challenges range from robust, resilient and radiation-hard energy-efficient design methodologies to intelligent system-specific power management solutions.

Beside data transmission the determination of distance and positions of members in wireless networks becomes more and more important. In this field, Impulse-Radio UWB circuits allow very good spatial precision while having high update rates, which put them back into consideration again. Today, radio circuits following the standard IEEE 802.15.4z are of interest. In tight collaboration of the system and circuit design substantial progress was achieved in the area of 3D-localization of radio nodes with centimeter accuracy. This technique shall be employed for autonomous driving or flying vehicles targeting advantages in research fields like industrial automation and intelligent agriculture. A demonstration and evaluation kit including corresponding software was created, which can be used for different application scenarios.

Technologien für smarte Systeme

Technologies for Smart Systems

Die Technologieforschung am IHP konzentriert sich auf die Entwicklung und Erweiterung hochleistungsfähiger SiGe-BiCMOS-Technologien. Hierzu werden verschiedene Integrationstechniken zur Herstellung von smarten Systemen genutzt. Im Zentrum stehen die Entwicklungen für die drahtlose und Breitbandkommunikation auf Basis von siliziumbasierten elektrischen und optoelektrischen Hochfrequenztechnologien. Diese werden durch neue Arbeiten für sensorische Anwendungen (z. B. photonische Sensoren) oder die Integration memristiver Zellen für Anwendungen im Bereich Künstlicher Intelligenz ergänzt. Das Forschungsprogramm verfolgt dabei verschiedene Schwerpunkte, wie die Entwicklung von neuartigen Bauelementen und Technologien, Silizium-photonik, der Anwendung von Heterointegrationstechniken, wie Waferbonding, bis hin zur Stabilisierung und Überführung der Technologien in den IHP-Forschungsservice, was weiterhin zentrales Ziel und Alleinstellungsmerkmal des IHP ist. So können Neuentwicklungen in kurzer Zeit über den IHP-Multi-Projekt-Wafer-Forschungsservice Partnern für die Forschungs- und Prototypenfertigung zur Verfügung gestellt werden.

Im Rahmen des Projektes Forschungsfabrik Mikroelektronik Deutschland (FMD) erweitert das IHP hierzu seine Forschungsinfrastruktur für neue Prozess- und Technologieentwicklungen.

The technology research at IHP focuses on the development and extension of high performance SiGe BiCMOS technologies. For this purpose, various integration techniques are used to produce smart systems. The focus is on developments for wireless and broadband communication based on silicon-based electrical and opto-electrical high-frequency technologies. These works are complemented by new developments for sensory applications (e.g. photonic sensors) or the integration of memristive cells for artificial intelligence applications. The research program pursues different focal points, such as the development of novel devices and technologies, silicon photonics, the application of heterointegration techniques, such as wafer bonding, up to the stabilization and transfer of the technologies into the IHP research service, which remains the central goal and unique selling point of IHP. Thus, new developments can be made available to partners for research and prototype production in a short time via the IHP Multi Project Wafer research service.

Within the framework of the project Research Factory Microelectronics Germany (FMD), IHP is expanding its research infrastructure for new process and technology developments.

Neuartige Bauelemente und Technologien

Die Thematik der neuartigen Bauelemente und Technologien beschäftigt sich mit der Erforschung neuer Bauelemente- und Modulkonzepte für Si-basierte Plattformen sowie Technologieentwicklungen und Erweiterungen auf Basis der SiGe-BiCMOS-Plattformen für spezielle Anwendungsfälle. Hierzu zählen Bauelemente und Technologien, die in strahlenbelasteten Umgebungen genutzt werden können. In 2019 wurde zudem in Kooperation mit der Europäischen Weltraumorganisation (European Space Agency, ESA) ein Projekt zur Evaluierung einer fortschrittlichen 130-nm-SiGe-BiCMOS-Technologie des IHP für Anwendungen im Weltraum gestartet. Die entwickelten Technologien können darüber hinaus auch in Bereichen der Teilchenphysik oder Medizintechnik Verwendung finden und kombinieren widerstandsfähige Digital- und HF-Elektronik.

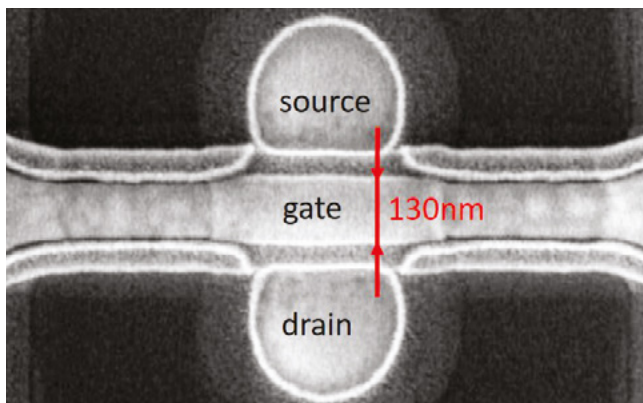
Die Erforschung neuer Prozesse, Bauelemente und Technologien, z. B. im Bereich der widerstandsbasierten Hafniumdioxidzellen

Emerging Devices and Technologies

The topic of Emerging Devices and Technologies deals with the research of new device and module concepts for Si-based platforms, as well as technology developments and extensions based on the SiGe BiCMOS platforms for special applications. This includes components and technologies that can be used in harsh environments e.g. space. Therefore, in 2019, a project was started in cooperation with the European Space Agency (ESA) to evaluate an advanced 130 nm SiGe BiCMOS technology from IHP for space applications. The developed technologies can also be used in particle physics or medical technology and combine robust digital and RF electronics.

The research of new processes, components and technologies, e.g. in the field of resistance-based hafnium dioxide cells (so-called memristive cells), was started by new investments within the FMD project and the processes were transferred to application maturity in 2019. The ALD system for the deposition of functional layers under

(sogenannte memristive Zellen), wurde durch Neuinvestitionen innerhalb des FMD-Projektes gestartet und die Prozesse wurden 2019 in Anwendungsreife überführt. Die ALD-Anlage zur Abscheidung der funktionalen Schichten unter hochqualitativen Prozessbedingungen steht nun in verschiedenen Projekten zur Verfügung und unterstützt Anwendungen im Bereich hardwarebasierter Künstlicher Intelligenz (KI) und neuromorphen Computing. Die gestarteten Projekte laufen in enger Zusammenarbeit mit den Forschungsprogrammen Materialien für die Mikro- und Nanoelektronik und Drahtlose Systeme und Anwendungen am IHP und sind damit ein gutes Beispiel für die vertikale Zusammenarbeit. Ein weiteres durch zahlreiche Projekte unterstütztes Thema ist die Synthese und Prozessentwicklung von und für eindimensionale Kohlenstoffschichten (Graphen) auf Germanium und Nickel in der IHP-Pilotlinie. Im GIMMIK-Projekt werden hier mit nationalen Industriepartnern, wie AIXTRON und Infineon, entsprechende Prozesse entwickelt, um eine Bauelementefertigung auf 8"-Waferlevel zu ermöglichen.

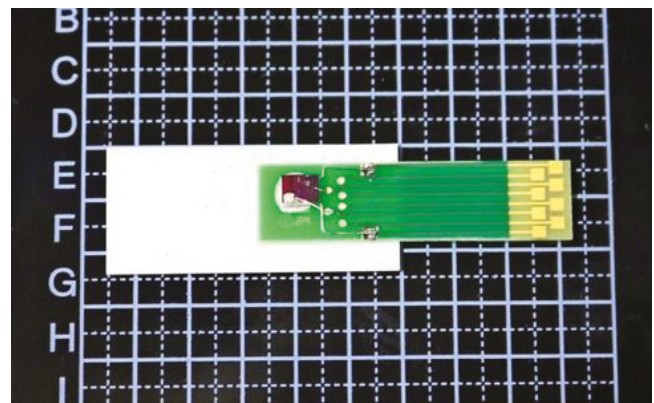


REM-Bild eines strahlungsharten NMOS-Transistors mit lateraler Trennung des MOS-Kanals vom flachen Grabenbereich nach dem Gate-Spacer RIE
SEM picture of radiation hard core NMOS transistor with lateral separation of MOS channel from shallow trench region after gate spacer RIE

Siliziumphotonik

Das Forschungsgebiet Siliziumphotonik konzentriert sich auf die Entwicklung von optischen und elektrooptischen Technologien auf Basis von Gruppe-IV-Elementen wie Silizium und Germanium. Diese können für Anwendungen in der Kommunikation und Sensorik genutzt werden. Da Silizium und Germanium in ihren elektrooptischen Eigenschaften begrenzt sind, werden speziell für die Integration von Modulatoren und Lichtquellen auch alternative Wege in enger Zusammenarbeit mit Partnern erforscht. Die Entwicklung von Bauelementen sowie die Integration von Modulen innerhalb einer SiGe-BiCMOS-Basistechnologie sind die Schwerpunkte der laufenden Aktivitäten. Die hohe Komplexität der SOI-Technologien (Silicon On Insulator) ist hierbei eine besondere Herausforderung, da das wesentliche Ziel auch für diese Technologietypen die Überführung in den Forschungsservice des IHPs ist. Grundsätzlich wird bei den aktuellen und zukünftigen Integrationsvarianten der photonischen Komponenten in eine SiGe-BiCMOS-Tech-

high-quality process conditions is now available in various projects and supports applications in the field of hardware-based artificial intelligence (AI) and neuromorphic computing. The started projects are in close cooperation with the research programs Materials for Micro- and Nanoelectronics and Wireless Systems and Applications at IHP and are a good example of vertical cooperation within our institute. Another topic supported by numerous projects is the synthesis and process development of and for two-dimensional carbon layers (graphene) on germanium and nickel in the IHP pilot line. In the GIMMIK project, developments of appropriate processes are foreseen together with national industrial partners, such as AIXTRON and Infineon, in order to enable component production at 8" wafer level.



Optischer Biosensor: Ein Halbleiterchip mit photonischen Sensoren für die Bioanalytik der im Projekt BioPIC entwickelt wurde und mit einer Messstreifen-Leiterplatte durch Drahtbonden verbunden ist.
Optical biosensor: A semiconductor chip with photonic sensors for bioanalytics which was developed in the BioPIC project and is connected to a measuring strip circuit board by wire bonding.

Silicon Photonics

The research area Silicon Photonics focuses on the development of optical and electro-optical technologies based on Group IV elements such as silicon and germanium. These can be used for applications in communication and sensor technology. Since silicon and germanium are limited in their electro-optical properties, alternative paths are also being researched in close cooperation with partners, especially for the integration of modulators and light sources. The development of components as well as the integration of modules within a SiGe BiCMOS basic technology are the focus of current activities. The high complexity of SOI (Silicon on Insulator) technologies is a particular challenge here, as the main goal for these types of technology is also the transfer to the research service of the IHP. Therefore, more and more attention is paid to further increase the very good performance of SiGe HBTs (heterobipolar transistors) and to enable the realization of optoelectronic circuits with very good high-frequency characteristics,

nologie darauf geachtet, die sehr gute Leistungsfähigkeit der SiGe-HBTs (Heterobipolartransistoren) weiter zu steigern und die Realisierung von optoelektronischen Schaltkreisen mit sehr guten Hochfrequenzeigenschaften, vor allem hohen Bandbreiten, zu ermöglichen. Alternative Konzepte, die nicht auf SOI-Technologien beruhen, werden derzeit erforscht und erste sehr gute Ergebnisse konnten auf der IEDM 2019 präsentiert werden. Hier konnte eine Si-Bulk integrierte Photodiode mit einer Silizium-Nitrid basierten optischen Umgebung und der weltbesten Performance demonstriert werden. Da aber speziell für die Modulation und Lichterzeugung die elektrooptischen Eigenschaften von Elementen der Gruppe IV (Si & Ge) beschränkt sind, wird sich zunehmend auf die hybride Integration alternativer Materialien konzentriert. Diese hybriden Integrationstechniken werden in verschiedenen Forschungsprojekten, wie dem vom BMBF geförderten Projekt PEARLS und dem von der EU geförderten Projekt CALADAN bearbeitet. Im Projekt PhotOQuant werden „Photonic and optomechanical sensors for nanoscaled and quantum thermometry“ erforscht, die eine neue, genauere Definition und Messung der Temperatur erlauben. Weitere alternative Materialintegrationen in eine CMOS-Plattform auf Waferebene wird in den Projekten plaCMOS und DIMENSION angezielt. Das IHP stellt hier die grundsätzlich photonische CMOS-Plattform zur Verfügung und bewertet die Integrationsansätze für eine spätere Nutzung am IHP. Im Projekt plaCMOS wird die CMOS-Integration von Photonik, Plasmonik und Elektronik für die Massenfertigung von 200-Gbit/s-NRZ-Transceivern für eine kostengünstige Terabit-Konnektivität in Rechenzentren angestrebt und im Projekt DIMENSION die Entwicklung einer photonischen SiGe-BiCMOS-Technologieplattform mit integrierten und direkt modulierbaren III-V-Lasern. Erfolgreich abgeschlossen werden konnte das vom Land Brandenburg geförderte Projekt HOPBIT, welches sich mit der Co-Integration von Silizium-Organik-Hybrid-Bauelementen beschäftigt hat, die für die elektrooptische (e/o) Modulation genutzt werden können. Basierend auf diesem Ansatz wurden neue Projekte für sensorische Anwendungen (EU-BioPIC) initiiert.

Ein besonderes Highlight 2019 war die deutsch-italienische Sommerschule, die in Zusammenarbeit mit der Universität Rom Tor Vergata und der TH-Wildau als landesübergreifendes, internationales Event erfolgreich durchgeführt werden konnte. Circa 20 Teilnehmer nutzten hier die Chance, um einen Einblick zu photonischen Technologien und deren Anwendungen in rauen bzw. strahlungsbelasteten Umgebungen, wie z. B. dem Weltraum, zu bekommen.

Heterointegration von Bauelementen und Technologien

Die zukünftige Erweiterung der IHP-Technologien setzt verstärkt auf Ansätze aus dem großen Bereich der Heterointegration, um neue Funktionalitäten mit den vorhandenen SiGe-Basistechnologien zu verbinden. Dabei verbinden die Entwicklungen dieses Forschungsgebietes inhaltliche Aspekte anderer Forschungsthemen der Technologie und bilden eine wichtige Grundlage für die Entwicklung zukünftiger Basistechnologien. Ein wesentlicher Komplex sind hier die Entwicklungen im Bereich des sogenannten Layer-Transfers. Hierbei werden beispielsweise Si- oder SiGe-Layer mit vorprozessierten Zielwafern verbunden und weiter verarbeitet. Die Wissenschaftler des IHP haben diese Fähigkeiten für

especially high bandwidths, for the current and future integration variants of photonic components in a SiGe BiCMOS technology. Alternative concepts that are not based on SOI technologies are currently being researched and first very good results were presented at IEDM 2019. Here, a Si-bulk integrated photodiode with a silicon nitride based optical environment and world class performance was demonstrated. However, since the electro-optical properties of group IV elements (Si & Ge) are limited, especially for modulation and light generation, the focus is increasingly on the hybrid integration of alternative materials. These hybrid integration techniques are investigated in different research projects, such as the BMBF funded project PEARLS and the EU funded project CALADAN. In the PhotOQuant project, “Photonic and optomechanical sensors for nanoscaled and quantum thermometry” are being investigated, which allow a new, more precise definition and measurement of temperature. Further alternative material integration into a CMOS platform on wafer level is targeted in the plaCMOS and DIMENSION projects. Here, the IHP provides the photonic CMOS platform and evaluates the integration approaches for later use at the IHP. In the plaCMOS project, the CMOS integration of photonics, plasmonics and electronics for the mass production of 200 Gbit/s NRZ transceivers for low-cost terabit connectivity in data centers is intended and in the DIMENSION project, the development of a photonic SiGe BiCMOS technology platform with integrated and directly modulatable III-V lasers is being pursued. The HOPBIT project, which was funded by the State of Brandenburg and dealt with the co-integration of silicon-organic-hybrid components that can be used for electro-optical (e/o) modulation, was successfully completed. Based on this approach new projects for sensory applications (EU BioPIC) have been initiated.

A special highlight in 2019 was the German-Italian summer school, which was successfully organized in cooperation with the University of Rome Tor Vergata and the TH-Wildau as a cross-national, international event. About 20 participants took the opportunity to gain insight into photonic technologies and their applications in harsh or radiation-polluted environments, such as space.

Heterointegration of Devices and Technologies

Future expansion of IHP technologies will increasingly rely on approaches from the large field of heterointegration to combine new functionalities with existing SiGe base technologies. In doing so, the developments in this research area combine content-related aspects of the other research topics in the technology. Thus they form an important basis for the development of future basic technologies. An essential complex here are the developments in the area of the so-called layer transfer. Here, for example, Si or SiGe layers are combined with pre-processed target wafers and further processed. IHP scientists have developed these capabilities for the realization of SiGe-based bolometer

die Realisierung von SiGe-basierten Bolometerstrukturen entwickelt. Zukünftig sollen diese auch in anderen Integrationsansätzen Verwendung finden. Ein weiteres Themengebiet sind Prozessentwicklungen auf Basis von Metal-zu-Metal-Verbindungen und hier insbesondere Aluminium-zu-Aluminium-Ansätze. Zusammen mit Partnern konnten 2019 erste Abläufe für 200-mm-Wafer-Verbindungstechniken demonstriert werden.

Zentrale Elemente der Arbeiten sind die Anwendungen von temporären und permanenten Waferverbindungstechniken, die durch die Installation neuer Anlagen (z. B. Hochvakuum-Bonder) zukünftig erweitert werden sollen. Eine weitere Technologieplattform, die sich der Heterointegration einer SiGe-BiCMOS-Technologie widmet, ist z. B. das EU-Projekt GaNonCMOS. Die Verbindung der SiGe-Technologie mit GaN-Modulen wird neben GaNonCMOS auch im BMBF-Projekt HYTECK bearbeitet. Eine entsprechende Designplattform konnte erfolgreich demonstriert werden, um die angestrebte hybride Technologieplattform für HF-Anwendungen zu unterstützen. Zukünftig muss beurteilt werden, ob mit Hilfe der Fan-Out-Wafer-Technologie des Fraunhofer IZM die Verbindung von GaN- (Fraunhofer IAF) und SiGe-BiCMOS im FOWLP (Fan-out Wafer und Panel Level Packaging) als Gesamttechnologie genutzt werden kann. Das Projekt verbindet die Kompetenzen verschiedener Partner aus dem FMD-Konsortium und ermöglicht darüber hinaus die direkte Verwertung durch die deutsche Industrie (Konsortialführer ist die Firma Rohde & Schwarz).

Weitere Prozessfähigkeiten im Bereich Wafer-Bonding sowie dem gezielten Abdünnen werden durch neu geplante Investitionen in 2020 ausgebaut. Das DFG-Projekt BendIT erforscht derzeit schon die Auswirkung der mechanischen Eigenschaften und Grenzen, die sich bei extrem abgedünnten ($< 50 \mu\text{m}$) SiGe-BiCMOS-Wafern und den darin enthaltenen Bauelementen ergeben.

IHP-Technologien für den Forschungsservice

Neben allen F&E-Aktivitäten aus den unterschiedlichen Forschergruppen, bleibt ein wesentliches Ziel der Arbeiten des Forschungsprogramms Technologien für smarte Systeme, die Überführung ausgewählter Entwicklungen in den IHP-Forschungsservice. Diese Technologien und Module werden dann regelmäßig internen und externen Partnern für Schaltungsentwicklungen im Rahmen von Multi-Projekt-Wafer (MPW)-Abläufen zur Verfügung gestellt. Thematische Schwerpunkte sind derzeit die gezielte Stabilisierung der Elektronisch-Photonischen-IC (EPIC)-Technologien sowie Weiterentwicklungen der 130-nm-SiGe-BiCMOS-Basistechnologie.

Dabei wird sich insbesondere auf die Entwicklung von THz-Heterobipolartransistoren (HBT) innerhalb komplexer SiGe-BiCMOS-Technologien konzentriert, die im EU-Projekt TARANTO untersucht und weiterentwickelt werden. Es gelang den IHP-Wissenschaftlern erfolgreich, eine neue Generation dieser Gesamttechnologie zu demonstrieren und hier erneut Rekordwerte in diesem Bereich zu veröffentlichen. Diese werden nun erstmals für interne IC-Entwicklungen zur Verfügung gestellt. Darüber hinaus werden in begleitenden Projekten, wie beispielsweise in DFG-Projekten mit der TU Dresden, Aspekte der Zuverlässigkeit, Stabilität und die IC-Entwicklungen dieser THz-HBTs untersucht.

In the future, they will also be used for other integration approaches. Another field of research is process development based on metal-to-metal compounds, especially aluminum-to-aluminum approaches. Together with partners, the first processes for 200 mm wafer bonding techniques were demonstrated in 2019.

Central elements of the work are the applications of temporary and permanent wafer bonding techniques, which are to be expanded in the future by installing new equipment (e.g. high-vacuum bonders). Another technology platform dedicated to the heterointegration of SiGe BiCMOS technology is, for example, the EU project GaNonCMOS. The combination of SiGe technology with GaN modules is also being worked on in the BMBF project HYTECK in addition to GaNonCMOS. A corresponding design platform has been successfully demonstrated to support the hybrid technology platform for RF applications. In the future, it must be assessed whether the combination of GaN (Fraunhofer IAF) and SiGe BiCMOS in FOWLP (Fan-out Wafer and Panel Level Packaging) can be used as an overall technology using Fraunhofer IZM's fan-out wafer technology. The project combines the competencies of various partners from the FMD consortium and also enables direct exploitation by German industry (consortium leader is the company Rohde & Schwarz).

Further process capabilities in the area of wafer bonding and targeted thinning will be expanded through newly planned investments in 2020. The DFG project BendIT is already investigating the effects of the mechanical properties and limits that arise with extremely thin ($< 50 \mu\text{m}$) SiGe BiCMOS wafers and the components they contain.

IHP Technologies for the Research Service

In addition to all the R&D activities from the various research groups, a major goal of the work in the Technologies for Smart Systems research program remains the transfer of selected developments to the IHP research service. These technologies and modules are then regularly made available to internal and external partners for circuit developments within the framework of multi project wafer (MPW) processes. The main focus is currently on the targeted stabilization of the Electronic-Photonic-IC (EPIC) technologies, as well as further developments of the 130 nm SiGe BiCMOS basic technology.

In particular, the development of THz heterobipolar transistors (HBT) within complex SiGe BiCMOS technologies, which are being investigated and further developed in the EU project TARANTO, is a particular focus. The IHP scientists were able to successfully demonstrate a new generation of this overall technology and again publish record figures in this area. These are now being made available for internal IC developments for the first time. In addition, aspects of reliability, stability and IC developments of these THz HBTs are being investigated in accompanying projects, such as DFG projects with TU Dresden.

Materialien für die Mikro- und Nanoelektronik

Materials for Micro- and Nanoelectronics

In diesem Forschungsprogramm werden neue Materialien für die Nano- und Mikroelektronik untersucht. In den drei Arbeitsgruppen des Forschungsprogramms werden vielversprechende Ansätze der Materialwissenschaft für zukünftige Bauelemente in der Mikroelektronik identifiziert. Das Forschungsprogramm umfasst ein weites Spektrum - von der Grundlagenforschung in den Materialwissenschaften bis zur angewandten Forschung an modernen Bauelementen. In komplexen Bauelementen wird eine Vielfalt heterogener Materialsysteme zur analogen, digitalen, neuromorphen, quantenmechanischen und optischen Signal- und Datenverarbeitung zusammengeführt. Neben diesen Forschungskonzepten für moderne Bauelemente bietet die „More than Moore“-Strategie der Mikroelektronik eine gute Ausgangsposition für Innovationen im medizintechnischen Bereich.

Die drei Arbeitsgruppen der Abteilung Materialforschung: 2D Materialien, Halbleiter-Optoelektronik und Adaptive Materialien haben die folgenden Forschungsschwerpunkte:

In this research program new materials for nano- and microelectronics are investigated. In three working groups of the research program, promising approaches in materials science for future components in microelectronics are identified. The research program covers a broad spectrum: from basic research in materials science to applied research on modern construction elements. A variety of heterogeneous material systems for analog, digital, neuromorphic, quantum mechanical and optical signal and data processing are combined in complex components. In addition to these research concepts for modern components, the “More than Moore” strategy of microelectronics offers a good starting position for innovations in the medical technology sector.

The three research groups of the Materials Research Department: 2D Materials, Semiconductor Optoelectronics and Adaptive Materials have the following research foci:

2D Materialien

Aufgrund seiner besonderen elektrischen Eigenschaften ist Graphen ein sehr interessantes Material sowohl für optische als auch elektrische Anwendungen. Um Graphen in der multifunktionalen Mikroelektronik zu integrieren, müssen große Flächen von Graphen ohne Falten, Risse oder Verunreinigungen auf Siliziumsubstraten abgeschieden werden. Diese Aktivitäten auf produktionsrelevanten Anlagen werden durch die Grundlagenforschung im Oberflächenlabor begleitet, um die Elementarprozesse des Graphenwachstums auf Germanium-Schichten zu verstehen. Die 8"-Graphen-CVD-Anlage im IHP-Reinraum wird in enger Zusammenarbeit mit der Technologie-Abteilung betrieben. Hierbei erwarb das IHP mit Arbeiten zur Graphen-Integration in die Si-Technologie große wissenschaftlich-technologische Aufmerksamkeit, wobei die Arbeiten zur Graphen-Synthese auf 8"-basierten Germanium-Schichten zur Vermeidung von Metallkontaminationen in Silizium-Prozessen im Zentrum standen. Im Rahmen dieser Bemühungen wurde ein weiteres, gemeinsames BMBF-Projekt durch die Abteilungen Technologie und Materialforschung mit nationalen Industriepartnern eingeworben, das die Bewertung und Optimierung der Graphenschichtqualität in Bezug auf industrielle Anforderungen zum Ziel hat. Es steht somit die Entwicklung eines 8"-Silizium-Waferkompatiblen Technologieansatzes im Vordergrund, um in der Pilotlinie des IHP Graphenbauteile für Anwendungen in der Elektronik, Photonik und Sensorik kontrolliert herstellen zu können. Hierbei müssen für

2D Materials

Due to its special electrical properties, graphene is a very interesting material for both optical and electrical applications. To integrate graphene in multifunctional microelectronics, large areas of graphene must be deposited on silicon substrates without wrinkles, cracks or impurities. These activities on production-relevant equipment are accompanied by basic research in the surface laboratory in order to understand the elementary processes of graphene growth on germanium layers. The 8" graphene CVD system in the IHP clean room is operated in close cooperation with IHP's Technology department. In this context, IHP acquired great scientific and technological attention with work on graphene integration into Si technology, with the focus on graphene synthesis on 8" based germanium layers to avoid metal contamination in silicon processes. In the context of these efforts, a further joint BMBF project was acquired by the Technology and Materials Research departments with national industrial partners, which aims to evaluate and optimize the graphene layer quality in relation to industrial requirements. The focus is therefore on the development of an 8" silicon wafer compatible technology approach to be able to manufacture graphene components for applications in electronics, photonics and sensor technology in a controlled manner in the pilot line at IHP. Here, solutions must be found for the challenges of graphene integration that are in line with the existing IHP cleanroom facilities



Teilnehmer der vom IHP organisierten Gadest-Konferenz
Participants of the Gadest conference organised by IHP

die Herausforderungen der Graphenintegration Lösungen gefunden werden, die mit dem bestehenden IHP-Reinraumanlagenpark in Bezug auf Möglichkeiten der Prozessierung und Risiken der Kontaminierung im Einklang stehen. Dies beinhaltet den Aufbau einer zuverlässigen Metrologie zur Bestimmung der Graphen-Materialqualität während der Reinraumprozessierung. Wichtige zu erforschende Prozessschritte beinhalten die Synthese, die Strukturierung, die Passivierung sowie die Kontaktierung in einer Art und Weise, die den 2D-Charakter des Materials Graphen sowohl auf struktureller als auch auf elektronischer Ebene bewahren.

Diese Aktivitäten im IHP-Reinraum auf industrierelevanten Anlagen werden durch die Grundlagenforschung im neuen Oberflächenlabor begleitet, um mittels atomarer Auflösung durch Rastertunnelmikroskopie und ab-initio Rechnungen die Elementarprozesse in der CVD-basierten Reaktionskinetik des Graphenwachstums auf Germanium sowohl in Bezug auf (001) als auch (110) Orientierungen des Germaniumsubstrates zu verstehen.

Halbleiter-Optoelektronik

Diese Arbeitsgruppe beschäftigt sich mit der Integration alternativer Halbleitermaterialien (insbesondere III-V Halbleiter mit InP und GaN) und Gruppe IV (Germanium, GeSn und SiGeSn) in die Siliziumtechnologie, deren optoelektronische Eigenschaften denen des Siliziums im Bereich der Photonik- und der THz-Anwendungen überlegen sind. Die Kontrolle und Herstellung der Verspannungseigenschaften von Mikro- und Nano-Heterostrukturen zur weiteren Leistungssteigerung des Materials nehmen hierbei eine zentrale Rolle ein.

Eine Möglichkeit der Relaxation von Verspannungen ist neben der plastischen Relaxation durch Segregationseffekte gegeben. Ein Beispiel hierzu ist durch das innovative SiGeSn-Materialsystem gegeben, das für künftige Gruppe-IV-Halbleiter-Optoelektronik intensiv erforscht wird. Hierbei ist das Wachstum von SiGeSn-Schichtsystemen entsprechender Qualität auf Silizium eine hohe Herausforderung. Im Rahmen eines DFG-Projektes erfolgte eine „proof of principle“-Studie, um einen elektrisch gepumpten Doppelheterostruktur-Laser im nahen Infrarotbereich mit GeSn als aktivem Material zu realisieren. Die innovative Halbleiterlegierung GeSn ermöglicht die adressierbare Wellenlänge durch

in terms of processing possibilities and risks of contamination. This includes the development of a reliable metrology system for the determination of graphene material quality during clean room processing. Important process steps to be researched include synthesis, structuring, passivation and contacting in a way that preserves the 2D character of the material graphene both on a structural and electronic level.

These activities in the IHP clean room on industrially relevant equipment are accompanied by basic research in the new surface laboratory in order to understand the elementary processes in the CVD-based reaction kinetics of graphene growth on germanium both in terms of (001) and (110) orientations of the germanium substrate by means of atomic resolution by scanning tunneling microscopy and ab initio calculations.

Semiconductor Optoelectronics

This research group deals with the integration of alternative semiconductor materials (especially III-V semiconductors with InP and GaN) and group IV (germanium, GeSn and SiGeSn) into silicon technology, whose optoelectronic properties are superior to those of silicon in photonics and THz applications. The control and fabrication of the stress properties of micro- and nano-heterostructures to further increase the performance of the material plays a central role.

One possibility for the relaxation of tensions is, besides plastic relaxation, segregation effects. An example of this is the innovative SiGeSn material system, which is being intensively researched for future Group IV semiconductor optoelectronics. In this context, the growth of SiGeSn layer systems of corresponding quality on silicon is a major challenge. A “proof of principle” study was carried out as part of a DFG project to realize an electrically pumped double heterostructure laser in the near infrared range with GeSn as active material. The innovative semiconductor alloy GeSn allows the addressable wavelength to be precisely adjusted by adjusting the Sn concentration. Molecular beam epitaxy was used as the

Anpassung der Sn-Konzentration präzise einzustellen. Als Herstellungsmethode wurde dazu die Molekularstrahlepitaxie verwendet. Im Oberflächenlabor der Abteilung Materialforschung werden begleitend die Oberflächeneigenschaften von verspanntem Ge und GeSn in einem Multiskalen-Ansatz (von der atomaren zu Mikrometer Skala) untersucht.

Biosensoren, basierend auf Plasmonenresonanzen, zählen zu den sensibelsten Methoden, um Veränderungen der Ordnung eines einzelnen Biomoleküls nachzuweisen. Diese hohe Sensitivität plasmonischer Nahfeldsensoren beruht auf der extrem hohen lokalen Verstärkung des elektromagnetischen Feldes, das am Ort der zu analysierenden biologischen Substanz wirksam ist. Zukünftige biosensorische Plattformen erfordern die Integration dieser Plasmonen-Sensoren in Halbleiterfertigungsprozesse, um in der Praxis Anwendung zu finden. Vor diesem Hintergrund beruhen die Arbeiten am IHP nicht auf der etablierten Metallplasmonik im optischen Bereich, sondern konzentrieren sich auf die halbleiterbasierte THz-Plasmonik. Die Durchstimbarkeit der THz-Ge-Antennen in Kombinationen mit „self assembly monolayer“- (SAM) Ansätzen zur Immobilisierung von Biomolekülen wird im Rahmen des DFG-Schwerpunktprogrammes ESSENCE untersucht.

Für Anwendungen im Fern-Infrarotbereich liegt der Fokus auf der Entwicklung eines Quantum-Kaskadenlasers mittels komplexen Ge/SiGe-Heterostrukturen. Diese Forschungsarbeiten werden gemeinsam mit Partnern aus England, der Schweiz, Italien und Deutschland im Rahmen eines EU-Projektes durchgeführt.

Neben diesen Themen der Grundlagenforschung ist die Gruppe sehr aktiv im Bereich der Industrieforschung.

manufacturing method. In the surface laboratory of the Department of Materials Research the surface properties of strained Ge and GeSn are investigated in a multiscale approach (from atomic to micrometer scale).

Biosensors, based on plasmonic resonance, are among the most sensitive methods for detecting changes in the order of a single biomolecule. This high sensitivity of plasmonic near-field sensors is based on the extremely high local amplification of the electromagnetic field, which is effective at the location of the biological substance to be analyzed. Future biosensor platforms require the integration of these plasmonic sensors into semiconductor manufacturing processes in order to find practical applications. Against this background, the work at IHP is not based on the established metal plasmonics in the optical domain, but concentrates on semiconductor-based THz plasmonics. The tunability of THz-Ge antennas in combination with self-assembly monolayer (SAM) approaches for the immobilization of biomolecules is being investigated within the DFG priority program ESSENCE.

For applications in the far-infrared range, the focus is on the development of a quantum cascade laser using complex Ge/SiGe heterostructures. This research is being carried out together with partners from England, Switzerland, Italy and Germany within the framework of an EU project.

Besides these basic research topics, the group is very active in the field of industrial research.

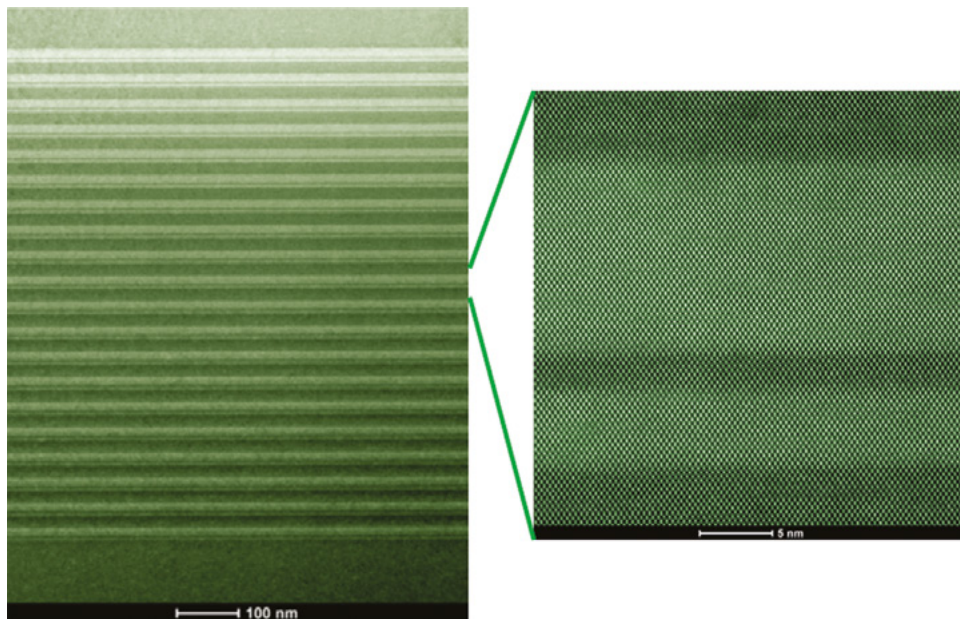


Bild erhalten durch Rastertransmissionselektronenmikroskopie von Germanium-Quantentöpfen, die in SiGe-Barrieren eingeschlossen sind. Bei hoher Vergrößerung (linkes Bild) kann man die Schärfe der Grenzflächen erkennen.
Image obtained by Scanning Transmission electron microscopy of germanium quantum wells enclosed in SiGe barriers. At high magnification (left image), one can appreciate the sharpness of the interfaces.

Adaptive Materialien

Memristive Bauelemente weisen eine variable widerstandsbasierte Speicherfunktion auf. Von besonderem Interesse ist diese Art von Bauelementen als schaltbares Element für nichtflüchtige RRAM-Speicher, aber auch für den Bereich der analogen neuronalen Schaltungstechnik. In der neuronalen Schaltungstechnik eröffnen die memristiven Bauelemente die Möglichkeit, die derzeit bestehenden Hürden digitaler Datenverarbeitung im Bereich kognitiver Aufgabenstellungen, wie z. B. der Mustererkennung, zu überwinden. Im Mittelpunkt der Forschungsstrategie steht die Entwicklung der memristiven Bauelemente für zukünftige elektronische Schaltungen mit starker Orientierung an biologischen Systemen.

KI-Lösungen gelten derzeit als vielversprechendster Ansatz zur Beherrschung komplexer Aufgaben wie etwa Bild-, Objekt- und Szenenerkennung oder Regelung dynamischer, nichtlinearer Systeme. Sie sind daher von besonderem Interesse hinsichtlich des Einsatzes in autonomen Fahrzeugen sowohl zur Sensordatenverarbeitung wie auch für die Fahrkontrolle. Hinsichtlich der E-Mobilität kommt dieser Aspekt jedoch noch viel stärker zum Tragen: Existierende Lösungen für Echtzeit-KI-Anwendungen haben eine hohe Leistungsaufnahme und setzen daher die Reichweite batteriegetriebener Fahrzeuge signifikant herab.

Das im Jahr 2019 gestartete durch das BMBF geförderte Projekt KI-PRO adressiert diese Aspekte auf mehreren Ebenen: Die Kombination der RRAM-Technologie mit um anwendungsspezifische Einheiten erweiterten Prozessorarchitektur, stellt eine leistungsfähige, aber energiesparende Architektur zur Verfügung. Diese Architektur zeigt außerdem spezielle Robustheit gegen auftretende Fehler. Dies wird durch eine umfassende Analyse genutzter KI-Algorithmen ergänzt.

Adaptive Materials

Memristive components have a variable resistance-based memory function. This type of device is of particular interest as a switchable element for non-volatile RRAM memories, but also for the field of analog neural circuitry. In neural circuit technology, memristive components open up the possibility of overcoming the current obstacles of digital data processing in the area of cognitive tasks, such as pattern recognition. The research strategy focuses on the development of memristive components for future electronic circuits with a strong orientation towards biological systems.

AI solutions are currently regarded as the most promising approach for mastering complex tasks such as image, object and scene recognition or the control of dynamic, non-linear systems. They are therefore of particular interest with regard to their use in autonomous vehicles both for sensor data processing and for driving control. With regard to e-mobility, however, this aspect is even more important: existing solutions for real-time AI applications have high power consumption and therefore significantly reduce the range of battery-powered vehicles.

The BMBF funded KI-PRO project launched in 2019 addresses these aspects on several levels: The combination of RRAM technology with processor architecture extended by application-specific units provides a powerful but energy-saving architecture. This architecture also shows special robustness against occurring errors. This is supplemented by a comprehensive analysis of used AI algorithms.



Ausgewählte Projekte

Selected Projects

EMPHASE – Fehlertolerante, radarbasierte Kommunikations- und Messplattform für hochautomatisiertes Fahren

EMPHASE – Fault Tolerant Radar Based Platform for Communication and Distance Measurements in Highly Automated Driving

Das vom IHP koordinierte BMBF-Projekt EMPHASE hat eine ISO26262-konforme, rekonfigurierbare und adaptive Verarbeitungsplattform für Sensordaten zum Ziel. Gemeinsam mit mehreren akademischen und industriellen Partnern wird dabei eine Gesamtarchitektur entwickelt, bei der fehlertolerante Steuergeräte über ein ausfallsicheres Netzwerk mit speziellen Sensoren verbunden werden (Abb. 1). Das IHP erforscht hierbei die sogenannte SRS-(Supplemental Restraint System, ergänzendes Rückhaltesystem) Komponente – ein smarter, konfigurierbarer Radarsensor – der die Adaptivität und Rekonfigurierbarkeit der Plattform sowie Abstandsmessungen und Kommunikation unterstützt.

Leistungsfähige Sensoren bilden heutzutage eine der Schlüsselkomponenten für High-Tech-Industriezweige, in denen autonome oder cyber-physikalische Systeme entwickelt werden (z. B. automatisiertes Fahren, Industrie 4.0). Je mehr aber die Zahl der Einsatzgebiete wächst, umso größer sind auch die Anforderungen an die Komponenten. Speziell beim autonomen Fahren gilt es, teilweise widersprüchliche Ziele zu verfolgen. Vor allem steht hier die Toleranz gegenüber auftretenden Fehlern im Vordergrund. Zufällig auftretende Einzelbitfehler können die Ergebnisse ganzer Messungen verfälschen und so beispielsweise falsche Abstandsangaben zum vorausfahrenden Fahrzeug verursachen. Deshalb müssen solche kritischen Operationen im Automobil immer zwei- bis dreifach ausgeführt werden, um jedes Ergebnis mindestens einmal überprüfen zu können.

The BMBF-funded project EMPHASE, coordinated by IHP, aims at an ISO26262-compliant, reconfigurable and adaptive processing platform for sensor data. Together with several academic and industrial partners, an overall architecture is being developed in which fault-tolerant control units are connected to special sensors via a fail-safe network (Fig. 1). The IHP is researching the so-called SRS (Supplemental Restraint System) component - a smart, configurable radar sensor - that supports the adaptivity and reconfigurability of the platform, as well as distance measurements and communication.

Powerful sensors are now one of the key components for high-tech industries in which autonomous or cyber-physical systems are developed (e.g. automated driving, Industry 4.0). However, the more the number of application areas grows, the greater the demands on the components. In autonomous driving in particular, it is sometimes necessary to pursue conflicting goals. Above all, the focus is on tolerance to errors that occur. Random single-bit errors can falsify the results of entire measurements and, for example, cause incorrect distance information regarding the vehicle in front. Therefore, such critical operations in the automobile must always be carried out two or three times in order to be able to check each result at least once.



Abb. 1: EMPHASE-Demonstrator
Fig. 1: EMPHASE demonstrator

Für die Toleranz gegenüber Fehlern eignen sich aber nicht nur lokale Methoden. Auch kooperative Ansätze, wie das Austauschen von Messwerten oder Warnmeldungen mit anderen Verkehrsteilnehmern oder der Infrastruktur, werden beim autonomen Fahren immer wieder gefordert. Um falsche Werte rechtzeitig erkennen zu können, müssen diese als Car2Car oder Car2X bezeichneten Kommunikationswege so latenzarm wie möglich gestaltet werden. Hier würde sich eine Implementierung direkt auf Sensorebene anbieten.

Eine weitere wichtige Anforderung ist die Anpassungsfähigkeit an spezielle Anwendungsbedürfnisse. Vor allem beim elektrischen Fahren sind diese sehr ambitioniert. Bedingt durch die begrenzte Batteriekapazität müssen elektronische Komponenten einen möglichst geringen Stromverbrauch aufweisen, aber trotzdem maximale Leistung erbringen. Besonders bei der rechenintensiven Umfelderkennung ist dies eine große Herausforderung.

However, not only local methods are suitable for tolerance to errors. Cooperative approaches, such as the exchange of measured values or warning messages with other road users or the infrastructure, are repeatedly required in autonomous driving. In order to be able to recognize incorrect values at the right time, these communication channels, referred to as Car2Car or Car2X, must be designed with as little latency as possible. An implementation directly at the sensor level would be profitable here.

Another important requirement is the adaptability to special requirements of the application. These are very ambitious, especially when it comes to electric driving. Due to the limited battery capacity, electronic components must have the lowest possible power consumption, while providing maximum performance. This is a major challenge, especially when it comes to computationally intensive environmental detection.

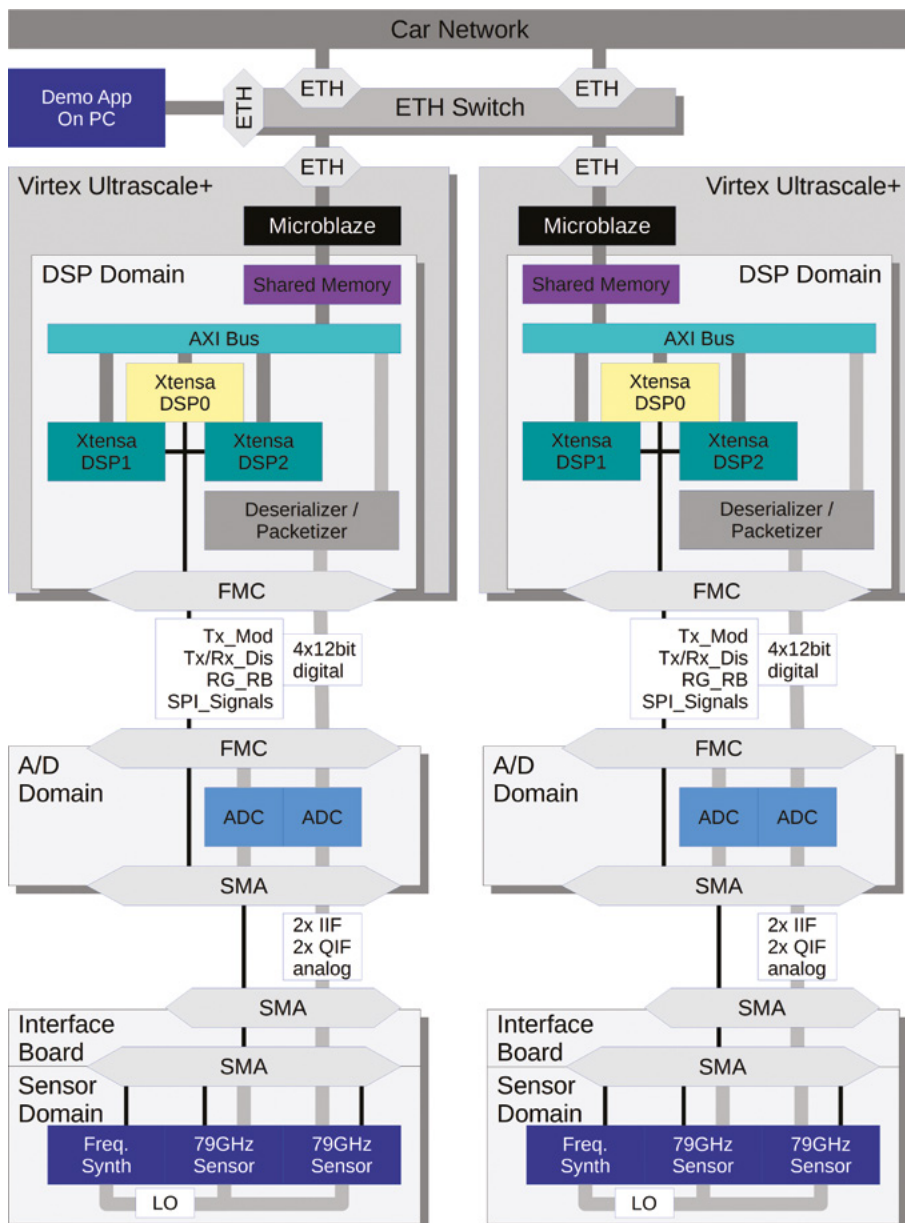


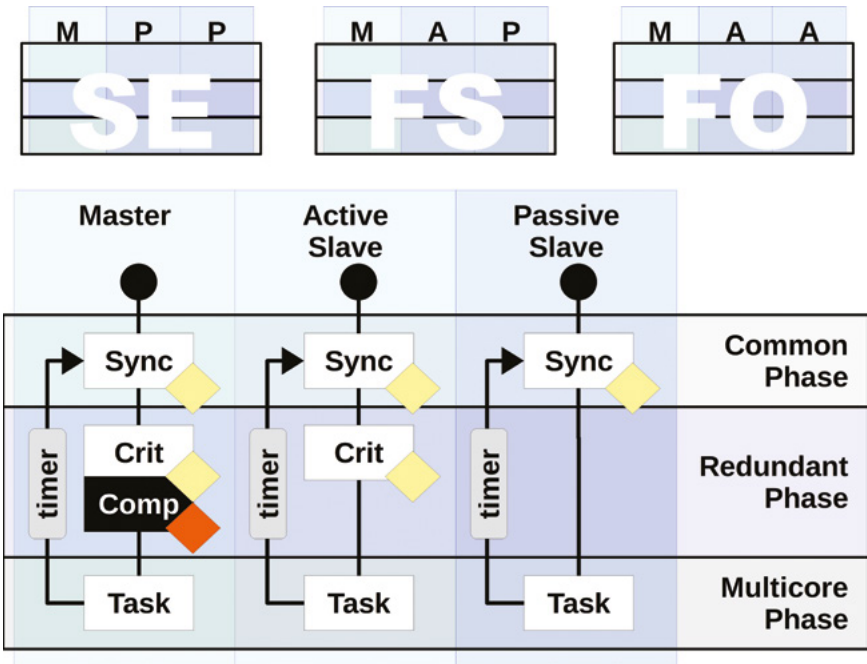
Abb. 2: Schematischer Aufbau zweier SRS-Komponenten

Fig. 2: Schematic structure of two SRS components

Die am IHP entwickelte SRS-Komponente bietet ein smartes System, das all diesen Anforderungen gerecht wird. Durch hochintegrierte Halbleitertechnologie sind wir in der Lage, den gesamten siliziumbasierten Millimeterwellen-Transceiver auf einem Chip, inklusive Sende- und Empfangspfad sowie Signalgenerator und sogar Antennen-Array zu integrieren. Das multimodale Sensorfrontend kann im Dauerstrichradar-Betrieb (FMCW) Objekte in einer Distanz bis zu 30 m mit einer Auflösung von weniger als 100 µm unterscheiden. Da Messvorgänge aber nur alle 10 ms vorgesehen sind, kann das Radar in der Zwischenzeit per binärer Phasenumtastung (BPSK) Datenpakete verschicken und empfangen. Dies ermöglicht die direkte Car2Car- oder Car2X-Kommunikation auf Sensorebene und damit einen unmittelbaren Austausch von Messwerten zwischen Verkehrsteilnehmern, was zur Erhöhung der Fehlertoleranz führt. Weiterhin ist zur Überprüfung der Messwerte der Datenverarbeitungsteil des Sensors dreifach redundant ausgelegt (Abb. 2). Dieses „triple modular redundancy“ – kurz TMR – genannte System stellt sicher, dass in jedem Fall drei Ergebnisse vorliegen. So können unter der Annahme von nur einem falschen Ergebnis immer die beiden richtigen per Mehrheitsentscheid ermittelt werden. Um jedoch auch den Anforderungen des elektrischen Fahrens gerecht zu werden, berechnen die DSP-Kerne (Digitaler Signalprozessor) im TMR-System nur dann die gleichen Werte, wenn dies auch wirklich benötigt wird. Ansonsten werden sie entweder zum Energiesparen deaktiviert oder liefern als unabhängiges Multicore-System hohe Rechenleistung. Dies wird über ein speziell entwickeltes, softwarebasiertes Zustandsschema kontrolliert (Abb. 3), das bereits auf einschlägigen Konferenzen publiziert wurde und in nachfolgenden Projekten zu einem Framework zum Entwurf von hochflexiblen Mehrkernsystemen ausgebaut wird.

The SRS component developed at IHP offers a smart system that meets all of these requirements. Thanks to highly integrated semiconductor technology, we are able to integrate the entire silicon-based millimeter-wave transceiver on one chip, including the transmission and reception path, as well as the signal generator and even the antenna array. Operated in continuous wave radar operation (FMCW), the multimodal sensor front end can distinguish objects at a distance of up to 30 m with a resolution of less than 100 µm. Since measurements are only scheduled every 10 ms, the radar can in the meantime send and receive data packets using binary phase shift keying (BPSK). This enables direct Car2Car or Car2X communication at the sensor level and thus an immediate exchange of measured values between road users, which leads to an increase in fault tolerance. Furthermore, the data processing part of the sensor is designed to be triple redundant for checking the measured values (Fig. 2). This “triple modular redundancy” called system (TMR) ensures that there are three results in each case. Thus, assuming only one wrong result, the two right ones can always be determined by majority vote. However, in order to meet the requirements of electric driving, the DSP cores in the TMR system only calculate the same values if this is really needed. Otherwise, they are either deactivated to save energy or provide high computing power as an independent multicore system. This is controlled via a specially developed, software-based status scheme (Fig. 3), which has already been published at relevant conferences and will be expanded in subsequent projects into a framework for the design of highly flexible multi-core systems.

Abb. 3: Zustandsschema zur Kontrolle der Fehlertoleranz und Systemleistung
Fig. 3: State diagram to control fault tolerance and system performance



fast-Secure – Abhörsichere Generierung von kryptografischen Schlüsseln aus Kanalmessdaten

fast-Secure – Secure Generation of Cryptographic Keys Based on Channel Measures

Zur vertraulichen Datenkommunikation werden je nach Anwendungsfall symmetrische oder asymmetrische Verschlüsselungsverfahren eingesetzt. Während symmetrische Verfahren im Regelfall effizienter sind, besteht eine große Herausforderung beim Einsatz symmetrischer Verfahren im initialen Schlüsselaustausch zwischen den Kommunikationspartnern. Dazu wird üblicherweise ein asymmetrisches Verfahren verwendet, welches einen höheren Aufwand im Hinblick auf die Ressourcen und die Infrastruktur erfordert. Angesichts der begrenzten Ressourcen, z. B. in Sensornetzwerken, sind asymmetrische Verfahren teilweise nicht praktikabel einsetzbar.

Im Rahmen des im November 2019 erfolgreich beendeten Projektes fast-Secure sollten Konzepte zur Generierung von Schlüsseln aus den Parametern des drahtlosen Übertragungskanal erstmals in vollständigen Demonstratoren umgesetzt und in realen Anwendungsszenarien erprobt werden. Bisher gab es vielfältige theoretische Untersuchungen zu der dem Verfahren zu Grunde liegenden Sicherheit auf der Übertragungsschicht (Physical Layer Security – PLS), aber keine praktischen Umsetzungen und Erprobungen im realen Anwendungsumfeld.

Zielstellung des IHP im Rahmen des Projektes war die Bereitstellung von Demonstratorplattformen, die zum einen reale Anwendungsfälle, wie die hochpräzise Echtzeitlokalisierung oder die ultrahochratige drahtlose Datenkommunikation, ermöglichen, zum anderen den Zugriff auf die Übertragungskanalparameter, wie z. B. die Kanalimpulsantwort bzw. die Kanalkoeffizienten, bieten.

Als erstes Ergebnis des Projektes wurde der in vorherigen Projekten des IHP entwickelte Prototyp eines drahtlosen 60-GHz-Kommunikationssystems um ein neues 60-GHz-Analogfrontend erweitert, welches über eine gemeinsame Antenne für den Sende- und Empfangsmodus verfügt (siehe Abb. 4). Mit der vorherigen Aufteilung in getrennte Sende- und Empfangsantennen würde die für die Schlüsselgenerierung geforderte Reziprozität des Übertragungskanal verletzt werden. Weiterhin wurde der Prototyp um die notwendigen Schnittstellen und internen Speicherstrukturen für ein Auslesen der Kanalkoeffizienten erweitert. Zusätzlich konnte ein konfigurierbares FPGA-Modul zur hardwarebasierten Vorverarbeitung der Kanalkoeffizienten integriert werden, z. B. zur Mittelwertbildung von mehreren hundert Kanalmessungen innerhalb der Kanalkohärenzzeit im Millisekundenbereich. Mit diesem Kommunikationssystem konnte in zahlreichen Messkampagnen und Szenarien die Möglichkeit der Schlüsselerzeugung aus Kanalmessdaten erfolgreich in der Praxis erprobt werden.

Das zweite Ergebnis ist der in Abb. 5 gezeigte erweiterte IR-UWB-Ranging-Knoten, für den ein neues analoges Frontend entwickelt wurde. Weiterhin wurde dieser Knoten um eine Software-Schnittstelle zur Weitergabe der gemessenen Entfernungsrohdaten an das System zur Schlüsselgenerierung erweitert. Mit Hilfe des Knotens wurden Evaluierungsmessungen durchgeführt. Diese zeigten auf, dass die Fluktuation der hochpräzisen Entfernungsmessung für die Erzeugung von

To ensure privacy in data communication, symmetric or asymmetric encryption methods are used. Symmetric methods are usually more efficient compared to asymmetric ones. A big challenge when using symmetric methods is the initial key exchange between the communicating devices. For this purpose, it is common to use an asymmetric method, but asymmetric encryption methods require a higher effort in terms of needed resources and infrastructure. Facing the limited resources, e.g. in wireless sensor networks, asymmetric methods are sometimes not applicable.

In the context of the fast-Secure project, which was successfully finished in November 2019, concepts to generate encryption keys out of parameters of the wireless channel were to be implemented in complete demonstration systems and tested in real application scenarios. Up to now, there have been a lot of theoretic studies about the basic principle of physical layer security (PLS). But there haven't been deployments and evaluations of PLS methods in real application environments.

IHP's goal in this project was the development of demonstration platforms, which are on the one hand able to support real applications like high-precision real-time localization or ultra-high data rate wireless communication, and on the other hand support the access to parameters of the wireless channel like channel impulse response or channel coefficients.

As a first result of the project, IHP's existing prototype of a 60 GHz communication system, developed in preceding projects, was extended with a new 60 GHz analog frontend. This frontend has a shared antenna for sending and receiving (see Fig. 4) to ensure channel reciprocity, which is a fundamental need for PLS based key generation. Furthermore, the prototype was extended with the necessary interfaces and internal memory structures for the readout of channel coefficients. Additionally, a configurable FPGA-based module for a hardware-based preprocessing of the channel coefficients was integrated. It can be used, e.g. for a mean filtering of several hundreds of channel measurements within the channel coherence time in the order of milliseconds. The described communication system was successfully used to test the feasibility of the key generation in several measurement campaigns with different scenarios.

The second result is the extended IR-UWB ranging node, shown in Fig. 5. For this node, a new analog frontend was developed. In addition, the node was extended with a software interface to provide the measured raw ranging data to the key generation system. With the help of the ranging nodes, evaluation measurements were performed. The evaluation showed that the fluctuation of the highly precise ranging is too small for the generation of cryptographic keys. But it is possible to further secure the communication with an authentication based on highly precise ranging.

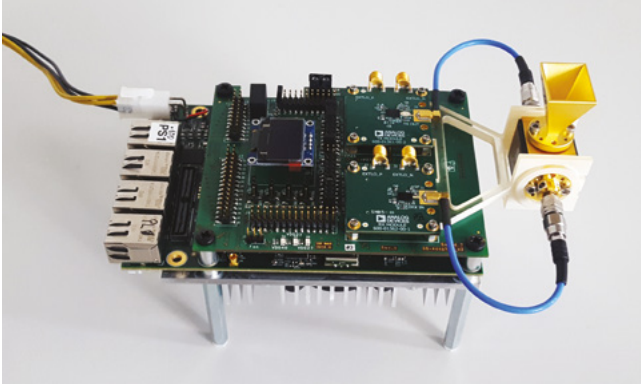


Abb. 4: Der 60-GHz-Demonstrator
Fig. 4: The 60 GHz Demonstrator

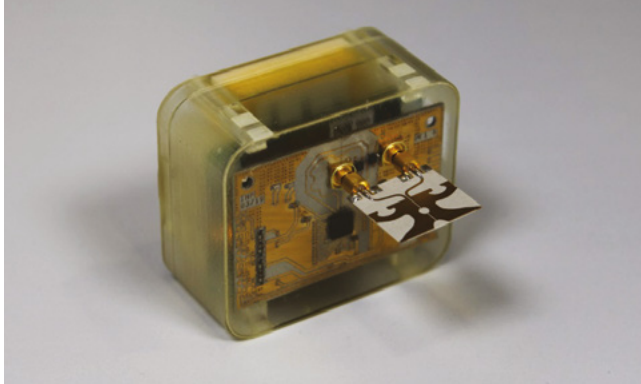


Abb. 5: Der erweiterte UWB-Ranging-Knoten
Fig. 5: The UWB Ranging node

Schlüsselbits zwar zu klein ist, die Entfernungsmessung jedoch dafür sehr gut zur Kommunikationsabsicherung durch eine darauf basierende Authentifizierung geeignet ist.

Ein weiteres Ergebnis des Projektes ist der in Abb. 6 dargestellte Algorithmus zur Erzeugung der Schlüsselbits aus den Kanalmessdaten sowie zum Abgleich der erzeugten Schlüsselbits zwischen den Kommunikationspartnern. Die Herausforderung beim Abgleich der unabhängig aus den jeweiligen Kanalmessdaten beider Stationen generierten Rohschlüssel liegt darin, die aufgrund von Rauschen und anderen Effekten nicht übereinstimmenden Bits in der Schlüsselsequenz zu bestimmen und zu korrigieren, ohne dass beim Austausch der dafür notwendigen Daten sinnvolle Informationen über den Schlüssel an einen potentiellen Lauscher weitergegeben werden. Dafür wurde ein auf pseudo zufälligen Permutationen und Parity-Berechnungen basierendes Abgleichsverfahren implementiert und mit Hilfe der Daten aus mehreren Messkampagnen optimiert.

Another result of the project is the key generation and key reconciliation algorithm shown in Fig. 6. The challenge during reconciling the independently generated raw keys of both stations is to determine the non-matching bits within the raw bit sequence without providing useful information about the bit sequence to an eavesdropper. For this purpose, a reconciliation method based on pseudo random permutations and parity calculations was implemented. It was optimized with the available data of the mentioned measurement campaigns.

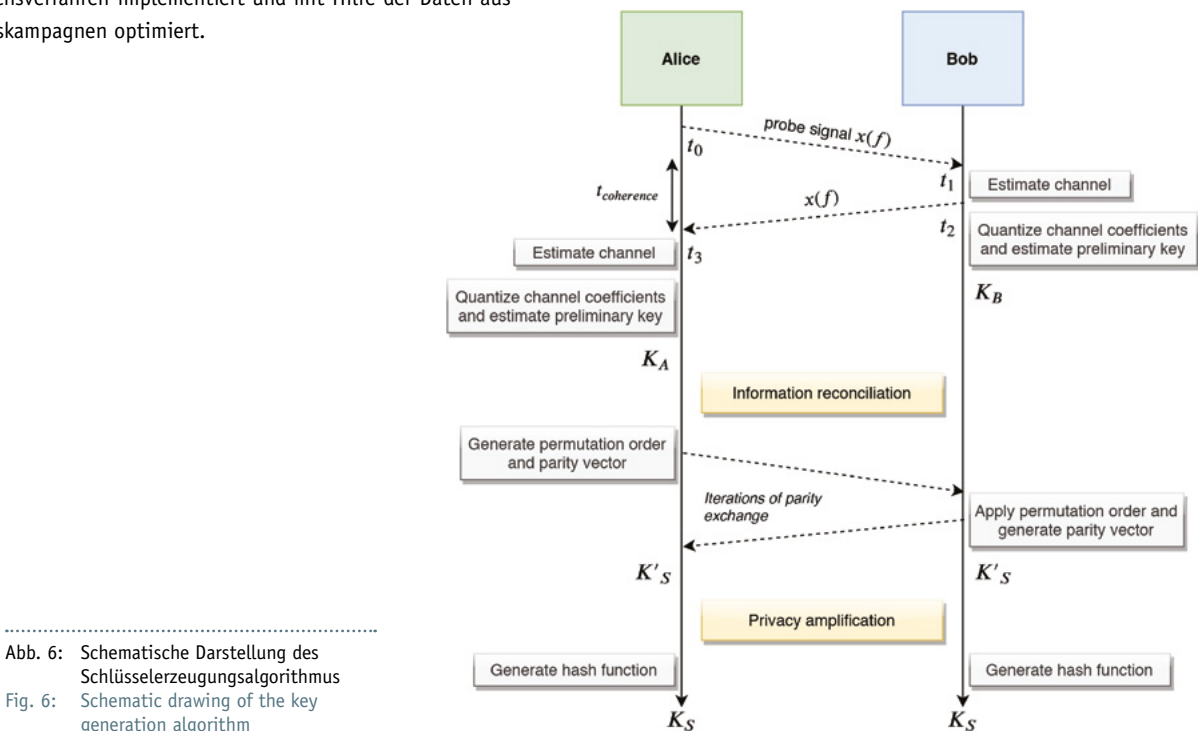


Abb. 6: Schematische Darstellung des Schlüsselerzeugungsalgorithmus
Fig. 6: Schematic drawing of the key generation algorithm

fast-sign – Schneller Crypto-Chip mit unifiziertem Multiplizierer

fast-sign – Fast Crypto Chip with Unified Multiplier

Ziel des fast-sign-Projektes ist die Entwicklung eines schnellen und flexiblen Crypto-Chips auf der Grundlage eines unifizierten Multiplizierers zur Signierung und Verifikation von Nachrichten auf Basis der Elliptischen-Kurven-Kryptographie. Die effizienten Hardwareimplementierungen für die Punktmultiplikation in $GF(p)$ und $GF(2n)$ unterscheiden sich stark. Ein Crypto-Chip, der die Operationen über beiden Kurvenarten erlaubt, benötigt daher eine ressourcensparende und dennoch schnelle Implementierung beider Punktmultiplikationsarten. Die Entwicklung eines unifizierten Multiplizierers als Hardwarebeschleuniger für die Berechnung der Punktmultiplikation sowohl in Prim- als auch in Binär-Körpern soll dieses Problem lösen. Auf das Konzept des unifizierten Multiplizierers wurde bereits ein Patent erteilt, das zurzeit durch das IHP gehalten wird.

Durch die angestrebte Flexibilität des Crypto-Chips soll dieser in vielen Bereichen schnell und einfach einsetzbar sein. Dazu zählen neben Car2Car- und Car2X-Kommunikation auch weitere Anwendungsgebiete des IoT (Internet of Things, Internet der Dinge) wie Industrie 4.0 und das Gesundheitswesen. Da in vielen IoT-Anwendungen die Geräte physisch zugänglich sind, Angreifer diese also stehlen und analysieren können, ist neben der Effizienz des Multiplizierers seine Resistenz gegen Seitenkanalangriffe von entscheidender Bedeutung. Der Multiplizierer für die B-Kurven, also die Kurven B-233 und B-283, ist eine weitgehend seitenkanalresistente Implementierung des Montgomery-Algorithmus. Für elliptische Kurven über $GF(p)$ also sowohl für die P-224- und die P-256-Kurve, wurde der double-and-add Algorithmus mit *atomicity principle* für die Ausführung der kP-Operation umgesetzt.

Die durchgeführten Optimierungen haben zu einer signifikanten Verbesserung der Geschwindigkeit, insbesondere für elliptische Kurven über Primkörpern, geführt. Hier hat die Verwendung der „carry bit separation“-Technik zu deutlichen Geschwindigkeitsgewinnen geführt. Aktuelle Messungen belegen einen Speed-up-Faktor von ca. 26, im Vergleich mit dem SLI97 V2x Chip von Infineon, der ebenfalls die Kurve P-256 unterstützt und ca. 28 Signaturen pro Sekunde erreicht. Im November wurde ein ECDSA-Beschleuniger, der die vier Kurven B-233, B-282, P-224, P-256 unterstützt, zur Fertigung eingereicht. Das Design ist extrem komplex, hat eine Fläche von 22 mm² und kann mit einer Frequenz von 66 MHz betrieben werden (Abb. 7).

Fast-sign aims at developing a high speed, but still flexible ASIC, supporting cryptographic operations for the signing and verifying of messages using elliptic curve cryptography. Please note that efficient implementations of the point multiplication kP in $GF(p)$ and in $GF(2n)$ differ significantly. The challenge is to realize a single chip that consumes very limited resources, e.g. area and energy, while still providing very fast execution times for both types of elliptic curves. Developing a unified multiplier as a hardware accelerator for point multiplications in prime and binary fields shall solve this issue. The idea is based on the IHP patent of a unified multiplier.

The flexibility of the unified multiplier predestines it for use in many application areas such as Car2Car- und Car2X, but also in other IoT (Internet of Things) applications such as Industry 4.0 and e-health. As devices in many IoT applications are accessible to potential attackers, it is of utmost importance that the unified multiplier is not only highly efficient, but also resistant against side channel analysis (SCA) attacks, since the devices may be stolen and analyzed to extract key material. The multiplier used for B-curves, i.e. B-233 and B-283, is an implementation of the Montgomery algorithm which is to a large extent resistant against SCA attacks. For the two selected prime curves, i.e. P-224 and P-256, the double-and-add algorithm applying the *atomicity principle* was used to implement the kP operation.

The optimizations applied resulted in a significant improvement of the processing speed especially for prime curves. One of the main contributions to the increased speed is due to the "carry bit separation" technique. Recent measurements have shown a speed-up factor of about 26 in comparison to Infineon's SLI97 V2x Chip that also supports P256 and has managed to generate about 28 signatures per second. In November there was the tape out of the first fully integrated ECDSA accelerator supporting the 4 curves B-233, B-282, P-224, P-256. The design is highly complex and has an area of 22 mm² and can be run at a max clock frequency of 66 MHz, see Fig. 7.

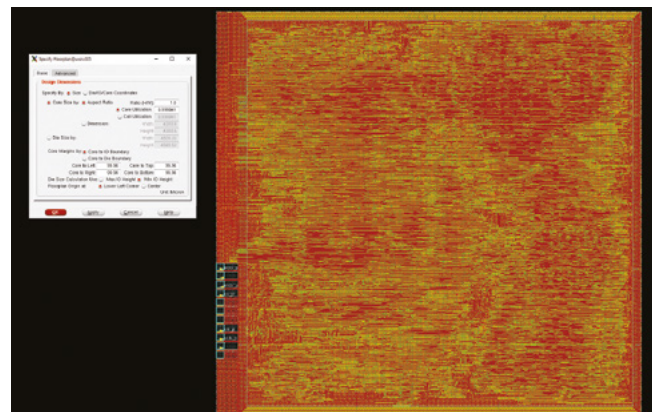


Abb. 7: Layout des unifizierten Multiplizierers (rechts); Parameter des unifizierten Multiplizierers (links)

Fig. 7: Layout of the unified multiplier (right); parameters of the unified multiplier (left)

Memristive Bauelemente für neuromorphe Berechnungen

Memristive Devices for Neuromorphic Computing

Das Hauptziel des Neuro-FOR-Projekts ist die Entwicklung CMOS-kompatibler memristiver Bauelemente für neuromorphe Schaltkreise, um die Lücke zwischen den vielversprechenden Rechenkonzepten und ihrer Hardware-Realisierung zu schließen.

Neuromorphes Rechnen ist eine hirninspirierte, effiziente Berechnungstechnik, die komplexe, analysebasierte Aufgaben wie Bildverarbeitung, Signalverarbeitung, Datenerfassung usw. durchführen soll. Die fortschrittlichsten neuromorphen Computersysteme werden auf der Grundlage von Software-Ansätzen implementiert. Die hardwarebasierten neuromorphen Systeme haben in den letzten Jahren durch den Einsatz von memristiven Bauelementen an Dynamik gewonnen. Die auf RRAM-Technologien basierenden memristiven Bauelemente sind wegen ihrer erheblichen Vorteile, die auf ihre CMOS-Kompatibilität und ihre Energieeffizienz zurückgeführt werden, von besonderem Interesse. Um die am IHP hergestellten RRAM-Bauelemente in neuromorphe Schaltungen zu integrieren, wurden neue Methoden zur Verbesserung der Leistung von filamentbasierten RRAM-Arrays implementiert.

Um eine zuverlässige RRAM-Technologie zu etablieren, die mit konventionellen nichtflüchtigen Speicherkonzepten kompatibel ist, ist es wichtig, die Variabilität sowohl der programmierten Schaltspannungen als auch der Leitfähigkeiten zu reduzieren. Am IHP werden verschiedene Techniken zur Verringerung der Variabilität der RRAM-Bauelemente implementiert, wie z. B. die Dotierung von HfO_2 mit Al, die Verwendung von kohlenstofffreien Hf-Precursoren, die Verwendung von (Silizium-Oxy-Nitrid) SiNO-Spacer-Schicht und SiNO-Verkapselungsschicht für die memristiven Bauelemente, wie in Abb. 8 dargestellt, und die Verwendung spezifischer Schaltalgorithmen wie der inkrementellen Stufenimpuls- und Verifikationsalgorithmus (ISPVA).

The main goal of the Neuro-FOR project is to develop CMOS compatible memristive devices for neuromorphic circuits in order to close the gap between the promising computing concepts and their hardware realization.

Neuromorphic computing is a brain-inspired efficient computation technique which is meant to perform complex analysis-based tasks such as, image processing, signal processing, data sensing, etc. The most advanced neuromorphic computing systems are implemented based on software approaches. The hardware-based neuromorphic systems gained momentum in the last years by using memristive devices. The memristive devices based on RRAM technologies are of particular interest due to their significant benefits ascribed to their CMOS compatibility and power efficiency. In order to integrate the RRAM devices fabricated at IHP into neuromorphic circuits, new methodologies improving the performance of filamentary RRAM arrays have been implemented.

In order to establish a reliable RRAM technology compatible with conventional nonvolatile memory concepts, it is relevant to reduce the variability of both the programmed switching voltages and the conductive levels. Several techniques are implemented at IHP to reduce the variability in the RRAM devices such as doping of HfO_2 with Al, using carbon-free Hf-precursors, using Silicon-Oxy-Nitride (SiNO) spacers and encapsulation for memristive devices as shown in Fig. 8, and employing specific switching algorithms like Incremental Step Pulse and Verify Algorithm (ISPVA).

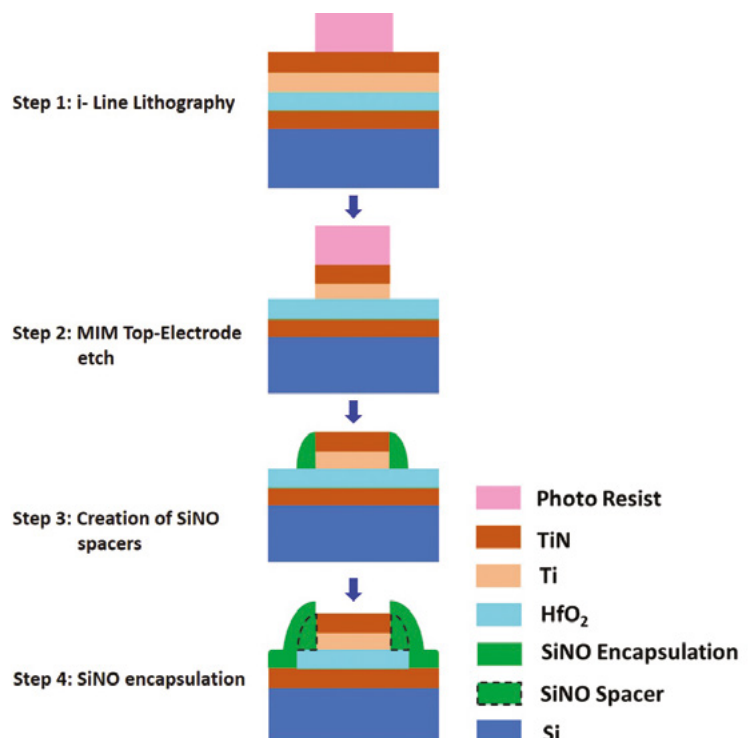


Abb. 8: Schematische Darstellung des Herstellungsprozesses von memristiven Bauelementen unter Verwendung von Spacer- und Verkapselungstechnik

Fig. 8: Schematic of the memristive device fabrication process using spacers and encapsulation technique

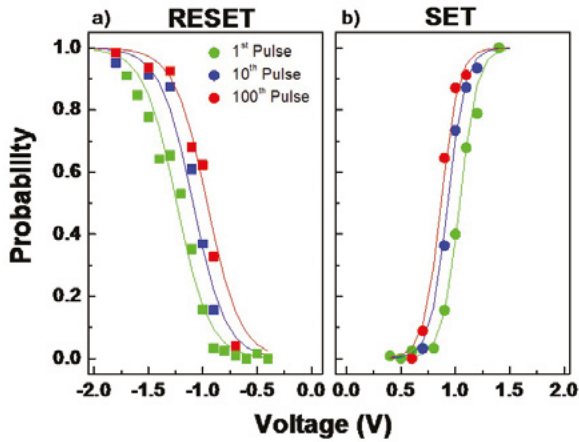


Abb. 9: Wahrscheinlichkeitskurven für die Reset- (a) und Set- (b) Operationen als Funktion der Spannungsamplituden und der Anzahl von Impulsen

Fig. 9: Probability plots for the reset (a) and set (b) operations as function of voltage amplitudes and number of pulses

Das IHP hat seit mehr als einem Jahrzehnt umfangreiche Erfahrungen bei der Implementierung und Charakterisierung von 1-Transistor-1-Widerstands- (1T-1R) RRAM-Zellen in einem Array gesammelt. In jüngster Zeit hat das IHP die stochastische Natur der memristiven Zellen genutzt, um die synaptische Aktivierungsfunktion durch Spannungsimpulsfolgen zu emulieren. Im Gegensatz zu früheren Ansätzen hat das IHP ein binäres synaptisches Lernschema implementiert, das von der Variabilität der Einstell- und Rückstellspannungen der CMOS-integrierten 1T-1R-Bausteine profitiert. Anstatt die diskreten Widerstandszustände der binären Bausteine in Lernalgorithmen zu implementieren, wird die Schaltwahrscheinlichkeit für die synaptische Aktivierungsfunktion genutzt. Dadurch wird die für die synaptische Informationsverarbeitung erforderliche Digital-Analog-Wandlung erreicht. Die Schaltwahrscheinlichkeit der Set- und Reset-Übergänge wird durch das Anlegen unterschiedlicher Spannungsamplituden und eine unterschiedliche Anzahl der Impulse variiert, wie in Abb. 9 dargestellt. Diese Übergänge werden statistisch untersucht und die Aktivierungsfunktion des binären HfO_2 -basierten synaptischen Arrays wurde definiert. Der stochastische Lernalgorithmus wird durch die Integration des RRAM-Arrays in eine neuromorphe Mixed-Signal-Schaltung mit softwarebasierten Neuronen implementiert. Durch die Verwendung eines überwachten Lernschemas wird die Fähigkeit des stochastischen Lernansatzes zur Mustererkennung implementiert, wie in Abb. 10 dargestellt. Für ziemlich unterschiedlich gemusterte Ziffern wie „0“, „1“ und „9“ wurde eine Erkennungsrate von 89 Prozent erreicht. Für verwandte gemusterte Ziffern wie „0“, „3“ und „8“ sinkt die Erkennungsrate auf 77 Prozent.

Abschließend wird der stochastische Lernansatz in memristiven HfO_2 -Bauelementen erfolgreich für die Mustererkennung demonstriert. Darüber hinaus wäre die Realisierung der On-Chip-Integration von Künstlichen Neuronalen Netzen (ANN) zur kontinuierlichen Aktualisierung der Gewichte, für hardwarebasierte neuromorphe Systeme interessant, um Echtzeit-Lernen zu erreichen.

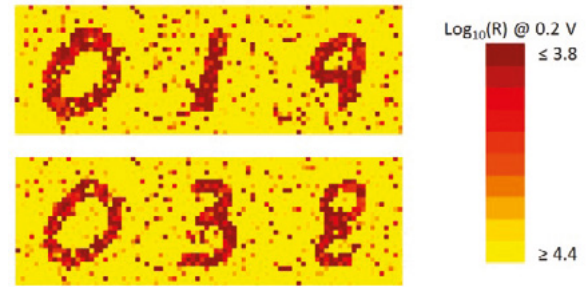


Abb. 10: Widerstandskarte für ein Netzwerk, das 3 Muster lernt: Die obere Reihe zeigt die resultierenden Widerstände von unterschiedlichen Eingangsmustern (0, 1, 9), während die untere Reihe die Ergebnisse für ähnliche Eingangsmuster (0, 3, 8) zeigt.

Fig. 10: Resistance map for a network which learns 3 patterns: The upper line shows the resulting resistances of rather different input patterns (0, 1, 9), while the lower line shows the results for quite similar input patterns (0, 3, 8).

IHP has gained extensive experience for more than a decade in implementing and characterizing 1-transistor-1-resistor (1T-1R) RRAM cells in an array. Most recently, IHP has used the stochastic nature of the memristive cells to emulate the synaptic activation function by voltage pulse trains. In contrast to previous approaches, IHP implemented a binary synaptic learning scheme, which benefits from the variability of the set and reset voltages of CMOS integrated 1T-1R devices. Instead of implementing the discrete resistance states of the binary devices into learning algorithms, the switching probability is employed to the synaptical activation function. This provides the digital to analog conversion required for synaptic information processing. The switching probability of the set and reset transitions are varied by applying different voltage amplitudes and number of pulses as shown in Fig. 9. These transitions are statistically investigated and the activation function of the binary HfO_2 based synaptic array is defined. The stochastic learning algorithm is implemented by integrating the RRAM array into a mixed-signal neuromorphic circuit with software-based neurons. By using a supervised learning scheme the ability of the stochastic learning approach is implemented for pattern recognition as shown in Fig. 10. For rather different patterned digits like “0”, “1” and “9” a recognition rate of 89 % has been obtained. The rate of recognition is decreased to 77 % for related patterned digits like “0”, “3” and “8”.

To conclude, the stochastic learning approach in memristive HfO_2 devices is successfully demonstrated for pattern recognition. Further, realization of on-chip integration of Artificial Neural Networks (ANN) to update the weights continuously to achieve real-time learning would be interesting for hardware-based neuromorphic systems.

Al-Al Bonden für Wafer-Level-Packaging und Heterointegration

Al-Al Bonding for Wafer-level Packaging and Heterogeneous Integration

Im Rahmen dieses Projektes wird ein Al-Al-Wafer-Bondverfahren für zukünftige Anwendungen im Bereich Wafer-Level-Packaging und Heterointegration entwickelt. Die Herstellung elektrischer Verbindungen zwischen integrierten Schaltungen und dem zugehörigen Package ist eine wesentliche Herausforderung, welche die Performance, Zuverlässigkeit und Systemfunktionalität zunehmend einschränken. Die anhaltende Nachfrage nach höheren Verbindungsdichten erfordert Verbindungen mit ultrafeinen Abmessungen. Neben bewährten Chip-to-Wafer und Wafer-to-Wafer (W2W) Integrationstechniken basierend auf Micro-Bumps, Cu-Pillars oder Cu-Cu-Hybridbonden, ist das Al-Al-Thermokompressionsbonden eine vielversprechende Alternative, um kostengünstige W2W-Verbindungen zu ermöglichen.

Kürzlich wurde gezeigt, dass Al-Al-Bonden bei niedrigen Bondtemperaturen von bis zu 150° C möglich ist, was diese Technologie für CMOS-kompatible Wafer-Level-Packaginganwendungen und heterogene Integration sehr attraktiv macht. In der Vergangenheit war die Oxidbildung der Al-Oberflächen eine der Haupteinschränkungen, um zuverlässige elektrische Verbindungen mit geringem Kontaktwiderstand zu realisieren. Eine neuartige Oberflächenbehandlung auf Basis einer Plasmareinigung zusammen mit der Bearbeitung unter Ultrahochvakuum ermöglicht ein oxidfreies Al-Al-Waferbonden.

Ein Waferbonding-Prozessmodul wurde entwickelt, um die elektrische Charakterisierung von Al-Al-Bondverbindungen zu ermöglichen. Der Prozess beginnt mit der Abscheidung einer Al-Metallisierungsschicht auf einem BiCMOS- und einem Interposerwafer. Ein Plasma-Dicing-Prozess wird angewandt, um auf der Grundlage des „Dicing Before Grinding“-Ansatzes die Chips nachfolgend zu separieren. Die Wafer werden im Anschluss unter Verwendung des zuvor erwähnten Al-Al-Bondverfahrens elektrisch verbunden. Nach dem Abtragen des restlichen Siliziums des Top-Wafers mittels „Grinding“, sind die Al-Al-Verbindungen direkt zugänglich und können elektrisch charakterisiert werden. Der gesamte Prozessablauf ist in Abb. 11 zusammengefasst. Dieses Prozessmodul kann direkt als Wafer-Level-Packaging-Plattform angewendet werden, z. B. als 200-mm-SiGe-BiCMOS-Fan-Out-Wafer-Level-Packaging-Plattform basierend auf Siliziuminterposer.

The project aims to develop an Al-Al wafer bonding process for future wafer-level packaging and heterogeneous integration. The electrical interconnections between the IC and the package-level are one of the major concerns limiting the overall electrical performance, reliability and system functionality. The continuous demand for higher interconnection densities requires ultra-fine pitch interconnections with smaller dimensions and pitches. Beside well-established die-to-wafer (D2W) and wafer-to-wafer (W2W) integration techniques like micro bumps, Cu pillars or Cu-Cu hybrid bonding, Al-Al thermo-compression bonding is a promising alternative for metal bonding applications providing low-cost W2W interconnects with minimum process effort and complexity.

Recently, new wafer bonding equipment and process technologies have proven that Al-Al bonding with low bonding temperatures down to 150° C is feasible making this technology very attractive for CMOS compatible wafer-level packaging applications and heterogeneous integration. In the past, the unwanted oxide formation of the Al surface was one of the main limitations to realize reliable electrical interconnections with low contact resistance. A novel pre-bond surface treatment based on a plasma cleaning together with the operation/handling under ultra-high vacuum enable an oxide-free Al surface for the wafer bonding process.

A wafer bonding process module was developed enabling the electrical characterization of Al-Al wafer bonding interconnections. The process starts with the deposition of an Al metallization layer on top of a BiCMOS and an interposer wafer, which serves as the Al-Al bonding interconnection. A plasma dicing process is realized to enable a chip separation based on a “dicing-before-grinding” approach. The wafers are bonded to each other using the aforementioned Al-Al bonding process. After release of the residual silicon of the top wafer based on grinding, the Al-Al interconnections can be directly accessed and characterized. The overall process flow is summarized in Fig. 11. This process module can be applied as a unique wafer-level packaging platform, e.g. as a 200 mm SiGe BiCMOS Fan-Out Wafer-level Packaging platform based on silicon interposer.

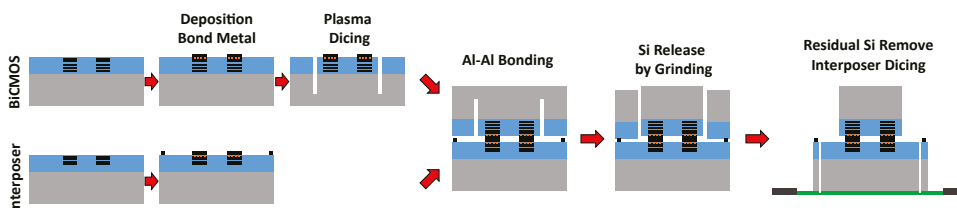
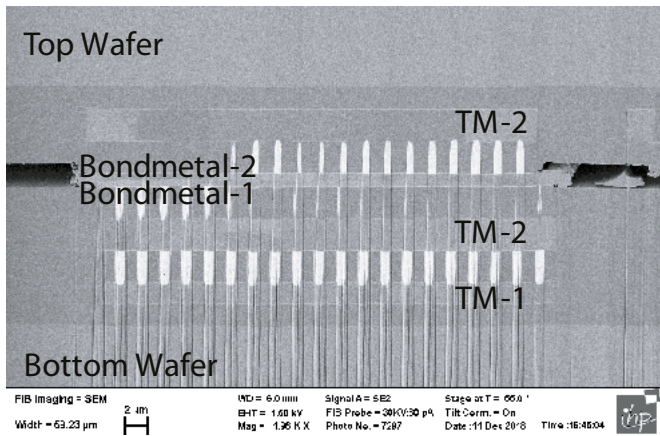


Abb. 11: Ein schematischer Querschnitt des Prozessablaufs für die Herstellung der Interposer-Wafer-Level-Packaging-Plattform unter Verwendung des Al-Al-Waferbondens

Fig. 11: A schematic cross-section of the process flow for the fabrication of the interposer wafer-level packaging platform using Al-Al wafer bonding

Nach Abschluss des erfolgreichen Al-Al-Wafer-Bondingprozesses wird die Al-Al-Bondinggrenzfläche mithilfe von FIB-Messungen analysiert. Ein Querschnittsbild eines Al-Al-Bondingpads mit einer Padgröße von $20 \times 20 \mu\text{m}^2$ ist in Abb. 12 gezeigt. Es wurde ein erfolgreiches void-freies Al-Al-Bonding mit einer Justiergenauigkeit von unter $1 \mu\text{m}$ erreicht.



After the successful Al-Al wafer bonding process is accomplished, the Al-Al bonding interface is analyzed using focused-ion-beam (FIB) measurements. A SEM cross-section image of an Al-Al bonding pad with a pad size of $20 \times 20 \mu\text{m}^2$ is shown in Fig. 12. A successful void-free Al-Al bonding with a post bond alignment accuracy of less than $1 \mu\text{m}$ is achieved.

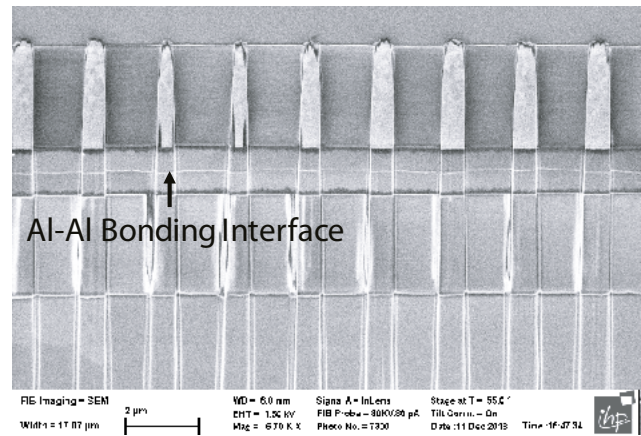
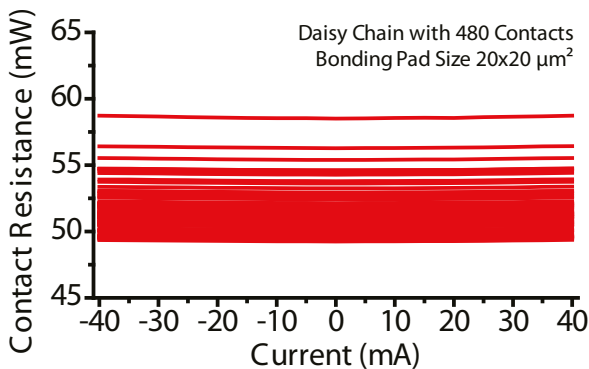


Abb. 12: FIB-Querschnittsbild eines Al-Al-Bondingpads (links) und ein vergrößertes Bild, das die Al-Al-Bondinggrenzfläche zeigt (rechts).
Fig. 12: FIB cross section image of an Al-Al bonding pad (left) and a zoom-in image showing the Al-Al bonding interface (right).

Die elektrische Funktionalität dieser Al-Al-Verbindungen wird anhand von I-V-Messungen an einzelnen Kelvinkontakten mit Kontaktgrößen zwischen 20×20 und $80 \times 80 \mu\text{m}^2$ sowie von Daisy Chains mit einer festen Kontaktgröße von $20 \times 20 \mu\text{m}^2$ mit 480 Serienkontakten analysiert. Der Kontaktwiderstand für die Daisy Chain-Teststruktur und die Zusammenfassung der DC-Messergebnisse sind in Abb. 13 dargestellt. Erkennbar bietet das Al-Al-Waferbonden stabile und zuverlässige Al-Al-Bondverbindungen mit sehr geringem Kontaktwiderstand im $\text{m}\Omega$ -Bereich.

The electrical performance of these Al-Al interconnections is analyzed based on I-V measurements of single kelvin-type contacts with contact sizes ranging from 20×20 - $80 \times 80 \mu\text{m}^2$ as well as daisy chains with a fixed contact size of $20 \times 20 \mu\text{m}^2$ with 480 series electrical contacts. The contact resistance for the daisy chain test structure and the summary of the DC measurement results is shown in Fig. 13. Obviously Al-Al wafer bonding provides stable and reliable Al-Al bonding interconnections with very low contact resistance in the $\text{m}\Omega$ -range.



Parameter	Al-Al Bonding Contact Size			
	Kelvin $20 \times 20 \mu\text{m}^2$	Kelvin $40 \times 40 \mu\text{m}^2$	Kelvin $80 \times 80 \mu\text{m}^2$	Daisy Chain $20 \times 20 \mu\text{m}^2$
RMean ($\text{m}\Omega$)	31.98	7.58	1.75	51.48
SD ($\text{m}\Omega$)	3.47	1.02	0.20	2.16
ρ_C ($\Omega \cdot \text{cm}^2$)	$1.29\text{e-}7$	$1.21\text{e-}7$	$1.12\text{e-}7$	---
Yield (%)	84.6	81.3	82.4	86.8

Abb. 13: Gemessener Kontaktwiderstand für eine Daisy Chain mit einer Bondpadgröße von $20 \times 20 \mu\text{m}^2$ für alle funktionalen Chips auf dem 200-mm-Wafer und eine Zusammenfassung der DC-Messergebnisse

Fig. 13: Measured contact resistance for a daisy chain with a bond pad size of $20 \times 20 \mu\text{m}^2$ for all functional dies on the 200 mm wafer and a summary of the DC measurement results

Abschließend ist in Abb. 14 ein 200-mm-Siliziuminterposer mit den gebondeten Chips auf Basis des Al-Al-Thermokompressionsbonden dargestellt. Diese Integrationstechnik ermöglicht hochleistungsfähige, miniaturisierte elektrische Verbindungen auf Waferebene mit hoher Dichte und hohem Durchsatz, was eine Schlüsselanforderung für das zukünftige Wafer Level Packaging und die heterogene Integration ist.

Finally, a 200 mm silicon interposer with different bonded dies based on Al-Al thermo-compression bonding is shown in Fig. 14. This integration technique enables high performance miniaturized wafer-level electrical interconnections with high density and high throughput, which is a key requirement for future wafer-level packaging and heterogeneous integration.

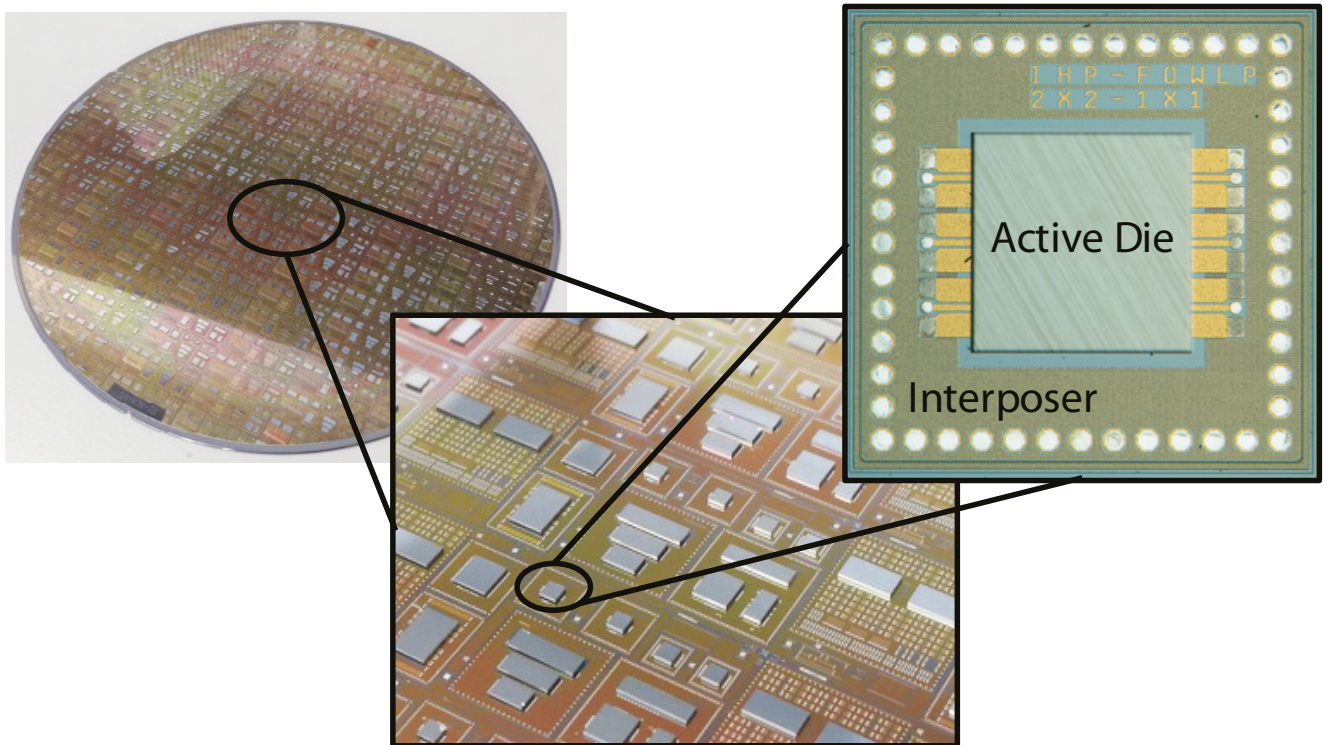


Abb. 14: Aufnahmen eines hergestellten Interposerwafers zeigt die Al-Al gebondeten Chips auf dem Interposerwafer.

Fig. 14: Microphotograph of fabricated interposer wafer and zoom-in image showing different dies on top of the interposer wafer based on the Al-Al direct bonding process.

Oberflächenphysik auf Grenzflächen und Oberflächen von GeSn für Si-CMOS-kompatible Photonik und Elektronik

Surface Science on GeSn Surfaces and Interfaces for Si CMOS Compatible Photonics and Electronics

Das Ziel dieser Forschung ist es, das nötige Verständnis über die fundamentale Physik an den Sn/Ge-Grenzflächen und GeSn-Oberflächen zu schaffen. Aus diesem Grund hat das IHP ein spezialisiertes und hochmodernes Oberflächenlabor in Betrieb genommen, welches präzise Untersuchungen von der atomaren Skala bis hin zu dünnen Schichten erlaubt.

Die Gruppe-IV-Halbleiterlegierung GeSn erfährt momentan einen Anstieg der Forschungsaktivitäten, da sie sich durch eine potentielle direkte Bandlücke für zukünftige Si-CMOS-kompatible Photonik und Elektronik eignet. Der benötigte Anteil von 12 Prozent Sn in Ge kollidiert mit der Festkörperlöslichkeit von nur 1 Prozent bei thermodynamischem Gleichgewicht, wodurch das Wachstum von GeSn mit hohem Sn-Gehalt zu einer schwierigen Aufgabe wird. Ein aktueller Ansatz nutzt das Wachstum von Sn/Ge(001)-Multi-Quantentopf-Strukturen (MQW), um bei Raumtemperatur die Laseraktivität zu ermöglichen. Solche MQW-Strukturen können aus wiederholter Schichtung von wenigen Monolagen (ML) Sn und nachfolgendem Überwachsen mit Ge geschaffen werden. Allerdings gibt es weder ein detailliertes Verständnis über den Wachstumsmechanismus, noch über den Einfluss von Sn auf die Ge(001)-Oberflächenbandstruktur.

Eine Störung in der Kristallperiodizität eines Halbleiters, z. B. an der Oberfläche und/oder einer Grenzfläche, kann zu drastischen Änderungen in den strukturellen und elektronischen Eigenschaften führen. Da dadurch die spätere Arbeitsweise eines Bauelementes beeinflusst werden kann, ist es das Ziel der Oberflächenphysik, diese Änderungen zu untersuchen und ein fundamentales Verständnis über die zugrunde liegende Physik zu schaffen.

Der Ausgangspunkt der Untersuchungen war die bei Raumtemperatur gewachsene Sn/Ge(001)-Grenzfläche. Mit Hilfe von winkel aufgelöster Photoelektronenspektroskopie (ARPES) wurde die Modifizierung der elektronischen Struktur an der Oberfläche von Ge untersucht. Sn verursacht eine Bandverbiegung nach oben, ein Indiz für die Bildung einer Schottky-Barriere. Zusätzlich erhöht sich die effektive Masse der schweren Löcher nach der Abscheidung von Sn. In der oberen Hälfte von Abb. 15 wird die Valenzbandstruktur von a) gereinigtem Ge(001) und nach der Abscheidung von b) 0,3 ML, c) 0,6 ML und d) 1,2 ML Sn gezeigt. Ein Oberflächenzustand wird bei einer Schichtdicke von 0,3 ML Sn und 0,6 ML Sn sichtbar und ist lokalisiert bei $-1,1$ eV und $0 \text{ \AA}^{-1}$. Der Oberflächenzustand schwindet, wenn die Sn-Schichtdicke auf 1,2 ML erhöht wird. Diese Ergebnisse sind ein erster Indikator für eine starke Interaktion zwischen dem abgeschiedenen Sn und dem Ge(001)-Substrat.

Mit einem Rastertunnelmikroskop (STM) war es möglich, den Wachstumsmechanismus von Sn auf Ge(001) auf atomarer Skala zu untersuchen. Während der Abscheidung von Sn auf Ge(001)

The aim of this research is to provide the necessary insights into the fundamental physics of the Sn/Ge interfaces and GeSn surfaces. Therefore, IHP has set up a dedicated, state-of-the-art surface science cluster that enables high precision studies from the atomic scale up to thin layers.

The group-IV semiconductor alloy GeSn is experiencing an increase in research activities due to its potential direct band gap and future applications in Si CMOS compatible photonics and electronics. The requirement of up to 12% Sn in Ge for the direct band gap collides with its solid solubility of 1% at thermodynamic equilibrium and has thus made the growth of high Sn content GeSn a challenging task. A recent approach utilizes the fabrication of Sn/Ge(001) multi-quantum well structures (MQWs) to enable room temperature lasing devices. Such MQW structures can be grown by repeated cycles of few mono-layer (ML) Sn deposition and subsequent Ge overgrowth. However, a detailed understanding of the growth mechanism, as well as the impact of Sn on the Ge(001) subsurface band structure, remains elusive to date.

A distortion in the crystal periodicity of a semiconductor, for example at the surface and/or a heterointerface, can lead to drastic changes in the structural and electronic properties. As the later device performance may be altered, the focus of surface science is to detail these changes and establish a fundamental understanding of the underlying physics.

Investigations started with Sn grown on Ge(001) at room temperature. By angle-resolved photoelectron spectroscopy (ARPES), the modification of the Ge(001) surface electronic structure was investigated. Sn induces an upward band bending on the Ge(001) surface, an indication for the formation of a Schottky barrier. Additionally, the effective mass of the heavy hole band increases after Sn deposition. In the upper bracket of Fig. 15 the valence band maximum of the clean Ge(001) surface (a) and after Sn deposition of b) 0.3 ML, c) 0.6 ML and d) 1.2 ML are shown. A surface state forms at coverages of 0.3 ML and 0.6 ML of Sn and is located at -1.1 eV and $0 \text{ \AA}^{-1}$. The surface state vanishes if the Sn coverage is further increased to 1.2 ML. The results suggest a strong influence of Sn on the subsurface band structure of Ge(001).

By scanning tunneling microscopy (STM) it was possible to detail the growth mechanism of Sn on the Ge(001) surface starting at the atomic scale. Upon deposition of Sn on the Ge(100) surface, two processes compete: Sn incorporation into the surface and ad-dimer cluster formation. In the lower bracket of Fig. 15, the Ge(001) surface is shown e) after cleaning and f) after the deposition of 0.05 ML Sn. Three distinguishable building blocks for the ad-dimer formation were identified and are shown in Fig. 15 g). These A, B

konkurrieren zwei Prozesse: Inkorporierung von Sn in die Oberfläche und die Bildung von Ad-Dimer-Zusammenschlüssen. In der unteren Hälfte von Abb. 15 wird die Oberfläche von Ge(001) e) nach der Reinigung und f) nach der Abscheidung von 0,05 ML Sn gezeigt. Drei unterscheidbare Baublöcke für die Bildung von Ad-Dimer-Zusammenschlüssen wurden identifiziert und sind in Abb. 15 g) zu sehen. Diese A-, B- und C-Strukturen verschmelzen mit erhöhter Sn-Abscheidung und bilden gestreckte, kettenähnliche Strukturen auf der Oberfläche. Durch die Kombination von ARPES und STM war es möglich, den Oberflächenzustand nach der Abscheidung von Sn mit den kettenähnlichen Strukturen zu korrelieren.

Ein erstes fundamentales Verständnis über die elektronische Struktur und den Wachstumsmechanismus der Sn/Ge(001)-Grenzfläche wurde gewonnen. Diese Ergebnisse sind ein erster Schritt für zukünftige Untersuchungen, die den Einfluss der Temperatur auf die Sn/Ge(001)-Grenzfläche, aber auch auf die strukturellen und elektronischen Eigenschaften der GeSn-Legierung untersuchen werden.

and C features merge with increasing Sn coverages and form elongated chain-like structures. The combination of both - ARPES and STM - allowed to correlate the surface state after Sn deposition to the formation of chain-like Sn structures on the surface.

The first fundamental understanding of the Sn/Ge(001) electronic structure and growth mechanism at room temperature was established. The results are a first step towards future investigations, studying the influence of temperature on the Sn/Ge(001) interface, as well as structural and electronic properties of the GeSn alloy.

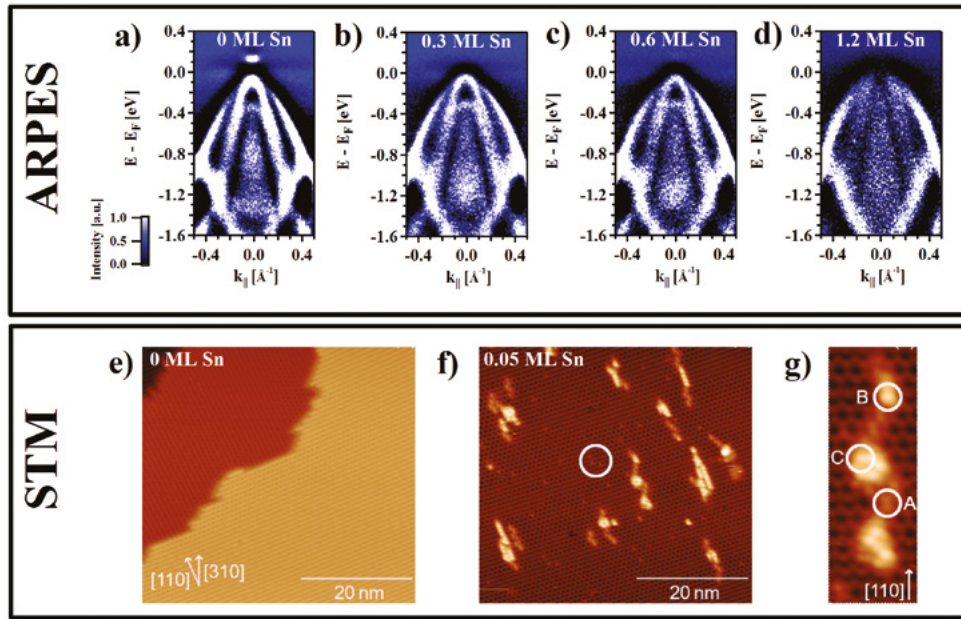


Abb. 15: ARPES-Intensitätskarten zeigen die elektronische Bandstruktur der gereinigten Ge(001) Oberfläche (a) und nach 0,3 ML (b), 0,6 ML (c) und 1,2 ML (d) Abscheidung von Sn. Ein Oberflächenzustand wird nach Abscheidung von 0,3 ML und 0,6 ML Sn bei -1,1 eV und 0 Å⁻¹ sichtbar. STM-Bilder der gereinigten Ge(001)-Oberfläche (e) und nach 0,05 ML Sn-Abscheidung (f). Eine Vergrößerung von f) wird in g) gezeigt, um die Baublöcke A, B und C der Sn-Ad-Dimer-Zusammenschlüsse zu verdeutlichen.

Fig. 15: ARPES intensity maps showing the electronic band structure of the clean Ge(001) surface (a) and after 0.3 ML (b), 0.6 ML (c) and 1.2 ML (d) deposition of Sn. A surface state appears for Sn coverages of 0.3 ML and 0.6 ML at 1.1 eV and 0 Å⁻¹. STM images of the clean Ge(001) surface (e) and after Sn deposition of 0.05 ML (f). A zoom-in of f) is shown in g), to highlight the Sn ad-dimer building blocks A, B and C.

Graphenwachstum auf Germanium zuverlässiger machen

Making Graphene Growth on Germanium More Reliable

Graphen ist eine einatomare Schicht aus Kohlenstoff, der in einem hexagonalen Gitter angeordnet ist. Seine einzigartigen Eigenschaften, wie etwa seine Flachheit, seine hohe Ladungsträgermobilität, sein abstimmbares Fermi-niveau und seine plasmonische Aktivität, machen dieses Material zu einem Kandidaten für eine Vielzahl von Anwendungen in der Mikroelektronik, wie in der Radiofrequenzelektronik, der Optoelektronik und der chemischen Sensorik. Allerdings scheitert die großskalige Verwendung von Graphen in der Mikroelektronik bislang an Schwierigkeiten bei der Synthese und der Integration der Graphenschichten in die Standard-CMOS-Technologie. Zum Beispiel erschweren strenge Reinheitsanforderungen die Verwendung einiger gut untersuchter Substrate, wie Kupfer, für die Integration in Front-end-of-line-Prozesse, da Kontaminationen selbst an delaminierten und gereinigten Graphenschichten haften bleiben.

Graphene is a single-layer of carbon arranged in a hexagonal lattice. Its unique properties, such as its flat form factor, its high carrier mobility, its tunable Fermi level, and its plasmonic activity, make this material a candidate for a variety of applications in microelectronics, such as radiofrequency electronics, optoelectronics, and chemical sensing. However, large-scale implementation of graphene in microelectronics is, to date, obstructed by the difficulties of the synthesis and the integration of graphene films into mainstream CMOS technology. For example, stringent purity requirements impede the use of some well-investigated metallic substrates like copper for the integration into front-end-of-line processing, because contaminants stick to the graphene even when the film is delaminated and cleaned.

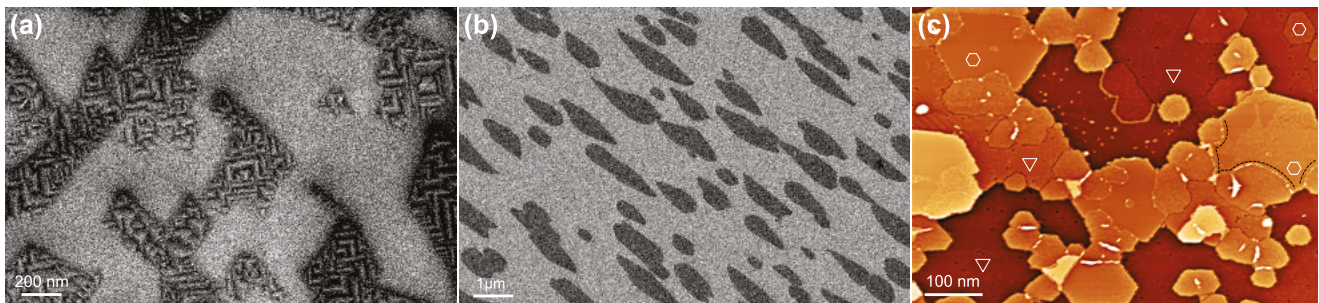


Abb. 16: (a) REM-Bild von Grapheninseln gewachsen auf Ge(001). Das Substrat bildet {107}-Facetten unter graphenbedeckten Regionen. (b) REM-Bild von Grapheninseln gewachsen auf Ge(110). Graphenbedecktes Substrat bleibt hier flach und die Nukleationsdichte ist am niedrigsten. (c) STM-Bild von Grapheninseln gewachsen auf Ge(111). Hexagone markieren graphenbedeckte Regionen und Dreiecke markieren unbedeckte Regionen. Alle gezeigten Graphenschichten wurden bei 930° C gewachsen.

Fig. 16: (a) SEM image of graphene islands grown on Ge(001). The substrate forms {107} facets under graphene-covered areas. (b) SEM image of graphene islands grown on Ge(110). Here, graphene-covered substrate remains flat and the nucleation density is the lowest. (c) STM image of graphene islands grown on Ge(111). Hexagons mark graphene-covered areas and triangles mark uncovered substrate areas. All shown graphene layers were grown at 930° C.

Germanium hat sich als ein alternatives, vielversprechendes Substrat herausgestellt, denn Germanium ist ein CMOS-kompatibler Katalysator fürs Graphenwachstum. Eine im Reinraum des IHP installierte kommerzielle Anlage wird genutzt, um Graphen auf 200-mm-Wafern zu wachsen. In gemeinsamem Bestreben der Material- und Technologieabteilungen wird Graphen von diesen Wafern auf Zielwafer transferiert, um Bauelementeprototypen zu entwickeln und zu testen. Jedoch verlangen Herausforderungen wie die recht geringe Qualität der gewachsenen Graphenschichten und die hohe erforderliche Wachstumstemperatur ein vertieftes Verständnis des Syntheseprozesses.

Um das Graphenwachstum im Detail genauer zu verstehen, haben wir das in-situ-Wachstum von Graphen auf Germanium in einem Cluster-Tool für Oberflächenphysik mit erweiterten Analysemethoden etabliert. Wir haben herausgefunden, dass Graphenwachstum auf Germanium einen vorherigen Reinigungsschritt durch Hochtemperaturtempern in Wasserstoff benötigt, um die vorhandene Kohlenstoffkontamination zu entfernen. Ansonsten verhinderten defekte Kohlenstoffstrukturen das Graphenwachstum und Ätzgruben

Germanium has emerged as a promising alternative substrate, because germanium is a CMOS-compatible catalyst for graphene growth. A commercial machine installed in IHP's cleanroom is used to grow graphene on 200 mm Ge/Si(001) wafers. In a joint effort of the technology and the materials research department, graphene films transferred from these wafers to the respective target wafer are used to develop and test device prototypes. However, challenges such as the rather low quality of the grown graphene films and the necessary high synthesis temperature also require further research regarding the synthesis process.

To elucidate the graphene growth process in more detail, we established the in-situ growth of graphene on germanium in a surface science cluster tool with advanced analysis techniques. We found that graphene growth on germanium requires a preceding cleaning step by high-temperature annealing in pure hydrogen to remove adventitious carbon. Otherwise, defective carbon disrupted graphene growth and etch pits formed by inhomogeneous evaporation of substrate, presumably from threading dislocations. Furthermore,

bildeten sich durch inhomogene Verdampfung von Substrat, mutmaßlich an Threading-Versetzungen. Ebenfalls beobachteten wir die Bildung von Ätzgruben bei fast vollständiger Graphenbedeckung, wenn das Wachstum zu langsam war. Die kinetische Stabilität dieser Ätzgruben kann durch Kohlenstoff-Germanium-Bindungen am Rand der Grapheninseln erklärt werden, welche die freie Diffusion des Substrats und somit das Wiederauffüllen der Ätzgruben behindern.

Diese Ergebnisse ermöglichen die Fehlersuche beim Wachstum von Graphen auf größeren Flächen und waren die Grundlage für weitere Untersuchungen zum Einfluss von Temperatur und Substrat-orientierung. Zunächst haben wir festgestellt, dass die Graphenqualität auf Ge(110) am höchsten ist, weil dort die Nukleationsdichte die niedrigste ist, woraus sich eine nur geringe Menge an Korn-grenzen ergibt. Diese Erkenntnis rechtfertigt laufende Bestrebungen, das Wachstum auf der nicht standardmäßigen (110)-Orientierung im Reinraum des IHP zu etablieren. Des Weiteren zeigte die Analyse der Proben mit einem Rastertunnelmikroskop und einem Raman-spektrometer, dass nur das Wachstum nahe am Schmelzpunkt des Substrats zu Grapheninseln mit einer geringen Defektdichte führt. Bei verringerter Temperatur war die Graphenqualität begrenzt durch Punktdefekte innerhalb der Grapheninseln, die wir mit unzureichendem katalytischen Ätzen von defekten Kohlenstoffstrukturen am fortwachsenden Graphenrand erklären. Dies bedeutet, dass aktuelle Bestrebungen zur Integration der Graphen-Germanium-Grenzfläche in existierende Technologie in der Tat auf die Entwicklung von Prozessen angewiesen sind, um die Graphenschichten auf die hitzeempfindlicheren Zielwafer zu transferieren.

Ausgehend von der mit dem Graphen/Germanium-System gewonnenen Erfahrung wird in zukünftigen Studien geplant, Graphen auf alternativen CMOS-kompatiblen Substraten zu wachsen und das Potential von weiteren zweidimensionalen Materialien wie hexagonalem Bornitrid zu ergründen. Während diese Untersuchungen zunächst Grundlagenforschung sind und in Laborsystemen ausgeführt werden, hat sich die Nähe zur Technologieabteilung als überaus hilfreich herausgestellt, um geeignete Rahmenbedingungen für die Prozessstufen zu definieren.

we observed the formation of etch pits at almost complete graphene coverage when the growth rate was too low. The kinetic stability of these etch pits can be explained by carbon-germanium bonds at the edges of graphene islands, precluding the free diffusion of substrate to refill the pits.

These findings enable troubleshooting when trying to grow graphene in larger-scale systems and were the basis for a subsequent study on the influence of temperature and substrate orientation. Firstly, we found that the graphene quality on the Ge(110) orientation was the highest because the nucleation density was the lowest, resulting in a low amount of grain boundaries. This result supports ongoing efforts to establish growth on the non-standard (110) orientation in IHP's cleanroom. Secondly, analysis of the samples with a scanning tunneling microscope and a Raman spectrometer showed that only growth near the substrate melting point resulted in graphene islands with low defect density. At reduced growth temperature, the graphene quality was limited by point defects in the graphene islands that we explain by insufficient catalytic etching of defective carbon structures at the growing graphene edge. This means that current efforts to integrate graphene-germanium interfaces into existing technology would indeed rely on the development of processes to transfer the graphene layer onto the more heat-sensitive target wafer.

Based on the experience gained on the graphene/germanium system, in future studies it is planned to try to grow graphene on alternative CMOS-compatible substrates and to evaluate the potential of other two-dimensional materials such hexagonal boron nitride. While these efforts will initially pertain predominantly to the side of basic research and be carried out in lab-scale facilities, the proximity to the technology department is proving highly useful to define proper boundary conditions for the process steps.

Statistische Analyse der Device-to-Device- und Cycle-to-Cycle-Variabilitäten in RRAM-Bauelementen

Statistical Analysis of Device-to-Device and Cycle-to-Cycle Variabilities in RRAM Devices

Die Suche nach dem richtigen statistischen Modell zur Beschreibung der Spannungsverteilung, die für die Programmierung von RRAM-Arrays erforderlich ist, ist eine wichtige Voraussetzung für ein robustes Design von RRAM-basierten Bauelementen.

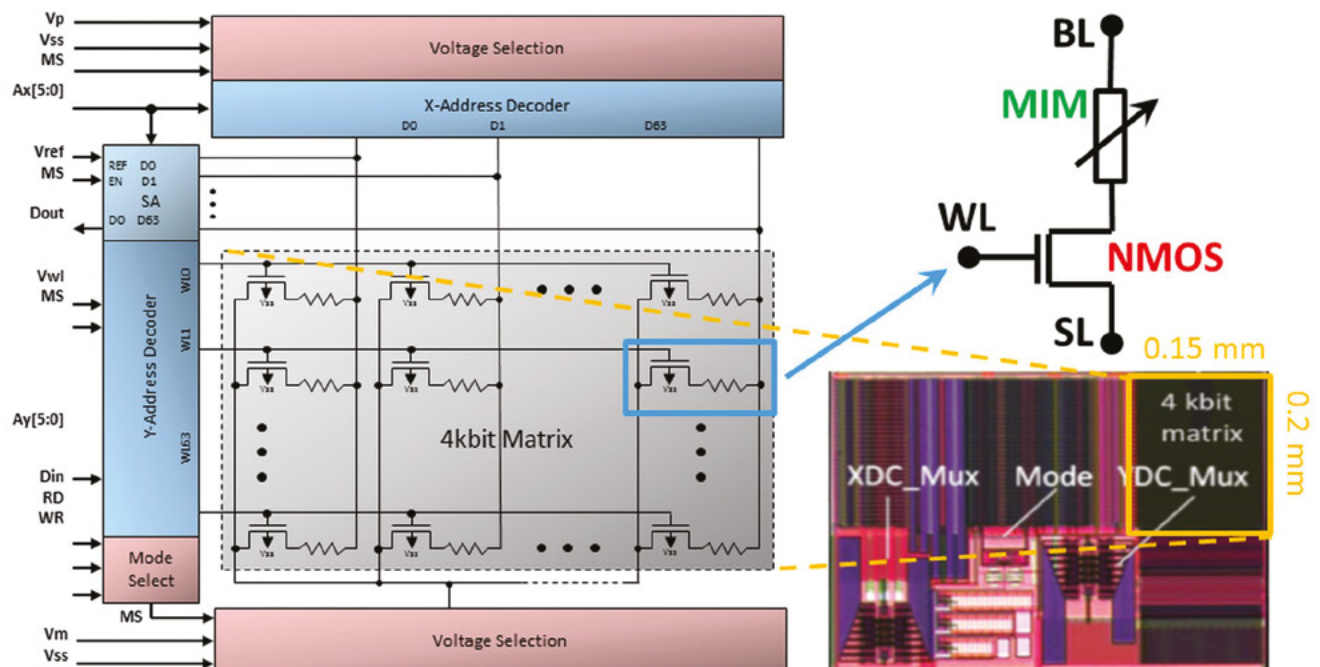
Neuartige Resistive Random Access Memories (RRAMs) sind eine vielversprechende Technologie, die für eingebettete nichtflüchtige Speicher (NVM) auf Mikrokontrollern oder im Bereich der kryptographischen Hardware implementiert werden kann. Darüber hinaus gewinnen RRAMs auch als memristive künstliche Synapsen an Bedeutung, die die Schlüsselkomponenten in hardwarebasierten Künstlichen Neuronalen Netzen (ANN) bilden. Allerdings gibt es noch Hürden zu überwinden, um diese Technologie in die Produktionsreife zu bringen. Der Schaltvorgang von RRAM-Bausteinen basiert auf der stochastischen Natur von resistiven Schaltprozessen (RS), die den Bauelementwiderstand zwischen mehreren Stufen verändern. Daher variieren die programmierten Widerstandszustände und die damit verbundenen RS-Parameter in der Regel in großem Umfang, was die Variabilität zu einem relevanten Thema macht, welches es zu berücksichtigen gilt.

Finding the right statistical model to describe the distribution of voltages required for programming RRAM arrays is a critical requirement that ensures a robust design of RRAM-based devices.

Emerging Resistive Random Access Memories (RRAMs) are a promising technology that can be implemented for embedded non-volatile memory (NVM) applications on microcontrollers or secure products within the cryptographic hardware realm. In addition, RRAMs are also gaining momentum working as memristive artificial synapses, which are the key components in hardware-based artificial neural networks (ANN). However, there are hurdles to overcome to guide this technology to the production level. The operation of RRAM devices is based on the stochastic nature of resistive switching (RS) processes that drastically change the device resistance between several levels. Therefore, the programmed resistive states and their related RS parameters usually vary on a large scale, which makes the variability a relevant issue that has to be addressed.

Abb. 17: Blockschaltbild (links) und Mikroskopieaufnahme (rechts unten) des 4-kBit-RRAM-Arrays und Schema der in das Array integrierten 1T1R-Zellen (rechts oben)

Fig. 17: Block diagram (left) and micrograph (right bottom) of the 4-kbit RRAM array and schematic of the 1T1R cells (right top) integrated into the array



Um dieses stochastische Verhalten gründlich zu untersuchen, müssen zwei Arten von Variabilitäten berücksichtigt werden: die Device-to-Device (DTD) und die Cycle-to-Cycle (CTC) Variabilität. Eine solche statistische Studie wurde unter Verwendung von experimentellen Daten durchgeführt, die während der Programmierung von 100 RRAM-Bausteinen (für die DTD-Analyse) 200 Mal (für die CTC-Analyse) in einem hochohmigen Zustand (HRS) und in einem niederohmigen Zustand (LRS) gesammelt wurden. Um eine genaue Kontrolle des spezifischen Widerstandes der RRAM-Zellen zu erreichen, ist ein optimiertes Programmierverfahren erforderlich. Der inkrementelle Stufenimpuls mit Verifikationsalgorithmus (ISPVA) wurde verwendet, da er sich als eine effektive Strategie zur Reduzierung der Variabilität erwiesen hat. Durch diesen Programmialgorithmus wird bei Setvorgängen (von HRS zu LRS) eine Sequenz von steigenden Spannungsimpulsen auf der Bitleitung (BL) angelegt, während bei Resetvorgängen (von LRS zu HRS) diese Sequenz auf der Quellleitung (SL) angelegt wird. Nach jedem Impuls wird eine Ausleseoperation durchgeführt. Der Programmiervorgang wird gestoppt, wenn der Auslestestrom den entsprechenden Sollwert erreicht. Die charakterisierten Bauelemente sind in der 1-Transistor-1-Widerstands-(1T1R) Architektur aufgebaut, die in 4-kBit-Arrays integriert sind (Abb. 17). Jede Zelle besteht aus einem ausgewählten NMOS-Transistor, hergestellt in der 0,25- μm -CMOS-Technologie des IHP, der in Reihe mit dem resistiven Bauelement, einer Metall-Isolator-Metall (MIM)-Diode verbunden ist. Der Schaltvorgang findet in einer 6 nm dicken Al-dotierten HfO_2 -Schicht statt, die mittels Atomlagenabscheidung (ALD) mit einem Aluminiumgehalt von ca. 10 Prozent abgeschieden wurde.

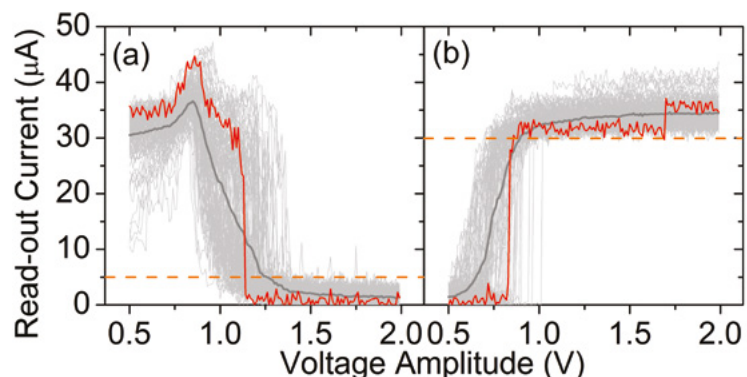
Zunächst wurden die während des ersten Zyklus der Reset/Set-Operationen erhaltenen RS-Spannungsverteilungen im Hinblick auf die DTD-Variabilität in 100-RRAM-Bauelementen untersucht. Die Entwicklung der ausgelesenen Stromwerte, die nach jedem Programmierimpuls während der entsprechenden Spannungsamplituden-Sweeps gemessen wurden, ist in Abb. 18(a) bzw. (b) dargestellt. Die Schaltspannungen wurden berechnet und die statistische Analyse wurde mit der Weibull-Verteilung (WD) durchgeführt, der häufigsten Verteilung, die zur Modellierung dieser Art von Parametern im RRAM-Feld verwendet wird.

In order to study this stochastic behavior thoroughly, two types of variability have to be taken into account: device-to-device (DTD) and cycle-to-cycle (CTC) variability. Such a statistical study was performed by making use of experimental data collected during the programming of 100 RRAM devices (for DTD analysis) 200 times (for CTC analysis) in a high resistive state (HRS) and in a low resistive state (LRS). In order to accomplish an accurate control of the resistivity of the RRAM cells, an optimized programming procedure is required. The incremental step pulse with verify algorithm (ISPVA) was used since it has been shown to be an effective strategy to reduce the variability. By using this programming algorithm, a sequence of increasing voltage pulses is applied on the bit line (BL) during set operations (from HRS to LRS), whereas this sequence is applied on the source line (SL) during reset operations (from LRS to HRS). After every pulse a read-out operation is carried out. The programming operation is stopped when the read-out current reaches the corresponding target value. The samples characterized are 1-transistor-1-resistor (1T1R) RRAM cells integrated in 4-kbit arrays, as shown in Fig. 17. Each cell is constituted by a select NMOS transistor, manufactured in the IHP's 0.25 μm CMOS technology, connected in series to the resistive device, a metal-insulator-metal (MIM) stack placed on the metal line 2 of the CMOS process. The switching process takes place in a 6 nm Al-doped HfO_2 layer deposited by using atomic layer deposition (ALD) with an aluminum content of about 10 %.

First of all, the RS voltage distributions obtained during the first cycle of reset/set operations were studied in terms of DTD variability on 100 RRAM devices. The evolution of the read-out current values measured after each programming pulse during the corresponding voltage amplitude sweeps is shown in Fig. 18(a) and (b), respectively. The switching voltages were calculated and the statistical analysis was performed with the Weibull distribution (WD), the most common distribution used to model this kind of parameters in the RRAM field.

Abb. 18: Entwicklung der Auslestestromwerte während der ISPVA für Reset (a) und Set (b) von 100 Bauelementen (grau), deren Mittelwert (dunkelgrau) und an einem bestimmten Bauelement (rot). Die gestrichelten orangefarbenen Linien stellen die Stromsollwerte dar.

Fig. 18: Evolution of read-out current values during ISPVA for reset (a) and set (b) operations on 100 devices (grey), its average (dark grey) and on one specific device (red). The dotted orange lines represent the target current values.



Wie in Abb. 19 (schwarze Linie) für den eingestellten Betrieb zu sehen ist, passt diese Verteilung nicht genau zu den experimentellen Daten. Daher musste eine andere Alternative untersucht werden. Die Phasentyp-Verteilung (PHD) ermöglicht es, komplexe Probleme mit gut strukturierten Ergebnissen zu modellieren. Die Vielseitigkeit und die Vorteile des PHD können eine bessere Analyse der Spannungsverteilung ermöglichen. Wie in Abb. 19 (grüne Linie) dargestellt, passt die Analyse auf der Basis der PHD viel besser zu den experimentellen Daten als im Fall der WD. Zweitens wurden 200 Reset/Set-Zyklen durchgeführt, um die CTC-Variabilität der RS-Spannungen statistisch zu analysieren. Sowohl für die CTC-Analyse als auch für die DTD-Analyse passt die PHD viel besser zu den RS-Spannungsverteilungen als die in der Literatur am häufigsten verwendete WD-Verteilung.

As it can be seen in Fig. 19 (black line) for the set operation, this distribution does not accurately fit the experimental data. Therefore, another alternative distribution had to be tried. The phase-type distribution (PHD) makes it possible to model complex problems with well-structured results. The versatility and advantages of the PHD can provide a better analysis of the voltages distribution. As shown in Fig. 19 (green line), the analysis based on the PHD fits the experimental data much better than in the case of the WD. Secondly, 200 reset/set cycles were performed to statistically analyze the CTC variability of the RS voltages. As well as for the DTD analysis, the PHD fits the RS voltage distributions much better than the WD, which is most commonly used in the literature.

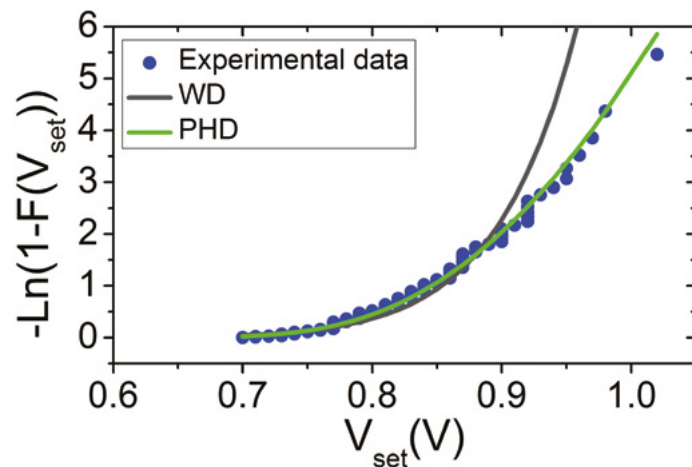


Abb. 19: Statistische Anpassungen der eingestellten Spannungen für die betrachteten 100 RRAM-Bauelemente. Die WD-Anpassung wird durch die schwarze Linie und die PHD-Passung durch die grüne Linie repräsentiert.

Fig. 19: Statistical fits of the set voltages for the 100 RRAM devices under consideration. The WD fit is obtained with the black line and the PHD fit with the green line.



Forschungsfabrik
Mikroelektronik Deutschland
Research Fab
Microelectronics Germany

Forschungsfabrik Mikroelektronik Deutschland – One-Stop-Shop: Von den Grundlagen bis zur Pilotfertigung mikroelektronischer Komponenten

Research Fab Microelectronics Germany – One-Stop-Shop: From the Basics to Pilot Production of Microelectronic Components

Das Leibniz-Institut für innovative Mikroelektronik (IHP) ist seit April 2017 Teil der bundesweit koordinierten Forschungsfabrik Mikroelektronik Deutschland (FMD). Dieses Forschungsnetzwerk ist mit 13 Mitgliedern und mit über 2000 Wissenschaftlerinnen und Wissenschaftlern der größte FuE-Zusammenschluss für die Mikro- und Nanoelektronik in Europa.

Als größter standortübergreifender FuE-Zusammenschluss für die Mikroelektronik vereint die Forschungsfabrik die Expertise der elf Institute des Fraunhofer-Verbunds Mikroelektronik und der zwei Leibniz-Institute – das Ferdinand-Braun-Institut (FBH) in Berlin und das IHP. So werden erstmalig FuE-Dienstleistungen, Anwendungslösungen und neue Technologien in einem hohen technischen Reifegrad für einen breiten Kreis industrieller Kunden entlang der gesamten mikroelektronischen Innovationskette aus einer Hand angeboten.

Since April 2017, the Leibniz Institute for Innovative Microelectronics (IHP) is part of the nationally coordinated Research Fab Microelectronics Germany (FMD). With 13 members and over 2000 scientists, this research network is the largest R&D association for micro- and nanoelectronics in Europe.

As the largest cross-location R&D association for microelectronics, the Research Factory combines the expertise of the eleven institutes of the Fraunhofer Microelectronics Group and the two Leibniz Institutes - the Ferdinand Braun Institute (FBH) in Berlin and the IHP. Thus, for the first time, R&D services, application solutions and new technologies at a high level of technical maturity are offered to a broad circle of industrial customers along the entire microelectronic innovation chain from a single source.

From IDays to Ideas: FMD Innovation Days am IHP
From IDays to Ideas: FMD Innovation Days at IHP





FMD TechPark Treffen am IHP: Prof. Dr. Rolf Kraemer präsentiert das IHP.
FMD TechPark Meeting at IHP: Prof. Rolf Kraemer presents the IHP.

Mit dem Ziel, die Entwicklung, vor allem aber auch die Herstellung und Vermarktung mikroelektronischer Produkte in Deutschland zu fördern, um eine Abwanderung der Kompetenzen in andere Regionen zu verhindern, unterstützt das Bundesministerium für Bildung und Forschung (BMBF) die Forschung und Entwicklung mit rund 350 Millionen Euro bis Ende 2020. Diese Investitionen in die FMD sind die Grundlage für die Zukunftsfähigkeit der angewandten Mikroelektronikforschung in Deutschland. Hierbei handelt es sich vor allem um die Modernisierung der Forschungsausstattung der 13 beteiligten Institute der Fraunhofer-Gesellschaft und der Leibniz-Gemeinschaft. Bis Ende 2019 wurden bereits 157 Anlagen geliefert und sind zum großen Teil betriebsbereit – ein großer Erfolg, der die technologischen Möglichkeiten der Institute bereits stark erweitert.

In den vergangenen zweieinhalb Jahren konnten in Kombination mit der FMD erfolgreiche Projektbeteiligungen etabliert und Aufträge abgeschlossen werden. Für das Jahr 2019 lassen sich Projekte mit einem Volumen von 66,8 Millionen Euro auf Basis der FMD-Investitionen identifizieren. Der Anteil der reinen Industrieprojekte in 2019 liegt bei über 17 Millionen Euro, was die Bedeutung dieser einzigartigen Kooperation der deutschen Mikroelektronikforschung für die Industrie unterstreicht.

Unter dem Motto „From IDay to IDEas“ initiierte die Forschungsfabrik Mikroelektronik Deutschland im September 2019 die zweite Auflage ihrer FMD Innovation Days. Zwei Tage trafen sich Technologieexpertinnen und -experten, Anwenderinnen und Anwender sowie Forschende der Fraunhofer-Gesellschaft und Leibniz-Gemeinschaft im IHP, um sich über die neuesten Entwicklungen zu 5G, Sensorik für autonomes Fahren sowie drahtlose und radarbasierte Lösungen für die

With the aim of promoting the development, but above all the production and marketing of microelectronic products in Germany, in order to prevent the migration of expertise to other regions, the Federal Ministry of Education and Research (BMBF) is supporting research and development with around 350 million euros until the end of 2020. These investments in FMD are the basis for the future viability of applied microelectronics research in Germany. This primarily involves modernizing the research equipment of the 13 participating institutes of the Fraunhofer-Gesellschaft and the Leibniz Association. By the end of 2019, 157 systems had already been delivered and most of them are ready for operation – a great success that is already greatly expanding the technological possibilities of the institutes.

In the past two and a half years, successful project participations have been established and orders have been concluded in combination with FMD. For the year 2019, projects with a volume of 66.8 million euros can be identified on the basis of FMD investments. The share of purely industrial projects in 2019 is more than 17 million euros, which underlines the importance of this unique cooperation of German microelectronics research for industry.

Under the motto “From IDay to IDEas” the Research Factory Microelectronics Germany initiated the second edition of its FMD Innovation Days in September 2019. For two days, technology experts, users and researchers from the Fraunhofer-Gesellschaft and the Leibniz Association met at IHP to discuss the latest developments in 5G, sensor technology for autonomous driving and wireless and radar-based solutions for Industry 4.0. The program on the focus topic “Microwave and Terahertz” offered exciting impulse

Industrie 4.0 auszutauschen. Das Programm zum Fokusthema „Micro-wave und Terahertz“ bot spannende Impulsvorträge aus Wissenschaft und Industrie sowie eine begleitende Ausstellung mit den neusten technologischen Beiträgen der FMD-Mitgliedsinstitute.

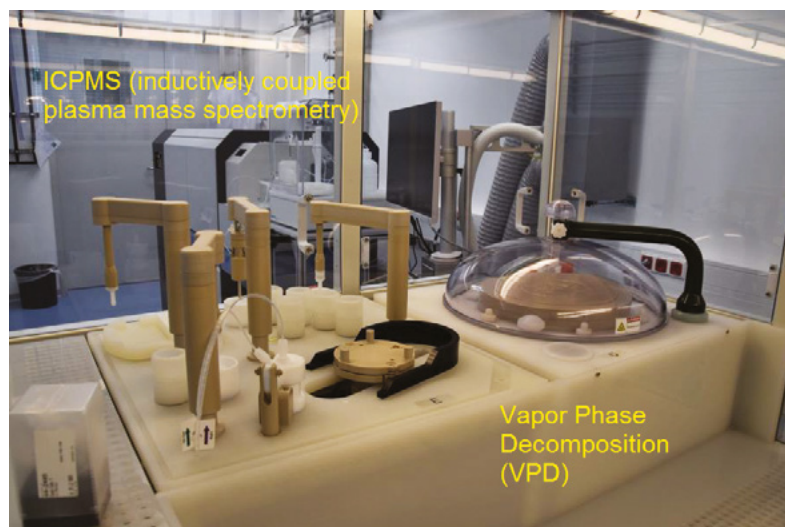
Im Jahr 2020 geht die Forschungsfabrik Mikroelektronik Deutschland in die letzte Aufbauphase über. Dass das neuartige Konzept für die standortübergreifende Zusammenarbeit bereits Erfolg hat, zeigt beispielsweise ein Ende 2019 gestartetes und von der FMD-Geschäftsstelle begleitetes Großprojekt „miniLIDAR“ in Höhe von 5,65 Millionen Euro. Zusammen mit einem Industriepartner, welcher durch die FMD-Geschäftsstelle aktiv angesprochen wurde, sollen hier Komponenten eines miniaturisierten LiDAR für die Robotik entwickelt werden. Beteiligt sind vier FMD-Institute – das FBH in Berlin, das Fraunhofer-Institut für Mikroelektronische Schaltungen und Systeme IMS in Duisburg, das Fraunhofer-Institut für Photonische Mikrosysteme IPMS in Dresden und das Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM in Berlin.

lectures from science and industry as well as an accompanying exhibition with the latest technological contributions of the FMD member institutes.

In 2020, the Research Factory Microelectronics Germany will enter its final phase of development. The success of the novel concept for cooperation across locations is already evident, for example, in a major project “miniLIDAR” launched at the end of 2019 and supported by the FMD office with a budget of 5.65 million euros. Together with an industrial partner, which was actively approached by the FMD office, components of a miniaturized LiDAR for robotics are to be developed here. Four FMD institutes are involved - the FBH in Berlin, the Fraunhofer Institute for Microelectronic Circuits and Systems IMS in Duisburg, the Fraunhofer Institute for Photonic Microsystems IPMS in Dresden and the Fraunhofer Institute for Reliability and Microintegration IZM in Berlin.

Modernisierung der Forschungsausstattung: Anlage für hochempfindliche Verunreinigungsanalyse mittels Gasphasenzersetzung in Kombination mit Massenspektrometrie mit induktiv gekoppeltem Plasma (ICPMS)

Modernisation of research equipment: System for highly sensitive impurity analysis by gas phase decomposition in combination with inductively coupled plasma mass spectrometry (ICPMS)



Das in der ersten Aufbauphase der Forschungsfabrik entwickelte Unterstützungskonzept für Start-ups – der FMD-Space – wurde im Jahr 2019 weiter umgesetzt und in mehreren Pilotprojekten erfolgreich erprobt. Damit ist es gelungen, technologisch orientierten Start-ups die Technologien und Anlagen der Institute in sehr effizienter Weise zugänglich zu machen. Die Start-ups entwickeln gemeinsam mit den Forschenden an den Instituten Demonstratoren ihrer Produktideen.

Das Angebot des FMD-Spaces nutzen beispielsweise die Gründerinnen des Unternehmens „Ghost - feel it“, die „OQmented GmbH“ und die „nxtbase technologies GmbH“. Ende 2019 sicherten sich weitere zwei Projektideen einen Platz im FMD-Space: „Quantune Technologies“ und „Twenty-One Semiconductors“.

The support concept for start-ups - the FMD-Space - developed in the first set-up phase of the Research Fab was further implemented in 2019 and successfully tested in several pilot projects. This has made it possible to make the technologies and facilities of the institutes available to technologically oriented start-ups in a very efficient way. Together with the researchers at the institutes, the start-ups develop demonstrators of their product ideas.

For example, the founders of the company “Ghost - feel it”, the “OQmented GmbH” and the “nxtbase technologies GmbH” use the FMD-Space’s offer. At the end of 2019, another two project ideas secured a place in the FMD-Space: “Quantune Technologies” and “Twenty-One Semiconductors”.



**Forschungsfabrik
Mikroelektronik**
Deutschland





Innovationscampus Elektronik und Mikrosensorik Cottbus

Innovation Campus Electronics and Microsensor Technology Cottbus

Innovationscampus Elektronik und Mikrosensorik Cottbus

Innovation Campus Electronics and Microsensor Technology Cottbus

Das Lausitzer Revier zählt in Deutschland noch immer zu den strukturschwächsten Regionen. Vor allem die ungünstige demographische Entwicklung und die relativ geringen privaten FuE-Aktivitäten belasten das wirtschaftliche Fortkommen. Zur positiven Gestaltung ist es entscheidend, die Innovations- und Wettbewerbsfähigkeit zu steigern, dabei an bestehende Forschungskompetenzen anzuknüpfen und das Potential für technologieorientierte Ausgründungen zu heben.

Mit dem Innovationscampus μ Sensorik sollen erstmals die Kompetenzen der Partner BTU Cottbus-Senftenberg, IHP und FBH sowie Fraunhofer IZM und IPMS synergetisch zusammengeführt werden und die Kooperation gezielt für den Transfer von FuE-Ergebnissen mit breitem gesellschaftlichen Nutzen forciert werden. In enger Orientierung an den Empfehlungen der Kommission „Wachstum, Strukturwandel und Beschäftigung“ soll ein Beitrag zur Erhöhung der Wettbewerbsfähigkeit regionaler Unternehmen geleistet werden. Es sollen direkt und indirekt Arbeitsplätze im Hochtechnologisesektor geschaffen und insbesondere Ausgründungen initiiert und realisiert werden.

The Lausitz region is still one of the structurally and economically weakest regions in Germany. Above all, the negative demographic trend and the relatively low level of private R&D activities are a burden on economic progress. In order to achieve a reversal of this trend, it is crucial to increase innovation and competitiveness, by building on existing research competences and raising the potential for technology-oriented spin-offs.

Within the Innovation Campus Electronics and μ Sensor Technology Cottbus, the competencies of the partners BTU Cottbus-Senftenberg, IHP and FBH as well as Fraunhofer IZM and IPMS are combined synergistically for the first time. The goal of this cooperation is R&D and transfer of R&D results into the private sector on areas with broad social benefit. In close alignment with the recommendations of the Commission "Growth, Structural Change and Employment" a contribution is to be made to increase the competitiveness of regional companies. The goal is the direct and indirect creation of jobs in the high-tech sector and in particular,

• iCampus ist eine Forschungsk Kooperation von vier außeruniversitären Forschungseinrichtungen und der BTU
 • Alle Mitarbeiter über vier Institute bzw. BTU angestellt
 • Alle Partner vor Ort in Cottbus vertreten
 • Projektdauer: 15.11.2019 – 31.12.2021
 • Projektvolumen: ca. 7,5 Millionen Euro

FÜNF PARTNER - EIN CAMPUS

Innovationscampus Elektronik und Mikrosensorik
Innovation Campus Electronics and Microsensor Technology

Multisensor-Condition-Monitoring
 UAV-Platooning
 Mobiles, Ultra-Low-Power-Radarsystem für Medizinanwendungen
 Funkfrontendkonzepte für Low-Power-Sensorknoten
 Entwicklung neuartiger Gassensoren
 Applikationslabor μ -Spektrum

Arbeitsbereiche des Innovationscampus Elektronik und Mikrosensorik
Work areas of the Innovation Campus Electronics and Microsensor Technology

Dabei fokussiert sich der Innovationscampus auf das enorm an Bedeutung gewinnende Feld der Mikrosensoren und darauf aufbauender elektronischer Systeme, die als Sinnesorgane der Digitalisierung bezeichnet werden. Sie bilden, mit intelligenten Auswerte- und Steuerungsalgorithmen sowie breitbandigen Datenkommunikationslösungen, die Basis aller heute bereits adressierten und aller zukünftigen Anwendungsfelder der Digitalisierung.

So breit das Anwendungsfeld von Mikrosensoren ist, so unterschiedlich sind in den meisten Fällen die Anforderungen an deren Funktionalität und Leistungsprofil. „Off-the-shelf“-Lösungen erfüllen gerade für besondere Anwendungen, wie beispielsweise „Smart Farming“, nicht die gestellten Anforderungen. Vielmehr müssen in enger Abstimmung mit dem Anwender applikationsspezifische Lösungen entwickelt werden. Der „Innovationscampus μ Sensorik“ zielt darauf, diesen Bedarf konkret zu erfassen und durch Zusammenführung der Kompetenzen von Universität und außeruniversitären Forschungseinrichtungen zu adressieren.

Zur Umsetzung des vollen Potentials der Transferaktivitäten sowie die produktorientierte bzw. applikationsspezifische Weiterentwicklung der im Rahmen dieses Vorhabens demonstrierten Technologien und damit letztlich auch die Verstetigung des Innovationscampus erfordert weiterführende Aktivitäten, die den zeitlichen und inhaltlichen Rahmen des hier beantragten Projektes überschreiten. In Folgeprojekten sollen im Erfolgsfall die Ergebnisse aus dem hier beantragten Vorhaben weiterentwickelt werden um so den Transfer in die Wirtschaft weiter zu forcieren, wobei insbesondere die Realisierung von Ausgründungen einen Schwerpunkt darstellen wird.

Mit dem Vorhaben wird der Standort Cottbus im Bereich der angewandten Forschung und Entwicklung deutlich gestärkt. Es trägt dazu bei FuE- und Verwertungsaktivitäten von exzellenten außeruniversitären Instituten am Standort Cottbus aufzubauen bzw. auszuweiten. Das IHP ist in fünf Arbeitsbereichen involviert.

spin-offs are to be initiated and realized. The Innovation Campus focuses on the field of micro sensors, which is gaining significant importance, and on electronic systems based on this sensor technology. Micro sensors are recognized as the sensory organs of digitalization. Combined with intelligent evaluation of raw data, control algorithms and broadband data communication solutions, the micro sensors form the back bone of digitalization in many fields of applications already addressed today and in the future.

The area of micro sensor application is very broad, still each specific application differs in detail regarding functionality and performance. "Off-the-shelf" solutions do not meet the requirements, especially for specific applications such as "smart farming". Instead, application-specific solutions must be developed in close cooperation with the end user. The "Innovation Campus μ Sensor Technology" targets to identify requirements and addresses these needs by combining the competencies of the university and non-university research institutions.

In order to realize the full potential of the transfer activities as well as the product-oriented and application-specific advancements of the R&D work demonstrated within the context of this project, further activities are required that exceed the time frame and content of the Innovation Campus project. Promising R&D results from the Innovation Campus projects will be fostered in subsequent projects with the goal to be transferred into applications, in particular with focus on the realization of the spin-offs.

The Innovation Campus project will significantly strengthen Cottbus as a high-tech region for applied R&D. It contributes to establish and extend R&D and transfer activities of excellent non-university institutes in this region. The IHP is involved in five R&D fields of the Innovation Campus project.

IHP Joint Labs

mit



Brandenburgische
Technische Universität
Cottbus - Senftenberg

Sabancı
Universitesi



Technische
Hochschule
Wildau [FH]
Technical University
of Applied Sciences



UNIVERSITY
OF ZIELONA GÓRA

Gemeinsame Labore Joint Labs

Gemeinsame Labore

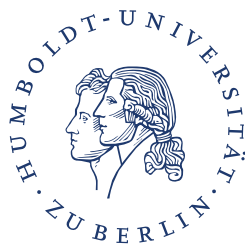
Die Brücken zwischen Forschung und Hochschulen bilden am IHP die neun Joint Labs. In der Leibniz-Gemeinschaft gehörte das IHP zu den ersten Einrichtungen mit dieser Kooperationsform und ist auch jetzt eine der aktivsten. In Potsdam, Cottbus, Wildau und Berlin sowie auf internationaler Ebene in Poznań, Zielona Góra und Istanbul arbeiten Wissenschaftlerinnen und Wissenschaftler des Instituts eng mit Studierenden zusammen. Die Themen der Kooperationen sind strategisch ausgerichtet. Es wird intensiv und erfolgreich zusammen an zahlreichen Forschungsprojekten gearbeitet. Das IHP beteiligt sich sehr aktiv an der Lehre und bei der Betreuung und Begutachtung von Qualifikationsarbeiten der Partnerhochschulen. Die dabei aufgebauten Kontakte helfen signifikant dabei, qualifizierten und motivierten wissenschaftlichen Nachwuchs für das IHP zu gewinnen.

Am 01.07.2019 haben das IHP und die Universität Zielona Góra, Polen das Joint Lab mit dem Titel „Verteilte Messsysteme und drahtlose Sensor-Netzwerke“ eröffnet. Dieses Joint Lab ist das Ergebnis einer langjährigen Zusammenarbeit mit der Universität Zielona Góra. Ein besonderes Highlight des Joint Lab „Photonische Bauelemente & Dünnschichttechnologien“ war die Organisation einer internationalen Sommerschule, die durch die langjährige Kooperation der TH Wildau mit der Universität Rom Tor Vergata und gemeinsam mit dem IHP veranstaltet wurde.

Joint Labs

The bridges between research and universities are built at IHP by the nine Joint Labs. Within the Leibniz- Association, IHP was one of the first institutions with this form of cooperation and is still one of the most active. In Potsdam, Cottbus, Wildau and Berlin as well as on an international level in Poznań, Zielona Góra and Istanbul, scientists of the institute are working closely together with the students. Topics of these cooperations are strategically aligned. There is an intensive and successful team work within numerous research projects. IHP is very active within the teaching as well as the supervision and assessment of qualification theses of the partner universities. Contacts, which have been set up as part of the Joint Labs, have significantly helped to find qualified and motivated professionals for IHP.

On July 1, 2019, IHP and the University of Zielona Góra, Poland opened the Joint Lab entitled "Distributed Measuring Systems and Wireless Sensor Networks". This Joint Lab is the result of a long-term cooperation with the University of Zielona Góra. A special highlight of the Joint Lab "Photonic Devices & Thin Film Technologies" was the organization of an international summer school, which was the result of the long-standing cooperation of the TH Wildau with the University of Rome Tor Vergata and together with the IHP.



Joint Lab IHP < > Universität Potsdam

Entwurf von drahtlosen und eingebetteten Systemen

Wireless and Embedded System Design

Kontakt Contact	Prof. Dr. Milos Krstic (IHP), Prof. Dr. Bettina Schnor (UP)
Partner Partner	Universität Potsdam, Institut für Informatik und Computational Science
Gründung und Eröffnung Opening	2014/2015
Ausgewählte Projekte Selected Projects	DIAMANT: www.diamant-projekt.de , ENROL (DFG)
Internetseite Homepage	www.ihp-microelectronics.com/up

Zu den thematischen Schwerpunkten des Joint Lab gehören die Erforschung und Entwicklung von Methoden und Werkzeugen, die einen effizienten Entwurf hochkomplexer, aber dennoch energieeffizienter und zuverlässiger Chips und Systeme erlauben. Im DIAMANT-Projekt arbeiten die Studierenden an aktuellen Forschungsthemen wie Entwicklung und Test einer Middleware-Plattform für das Internet der Dinge. Das DFG-Projekt ENROL beschäftigt sich mit Fehlertoleranzmethoden für asynchrone Logikentwürfe. Die Forschungsaktivitäten des Joint Lab führten im Jahr 2019 zu zwei veröffentlichten Konferenzbeiträgen, die die Ergebnisse im Bereich der strahlungsharten Lösungen für asynchrone Architekturen zusammenfassen. Darüber hinaus wurden in diesem Jahr drei Bachelorarbeiten der Studierenden der Universität Potsdam im Joint Lab verteidigt. Die Themen befassten sich hauptsächlich mit den für das Projekt DIAMANT relevanten Aspekten des Entwurfs eingebetteter Systeme. Im Bereich der Lehre erhielten die Studierenden in Vorlesungen die Einführung in Hardware- und Systembeschreibungssprachen sowie in die Zuverlässigkeit und Fehlertoleranz. Die Studierenden können dieses Wissen im Hardwarelabor, welches mit modernsten Testgeräten und FPGA-Evaluierungsplattformen ausgestattet ist, vertiefen.

Ein besonderes Highlight des Jahres im Joint Lab war die Organisation des Joint-Lab-PhD-Workshops „Technologies for Efficient Fault Management towards Error-Resilient Electronic Systems“ im März 2019, zusammen mit der BTU Cottbus.

The research and development of methods and tools for supporting an efficient development process of complex energy-efficient and reliable embedded chips and systems are a main focus of the Joint Lab. In the DIAMANT project, students contributed to current research projects, such as Middleware-Platform development and test for the mobile Internet of Things (IoT) applications. The DFG-Project ENROL focuses on fault-tolerant methods for asynchronous logic design. The research activities of the Joint Lab included two published conference papers in 2019, addressing in particular the radiation hard solutions for asynchronous architectures. Moreover, three bachelor theses have been defended in the Joint Lab in this year. The topics are mainly addressing the embedded system design aspects relevant to the project DIAMANT. Another topic of the Joint Lab is teaching. Lectures about reliability and fault tolerance, and introduction to hardware and system description languages were held. Students could strengthen their knowledge in labs, which are equipped with state-of-the-art test devices and FPGA evaluation platforms.

An important highlight of the Joint Lab activity was the organization of the PhD-workshop “Technologies for Efficient Fault Management towards Error-Resilient Electronic Systems” in March 2019 together with the BTU Cottbus.

Blick auf die Vorträge im Rahmen des PhD Workshops im März 2019
View of the lectures within the PhD Workshop in March 2019



Joint Lab IHP < > TH Wildau

Photonische Bauelemente & Dünnschichttechnologien

Photonic Devices & Thin Film Technologies

Kontakt Contact	Prof. Dr. Andreas Mai (IHP), Prof. Dr. Sigurd Schrader (TH Wildau), Dr. P. Steglich (IHP)
Partner Partner	Technische Hochschule Wildau AG für Photonik, Laser- und Plasmatechnologien
Gründung und Eröffnung Opening	2006
Ausgewählte Projekte Selected Projects	BioPIC, HOPBIT, GETiT
Internetseite Homepage	www.ihp-microelectronics.com/thwildau

Das Joint Lab IHP/TH Wildau setzte 2019 die gemeinsamen Arbeiten innerhalb der Kooperation mit dem IHP erfolgreich fort. Die akademische Lehre und Forschung wurden weiter vertieft und bei öffentlichen Auftritten, wie der Wildauer Wissenschaftswoche und Messeauftritten, wie bei der „Sensor & Test“ und dem Mikrosystemtechnik-Kongress (MST), publikumswirksam präsentiert. Die gemeinsamen Lehrveranstaltungen, Laborpraktika und Studentenexkursionen wurden abermals durchgeführt und durch die jährlichen Praktika für Studierende der TH Wildau aus den Bachelor- und Masterstudiengängen ergänzt. In 2019 wurden insgesamt sechs Abschlussarbeiten für Bachelor- und Masterstudenten betreut und unterstützt, was in der langjährigen Kooperation einen neuen Höchstwert darstellt. Das Joint Lab hat verschiedene Forschungsschwerpunkte. Im Bereich der Erforschung von kohlenstoffbasierten Dünnschichttechnologien konnten im Graphen-Netzwerk-Projekt, welches durch die TH Wildau koordiniert wird, neue Projekte, wie das vom Land Brandenburg finanzierte Projekt GETiT, initiiert werden. Zudem konnten die diagnostischen und metrologischen Verfahren zur Charakterisierung dieser Kohlenstoffschichten weiterentwickelt werden. Ein weiteres Forschungsgebiet ist die Entwicklung von anwendungsspezifischen photonischen Bauelementen und insbesondere hybriden Silizium-Organik-Technologien, die neue Anwendungen in der Sensorik und neuartige Kommunikationstechnologien ermöglichen. Das landesfinanzierte HOPBIT-Projekt zwischen der TH Wildau und dem IHP wurde im Joint Lab erfolgreich abgeschlossen und ein neuartiges Silizium-Organik-Hybrid-Bauelement demonstriert, das auf dem sogenannten quadratischen elektrooptischen Effekt (Kerr-Effekt) beruht. Nachfolgeprojekte auf europäischer Ebene (BioPIC) wurden bereits initiiert und werden die erfolgreiche Kooperation auch zukünftig stützen. Ein besonderer Höhepunkt war die internationale Sommerschule, die durch die langjährige Kooperation der TH Wildau mit der Universität Rom Tor Vergata und gemeinsam mit dem IHP veranstaltet wurde.

The Joint Lab IHP/UAS Wildau successfully continued the joint work within the cooperation with the IHP. Academic teaching and research was further intensified and the scientific results were presented at public events such as the Wildau Science Week and “Sensor & Test” as well as the Microsystems Technology Congress (MST) in Berlin. The joint courses, laboratory internships and student excursions were continued and supplemented by the annual internships for students of the UAS Wildau from the Bachelor and Master courses. In 2019, a total of 6 theses for Bachelor and Master students were supervised and supported, which represents a new record in the longstanding cooperation. The Joint Lab has various research foci. In the field of research of carbon-based thin-film technologies, new projects such as the project GETiT, which is financed by the state of Brandenburg, were initiated and the Graphene Network project, which is coordinated by the UAS Wildau was continued. In addition, the diagnostic and metrological methods for characterizing these carbon layers were further developed. Another research area is the development of application specific photonic devices and especially hybrid silicon-organic technologies which enable new applications in sensor technology and novel communication technologies. The state-financed HOPBIT project realized by UAS Wildau and IHP was successfully completed and a novel silicon-organic hybrid device based on the so-called quadratic electro-optical effect (Kerr effect) was demonstrated. Follow-up projects on European level (BioPIC) have already been initiated and will continue to support the successful cooperation in the future. A special highlight was the international summer school, which was organized within the framework of the long-standing cooperation of UAS Wildau with the University of Rome Tor Vergata and together with the IHP.



Joint Lab IHP < > HU Berlin

Drahtlose Breitbandkommunikationssysteme

Wireless Communication Systems

Kontakt Contact	Prof. Dr. Eckhard Grass (IHP), Dr. Frank Winkler (HU Berlin)
Partner Partner	Humboldt-Universität zu Berlin, Institut für Informatik
Gründung und Eröffnung Opening	2011/2012
Ausgewählte Projekte Selected Projects	maximumMIMO: www.wireless100gb.de , ParSec: www.parsec-projekt.de , 5GENESIS https://5genesis.eu/
Internetseite Homepage	www.ihp-microelectronics.com/hu

Innerhalb des Joint Lab wird in der Lehre im Modul *Drahtlose Breitbandkommunikation* auf Grundlagen der Nachrichtentechnik sowie auf spezielle aktuelle Entwicklungen (z. B. Mobilfunkstandard 5G) eingegangen. Der wachsende Anteil an Smartphones führt zu einem rasanten Anstieg der notwendigen Übertragungsraten für mobile Endgeräte. Ausgehend von den Kanaleigenschaften werden Algorithmen, Architekturen und Implementierungsaspekte für drahtlose Kommunikationssysteme mit höchsten Datenraten erörtert und den Studierenden vermittelt. Aus Forschungsprojekten zur 5. Generation Mobilfunk (5G) fließen Ergebnisse direkt in die Lehre ein.

Neben der Lehre charakterisieren Forschungsprojekte die Arbeit des Joint Lab. Im Jahr 2019 wurde die Arbeit an dem DFG-Projekt maximumMIMO-II erfolgreich abgeschlossen. In diesem Projekt ging es um die Erhöhung der spektralen Effizienz durch den Einsatz von massive-MIMO-Technologien und hochauflösender phased-array Antennentopologie. Im Rahmen dieses DFG-Projekts wurden 2018/19 in der Antennenmesskammer des IHP umfangreiche Übertragungsexperimente durchgeführt, welche die Umsetzbarkeit der theoretischen Ergebnisse bestätigt haben.

In einer Masterarbeit wurde die Anwendbarkeit des Line-of-Sight MIMO-Prinzips für WLAN-Frequenzen bei 2,4 GHz und 5 GHz untersucht und experimentell nachgewiesen. Eine entsprechende Veröffentlichung ist in Vorbereitung.

Im Herbst 2019 wurde ein weiteres DFG-Projekt mit dem Akronym AgileHyBeams bewilligt. In diesem Projekt werden die grundlegenden Arbeiten aus dem maximumMIMO-Projekt für Hybrid-Beamforming-Verfahren weiterentwickelt.

Der Aufbau und Betrieb eines 5G-Testbeds vor dem Hauptgebäude der Humboldt-Universität Berlin im Rahmen der gemeinsamen Arbeit im H2020-Projekt 5GENESIS war ein weiterer wichtiger Meilenstein. Gemeinsam mit dem FhG-FOKUS wurden im Oktober 2019 Messungen zu spezifischen Aspekten der 5G-Technologie durchgeführt. Das Ziel des Aufbaus bestand u. a. darin, die Effizienz von Edgecomputing zur Bereitstellung von medialen Inhalten mit geringen Latenzen für große Menschenmengen auf kleinstem Raum nachzuweisen. Vom Lehrstuhl Technische Informatik der Humboldt-Universität wurden in diesem Kontext Aspekte der Anonymisierung und Wahrung der Privatsphäre bearbeitet.

One main aspect of the Joint Lab is teaching a Masters Course on the basics of communications engineering as well as recent developments and standards (for example cellular network standards such as 5G). The growing percentage of smartphones and other wireless devices results in a dramatic increase of required data rate. Algorithms, architectures, and implementation aspects of wireless communication systems are presented based on wireless channel characteristics and introduced to the students. Results of projects on the development of the 5th Generation of Mobile Communication Systems (5G) are directly used in the lectures.

Another aspect is the cooperative work in research projects. The DFG-Project maximumMIMO-II, which concentrates on increasing the spectral efficiency using massive MIMO technology in conjunction with high-resolution phased array antenna topologies, was successfully finalized. In the context of the DFG project maximumMIMO-II, using the anechoic chamber of IHP, extensive MIMO transmission experiments were conducted, proving the feasibility of the theoretical results. In the context of a Master Thesis, the applicability of the Line-of-Sight MIMO principle to WLAN systems operation in the 2.4 and 5 GHz ISM bands was investigated and successfully demonstrated. A publication of the results is in preparation.

In fall 2019, another DFG Project with the acronym AgileHyBeams was granted. In the context of this project, the underlying results of project maximumMIMO will be further enhanced for Hybrid-Beamforming applications.

The construction and operation of a 5G-Testbed at the main building of Humboldt-University within the H2020 Project 5GENESIS was another important milestone. Together with the FhG-FOKUS Institute, we conducted measurements on specific aspects of the 5G-technology. One goal of the testbed was to verify the efficiency of edge-computing for delivering media contents with low latency for large crowds. The Chair Technische Informatik at Humboldt University investigated and contributed aspects of anonymization and protection of privacy in this context.

Joint Lab IHP < > UZ

Verteilte Messsysteme und drahtlose Sensor-Netzwerke Distributed Measurement Systems and Wireless Sensor Networks

Kontakt Contact	Dr. Krzysztof Piotrowski (IHP), Prof. Dr. Ryszard Rybski (UZ)
Partner Partner	University of Zielona Góra
Gründung und Eröffnung Opening	2019
Ausgewählte Projekte Selected Projects	SmartGrid Plattform, SmartRiver
Internetseite Homepage	www.ihp-microelectronics.com/en/joint-labs/university-of-zielona-gora/

Dieses Joint Lab untersucht alle Aspekte der praktischen Ansätze der verteilten Messsysteme. Solche Messsysteme beinhalten einen eingeschränkten Teil, der üblicherweise als drahtloses Sensornetzwerk (WSN), Internet der Dinge (IoT) oder cyber-physikalisches System bekannt ist (CPS). Dieses Sensor- und Aktuator-Netzwerk wird in der überwachten Umgebung installiert, interagiert mit dieser Umgebung und kommuniziert mit dem leistungsfähigeren Teil des Messsystems, welches sich z. B. in der Cloud befindet. Die Kombination dieser zwei Teile erlaubt Anwendungen in Bereichen wie Umweltmonitoring, Smart Grid, Smart City und Ähnlichen. Solche Anwendungen bearbeiten sehr große Datenmengen aus verschiedenen Quellen und von verschiedenen Besitzern. Diese brauchen Zuverlässigkeit und Sicherheit, welche zusammen mit einer weiteren und wichtigen Eigenschaft von verteilten Systemen – der Verfügbarkeit – die Entwicklung von solchen Messsystemen nicht trivial machen.

Dieses Joint Lab ist ein Ergebnis einer schon länger existierenden Zusammenarbeit mit der Universität Zielona Góra. Die Kooperation wurde im Februar 2016 vertraglich fixiert. Die Kooperation zeichnet sich durch gemeinsame Vortrags- und Lehraktivitäten sowie fachspezifische Projekte aus.

Im Rahmen der Zusammenarbeit wurden seit dem Jahr 2018 ein gemeinsames INTERREG-Projekt (SmartGrid Plattform) schon finalisiert und ein weiteres ist in Bearbeitung (SmartRiver).

Es gibt auch weitere Forschungsprojekte, die in dem Themenbereich realisiert werden (EU H2020 – ebalanceplus, BMBF – AMMOD, INTERREG – SpaceRegion). Im Rahmen der Kooperation entstanden seit dem Jahr 2018 vierzehn Bachelorarbeiten und vier Masterarbeiten.

This Joint Lab focuses on all the aspects related to the practical approaches of distributed measurement systems. Such measurement systems involve a constrained part usually known as wireless sensor network (WSN), Internet of Things (IoT) or cyber-physical system (CPS). The sensor and actuator network installed within the monitored environment interacts with it and communicates with the other, more powerful part of the measurement systems located, e.g., in the cloud. Combination of these two parts allow implementing applications in the area of environmental monitoring, smart grid, smart city and similar. All these application types handle huge amounts of data from different sources and owned by different parties. They require reliability and security, and together with another feature important in distributed systems – availability – make the design of such measurement systems far from trivial.

This Joint Lab is the result of an already longer existing cooperation with the University of Zielona Góra. The cooperation was contractually fixed in February 2016. The cooperation is characterized by joint lecture and teaching activities as well as subject-specific projects.

Within this cooperation, since the year 2018, we have already realized one INTERREG Project (SmartGrid Plattform) and another one is currently under processing (SmartRiver).

There are also further research projects realized in this area (EU H2020 – ebalanceplus, BMBF – AMMOD, INTERREG – SpaceRegion). Within this cooperation 14 bachelor theses and 4 master theses have been realized since 2018.

Der Prosumer-Block - Teil des SmartGrid-Emulators, der im Rahmen des Joint Lab entwickelt wird
The Prosumer Block - part of the SmartGrid Emulator, which is developed within the Joint Lab



Joint Lab IHP < > BTU-CS

Zuverlässige Sensor-Netzwerke

Dependable Sensor Networks

Kontakt Contact	Prof. Dr. Peter Langendörfer (IHP), Prof. Dr. Michael Hübner (BTU Cottbus-Senftenberg)
Partner Partner	BTU Cottbus-Senftenberg
Gründung und Eröffnung Opening	2014 gegründet, offizielle Eröffnung 2015 (Frühjahr)
Ausgewählte Projekte Selected Projects	ICampus: https://www.b-tu.de/icampus/ Mittelstand 4.0-Kompetenzzentrum Cottbus https://www.kompetenzzentrum-cottbus.digital/
Internetseite Homepage	www.ihp-microelectronics.com/btu

Dieses Joint Lab untersucht zuverlässige und sichere verteilte Systeme mit einem Schwerpunkt auf zeitkritischen Systemen. In den vergangenen Jahren sind verteilte Systeme und sensorbasierte Netze in den weltweiten Fokus des Forschungsinteresses gerückt. Solche Systeme bestehen aus Computern, Netzwerkverbindungen und werden zur Kontrolle und Signalverarbeitung in realen Umgebungen eingesetzt wie beispielsweise in Anwendungen von Smart Power Grids, Flugsicherheitskontrolle, der Steuerung von Fahrzeugen, in medizinischen Anwendungen und im Umweltmonitoring. In der Literatur werden sie auch als Cyber Physical Systems bezeichnet. Die Systemumgebungen sind typischer Weise durch hohe Realzeitanforderungen und durch die Notwendigkeit charakterisiert, Ausnahmezustände und Fehler in sicherheitskritischen Anwendungen zu bearbeiten. Gleichzeitig werden die Zuverlässigkeitsanforderungen an verteilte Computersysteme immer höher. Die Fehlerbehandlung in solchen Systemen verursacht einen signifikanten zusätzlichen Stromverbrauch und bedarf zusätzlicher Hardware, insbesondere, wenn die Fehlerbehandlung in extrem kurzer Zeit, z. B. einem Clockzyklus, erfolgen muss. Es existieren partiell konkurrierende Herausforderungen: Einerseits muss ein ausreichendes Niveau an Zuverlässigkeit mit minimalem Aufwand erreicht werden, andererseits müssen Schutzfunktionen für die Sicherheit realisiert werden, sodass die Systemfunktion sowohl unter Fehlerbedingungen als auch unter Angriffsbedingungen abgesichert ist.

In 2019 wurden im Rahmen des Innovationscampus μ Sensorik zwei Teilprojekte ForTune und Upwards mit starker Beteiligung des Joint Lab eingeworben. Erste Arbeiten wurden bereits begonnen.

Seit November 2017 ist das Joint Lab im Mittelstand 4.0-Kompetenzzentrum Cottbus aktiv und unterstützt Unternehmen in Brandenburg bei der Digitalisierung. Eine Fortführung über das Jahr 2020 hinaus ist geplant und sieht eine Verzahnung mit dem Projekt ForTune vor.

The Joint Lab focuses on the dependability and security of distributed computer systems with an emphasis on the role of timing constraints. In recent years, the technology of distributed computer- and sensor-based systems has become a worldwide focus of research. Such systems incorporate computers and computer networks that perform control and signal processing in a real-world environment, recently also labelled as cyber physical systems. The real-world environment in which these systems function is typically characterized by real-time constraints and by the need to handle exceptional conditions and errors in safety-critical applications. At the same time, reliability requirements for distributed computer systems are constantly growing. Error management in these systems generally induces considerable power-consumption and hardware overhead, especially if the error management has to be performed in a short time such as a single clock cycle (e.g., based on "hot" backup elements). The emerging challenge is two-fold. First, error management must be performed at minimum cost and overhead. Second, security aspects may have a further impact, requiring system design approaches that consider dependability and security in close combination. Essentially this means that critical system functions must be secured even under error conditions and in case of attacks by various mechanisms.

In 2019 the two projects ForTune and Upwards with a strong participation of the Joint Lab were granted. First steps towards system specifications have been done already.

Since November 2017 the Joint Lab is an active part of the Mittelstand 4.0-Kompetenzzentrum Cottbus, supporting companies in Brandenburg when it comes to digitalization. It is also planned to continue this initiative in upcoming years and to partially combine it with the iCampus project ForTune.

Betrachtetes Beispielsystem: Fünfachfräszentrum mit Andronic 2060-CNC-Steuerung
Sample system used for experiments: 5 axis milling system with an Andronic 2060 CNC control



Joint Lab IHP < > PUT

Połączyć – Verbinden – Interfacing

Połączyć – Verbinden – Interfacing

Kontakt Contact	Dr. Wolfgang M. Klesse (IHP), Prof. Dr. Ryszard Czajka (PUT)
Partner Partner	Poznań University of Technology (PUT), Institute of Physics
Gründung und Eröffnung Opening	2014
Ausgewählte Projekte Selected Projects	Surface Science on Ge-based materials, Development of germanium-based plasmonics nanoantennas
Internetseite Homepage	www.ihp-microelectronics.com/put

Unter dem Motto „Połączyć-Verbinden-Interfacing“ verfolgt das gemeinsame Labor IHP/PUT das Ziel, grenzüberschreitend den Austausch zwischen Studenten und jungen Wissenschaftlern aus Deutschland und Polen zu fördern. Die Zusammenarbeit zwischen der Poznań University of Technology und dem IHP stellt im Ausbildungsbereich eine ideale Plattform dar, um bereits im Studium einen Einblick in die Materialforschung im Bereich der modernen Siliziummikroelektronik zu gewähren. Praktika und Abschlussarbeiten von PUT-Studenten am IHP werden gefördert, um erste Erfahrungen in wissenschaftlicher Arbeit in diesem Bereich zu sammeln.

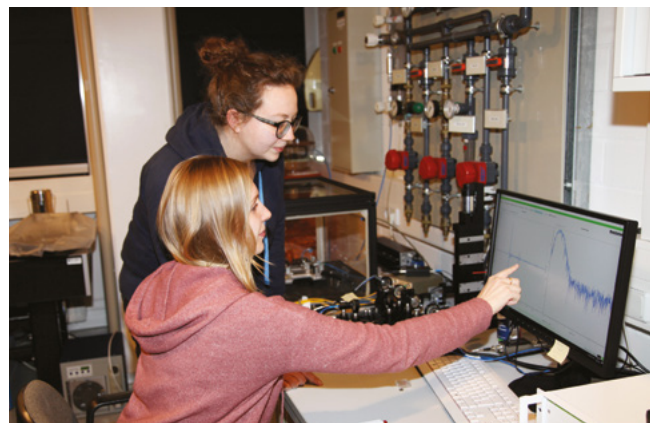
Zurzeit werden zwei verschiedene Themenbereiche innerhalb des Joint Lab verfolgt. Erstens, die langjährige Erfahrung und Expertise der PUT in Ultra-Hoch-Vakuum-Technik und Rastertunnel-Mikroskopie in Kombination mit der Oberflächen-Clusteranlage des IHP bieten spannende Anknüpfungspunkte zu aktuellen GeSn-Oberflächenstudien am IHP und zweitens erfordert die Entwicklung von CMOS-kompatibler Plasmonik optimierte Materialeigenschaften (z. B. hochdotiertes Germanium mit hoher Mobilität und die Erforschung von Nanostrukturen mit unterschiedlichen Geometrien). Die Kombination des Fachwissens vom IHP in der Halbleiterverarbeitung und vom PUT in der Nanofabrikation bietet die Grundlage zur gemeinsamen Entwicklung von Plasmonik-Nanoantennen auf Germaniumbasis, die eine verbesserte Terahertz-Spektroskopie organischer Moleküle für Anwendungen in der Biosensorik versprechen.

Under the motto “Połączyć-Verbinden-Interfacing”, the joint laboratory IHP/PUT pursues the goal of promoting cross-border exchange between students and young scientists from Germany and Poland. The cooperation between the Poznań University of Technology and IHP provides an ideal platform for students to gain insight into material science for modern silicon microelectronics. Internships and master/bachelor theses of PUT students are supported to gain first-hand scientific experience in the field at IHP.

Currently two different fields of research are pursued within the IHP/PUT joint lab. First, the many years of experience and expertise of PUT in ultra-high-vacuum technology and scanning tunneling microscopy in combination with the IHP's surface-science-cluster offer exciting links to current GeSn surface science at IHP.

Second, the development of CMOS-compatible plasmonics requires excellent material properties, such as highly doped germanium with high mobility, and the exploration of nanostructures of different geometries. The combination of expertise of IHP in semiconductor processing and of PUT in nanofabrication are leveraged towards the development of germanium-based plasmonics nanoantennas that enable enhanced terahertz spectroscopy of organic molecules, toward applications in biosensing.

Elena Hard (IHP) und Agnieszka Wiciak (PUT) bei gemeinsamen Messungen am THz-Spektrometer im THz-Labor des IHP
Elena Hard (IHP) and Agnieszka Wiciak (PUT) together performing THz Spectrometry in IHP's THz laboratory



Joint Lab IHP < > TU Berlin

Bioelektronik

Bioelectronics

Kontakt Contact	Prof. Dr. Mario Birkholz (IHP), Prof. Dr. Peter Neubauer (TU Berlin)
Partner Partner	Technische Universität Berlin, Institut für Biotechnologie
Gründung und Eröffnung Opening	2012/2013
Ausgewählte Projekte Selected Projects	Photonische Biosensorik, Zellseparation
Internetseite Homepage	www.ihp-microelectronics.com/jlbioelectronics

Lebende biologische Zellen sind im Allgemeinen von einer Wolke elektrisch geladener Ionen umgeben oder tragen diese auf ihrer Oberfläche – das gilt für die Zellen unseres Körpers wie auch für Mikroorganismen und Einzeller in ihren wässrigen Lebensumgebungen. Auf diese Weise sind Zellen der Beeinflussung durch elektrische Felder zugänglich, mit denen sie wie mit einer „unsichtbaren Pinzette“ in einer Lösung bewegt werden können.

Im laufenden Projekt zur „Entwicklung eines Mikroelektronikchips für die Zellseparation“ macht man sich diese Eigenschaft zunutze. Mit Hilfe des Phänomens der Dielektrophorese (DEP) sollen die Strömungspfade biologischer Zellen in Mikrofluidikkanälen so beeinflusst werden, dass eine Separation nach elektrischen Eigenschaften möglich ist. Die in Bioprozessen auftretenden heterogenen Zellensembles können auf diesem Wege getrennt werden.

Konkret befasst sich das Projekt mit der Separation von Mikroalgen, die gerade in der Bioprozesstechnik als Produzenten von omega-3- und omega-6-Fettsäuren von großem Interesse sind. Während das IHP mit der Chipfertigung befasst ist, wird der Schaltkreis des DEP-Generatorchips von der TUB-Arbeitsgruppe um Prof. Roland Thewes entworfen. Getestet wird die Zellseparation in der Bioverfahrenstechnik der TUB, wo in 2019 zum ersten Mal der DEP-Effekt für zwei neue Arten von Mikroalgen demonstriert wurde.

Im DFG-geförderten Projekt MRR-DEP zielen wir darauf ab, die Nachweisgrenze photonischer Biosensoren, die als Mikroring-Resonatoren (MRR) funktionieren, durch eine Kombination mit Dielektrophorese (DEP) zu verbessern. In diesem Fall besteht der Plan darin, nicht biologische Zellen, sondern biologische Moleküle mit der DEP zu manipulieren. Durch Anwenden dieser Kraft in MRR-Sensoren wollen wir die gewünschten Analyten in der Lösung zur Sensoroberfläche hin bewegen und so die Diffusionsrate und die Kinetik des Sensors erhöhen.

Im Jahr 2019 wurden die Sensorchips am IHP mit der SG25 PIC-Technologie entworfen und erfolgreich hergestellt. In Zusammenarbeit mit der Universität Edinburgh wurden die Biosensor-Chips anschließend gepackaged und in ein Gehäuse für analytische Messungen integriert.

Living biological cells are generally surrounded by a cloud of charged electrical ions or bear them on their surface, which holds for both the cells of our body as well as for single-cell organisms in their aqueous environments. Accordingly, cells can be affected by external electrical fields and may be handled by them like by “invisible tweezers”.

These properties are utilized in the running project “Development of a microelectronic chip for cell separation”. Streaming paths of biological cells in microfluidic channels are to be affected by the phenomenon of dielectrophoresis (DEP) in such a way that a separation by electrical properties is enabled. It should be possible to separate the heterogeneous cell ensembles as they typically occur in biotechnological processes.

Specifically, the project deals with the separation of microalgae, which are of great interest in bioprocess technology as producers of omega-3 and omega-6 fatty acids. While the IHP is involved in chip production, the circuit of the DEP generator chip is designed by the TUB working group coordinated by Prof. Roland Thewes. The cell separation is tested in the TUB’s bioprocess engineering department, where the DEP effect was demonstrated for the first time in 2019 for two new types of microalgae.

In the DFG-funded project MRR-DEP we aim to improve the detection limit of photonic biosensors that function as microring resonators (MRR) by combining them with dielectrophoresis (DEP). In this case the plan is to manipulate not biological cells, but biological molecules with DEP. By applying this force in MRR sensors, we aim to move the desired analytes in the solution towards the sensor surface, thereby increasing the diffusion rate and kinetics of the sensor.

In 2019, the sensor chips were designed and successfully manufactured at IHP using SG25 PIC technology. In collaboration with the University of Edinburgh the biosensor chips were then integrated into a package for analytical measurements.

Joint Lab IHP < > Sabanci University

More-than-Moore

More-than-Moore

Kontakt Contact	Dr. Mehmet Kaynak (IHP), Prof. Yasar Gurbuz (Sabanci University)
Partner Partner	Sabanci University, Istanbul
Gründung und Eröffnung Opening	2014
Ausgewählte Projekte Selected Projects	MtM RD
Internetseite Homepage	www.ihp-microelectronics.com/sabanci

Das gemeinsame Labor bündelt das Know-how der beiden akademischen Institutionen. Der Fokus liegt auf der Erforschung und Entwicklung von integrierten Millimeterwellen-Schaltkreisen. Das Hauptziel besteht darin, die Forschungskapazitäten durch einen komplementären Forschungsansatz zu erweitern und die internationale Sichtbarkeit zu erhöhen. Seit 2014 hatten mehr als 45 Studierende der Universität Sabanci die Möglichkeit, ihre Praktika am IHP zu absolvieren. Einige von ihnen schließen an ihr erfolgreiches Praktikum die Promotion am IHP an. Sie alle leisten einen wesentlichen Beitrag zu den gemeinsamen Forschungsarbeiten. Dem Joint Lab ist es gelungen, Mittel der Türkischen Anstalt für Wissenschaftliche und Technologische Forschung TUBITAK zur Finanzierung der Kooperation und zur gemeinsamen Entwicklung von RFMEMS-Technologien zu erhalten. Die Joint-Lab-Kooperation beinhaltet mittlerweile nicht mehr nur den Austausch von Studierenden, sondern auch eines leitenden Wissenschaftlers. Im Sommer 2019 haben 11 Studierende der Sabanci-Universität ihr Praktikum am IHP absolviert (siehe Abbildung). Aus der Forschung, die sie während des Praktikums durchgeführt haben, haben sie als Koautoren zu einer akademischen Publikation beigetragen.

The Joint Lab bundles the expertise of both academic institutions. The focus is on the exploration and development of mm-wave integrated circuits. The main objective is extending the research capabilities by using a complementary research approach and increasing international visibility. Since 2014, more than 45 undergrad and grad students from Sabanci University have had the opportunity to perform their internships at IHP. They have provided significant contributions to the joint research, with contributions to the academic publications during their bachelor study. Some of the students are continuing their PhD studies at IHP after their successful internship period. The Joint Lab has succeeded in receiving funds from the Turkish Government funding agency, TUBITAK, for cooperation and joint development on RFMEMS technologies. Today, the Joint Lab cooperation is not only based on student exchange, but also on exchange at the senior researcher level. During the summer of 2019, 11 students from Sabanci University have performed their internship at IHP (see Figure). Out of the research they have done during the internship, they have contributed to an academic publication as coauthors.



Studierende der Sabanci-Universität
Students from the Sabanci University

Joint Lab IHP <> TU Berlin

Siliziumphotonik

Silicon Photonics

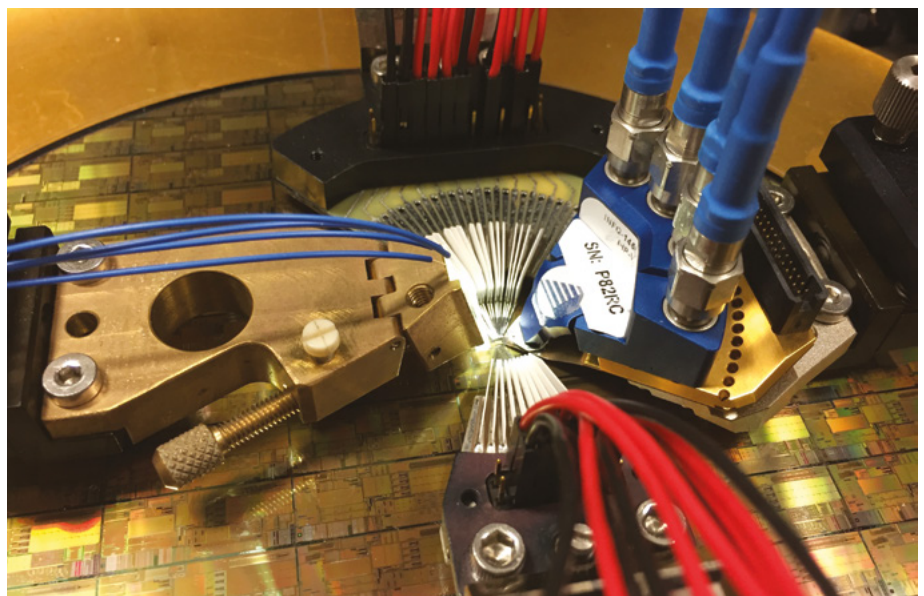
Kontakt Contact	Prof. Dr. Lars Zimmermann (TU Berlin / IHP)
Partner Partner	Technische Universität Berlin, Institut für Hochfrequenz- und Halbleiter-Systemtechnologien
Gründung und Eröffnung Opening	Juni 2010
Ausgewählte Projekte Selected Projects	DFG-SFB787, BMBF-PEARLS, EU-H2020-DIMENSION
Internetseite Homepage	www.ihp-microelectronics.com/jlphotonics

Die Silizium-Photonik hat sich in den vergangenen Jahren zu einer Schlüsseltechnologie der optischen Kommunikation entwickelt. Die wichtigsten Anwendungen sind hier im Bereich Datenzentrum und Metronetze angesiedelt. Einen Schwerpunkt der gegenwärtigen Forschung und Entwicklung bildet insbesondere die Vereinigung von Silizium-IC-Elektronik mit integrierter Optik. Die Entwicklung der photonischen BiCMOS-Technologie des IHP erfolgt in enger Kooperation mit der TU Berlin. Im gemeinsamen Joint Lab profitiert das IHP von dem verfügbaren photonischen Know-how, die TU Berlin erhält für ihre photonischen Forschungen und Entwicklungen Zugang zu den IHP-Technologien.

Es besteht eine enge Kooperation mit international führenden Einrichtungen und Forschergruppen auf dem Gebiet der Silizium-photonik. Ausdruck dafür ist die Zusammenarbeit in zahlreichen Photonik-Projekten. Neben den Forschungsaktivitäten verbessert das Joint Lab Siliziumphotonik auch die akademische Anbindung des IHP. Das Joint Lab ist mit zwei Vorlesungen und Projektlaboren an der TU Berlin vertreten. Außerdem werden zahlreiche Studien-, Bachelor-, Master- und Doktorarbeiten bis zum erfolgreichen Abschluss betreut.

Silicon photonics is becoming a key technology in optical communications for deployment in high-throughput networks such as datacenters or in the metro area. Present developments focus in particular on the convergence of silicon IC technology and integrated optics. In order to develop IHP's photonic BiCMOS technology, a close collaboration with the TU Berlin has been established. In the Joint Lab, IHP benefits from the photonics know-how available in Berlin, while Berlin gains access to the technology of IHP for photonic research purposes.

Our work is closely linked to top-level research in this area, which is reflected by the cooperation in a considerable number of international and national projects with the focus on photonics. In addition to extensive research activities the Joint Lab actively links IHP to academia. Currently, two courses and project labs at TU Berlin are provided. A considerable number of training, Bachelor, Master and PhD theses are conducted in the frame of the Joint Lab.



Charakterisierung integrierter Empfänger
Integrated receiver characterization



Publikationen

Publications

Erschienenene Publikationen

Published Papers

- (1) **Evaluation of the ECDSA IHP Hardware Accelerator**
M. Aftowicz, D. Klann, I. Kabin, Z. Dyka, P. Langendörfer
Proc. 31st Crypto Day Matters 2019, (2019)
- (2) **Design of Planar Waveguide Transition and Antenna Array Utilizing Low-Loss Substrate for 79 GHz Radar Applications**
W. Ahmad, H.J. Ng, D. Kissinger
Proc. IEEE Radio and Wireless Week (RWW 2019), (2019)
- (3) **Planar Millimetre-Wave Waveguide Transition for Material Characterization at 79 GHz**
W. Ahmad, T. Inoue, D. Kissinger, H.J. Ng
Proc. 49th European Microwave Conference (EuMC 2019), 356 (2019)
- (4) **A Compact Efficient D-Band Micromachined On-Chip Differential Patch Antenna for Radar Applications**
W. Ahmad, M. Kucharski, H.J. Ng, D. Kissinger
Proc. IEEE International Symposium on Antennas and Propagation (APS 2019), 2201 (2019)
- (5) **Planar Highly Efficient High-Gain 165 GHz On-Chip Antennas for Integrated Radar Sensors**
W. Ahmad, M. Kucharski, A. Di Serio, H.J. Ng, Ch. Waldschmidt, D. Kissinger
IEEE Antennas and Wireless Propagation Letters **18**(11), 2429 (2019)
- (6) **Large-Scale Chemical Vapor Deposition of Graphene on Polycrystalline Nickel Films: Effect of Annealing Conditions**
F. Akhtar, J. Dabrowski, M. Lisker, P. Zaumseil, S. Schulze, A. Jouvray, P. Caban, A. Mai, Ch. Wenger, M. Lukosius
Thin Solid Films **690**, 137565 (2019)
- (7) **High Performance Asymmetric Coupled Line Balun at Sub-THz Frequency**
A. Ali, J. Yun, H.J. Ng, D. Kissinger, F. Giannini, P. Colantonio
Applied Sciences **9**(9), 1907 (2019)
- (8) **Low Phase Imbalance D-Band Balun using 130-nm SiGe BiCMOS Process Suitable for Broadband Differential Circuits**
A. Ali, J. Yun, H.J. Ng, D. Kissinger, F. Giannini, P. Colantonio
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 2790 (2019)
- (9) **Single-Ended Power Amplifier at 185 GHz with Output Power More Than 12 dBm**
A. Ali, J. Yun, H.J. Ng, D. Kissinger, F. Giannini, P. Colantonio
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 48 (2019)
- (10) **Sub-THz on-Chip Dielectric Resonator Antenna with Wideband Performance**
A. Ali, J. Yun, H.J. Ng, D. Kissinger, F. Giannini, P. Colantonio
Proc. 49th European Microwave Week (EuMW 2019), 912 (2019)
- (11) **A 18-dBm G-Band Power Amplifier using 130-nm SiGe BiCMOS Technology**
A. Ali, P. Colantonio, F. Giannini, D. Kissinger, H.J. Ng, J. Yun
Proc. 49th European Microwave Week (EuMW 2019), 164 (2019)
- (12) **Use of Silicon Photonics Wavelength Multiplexing Techniques for Fast Parallel Readout in High Energy Physics**
G. Alimonti, R. Ammendola, A. Andreazza, D. Badoni, V. Bonaiuto, M. Casalboni, F. De Matteis, A. Mai, G. Paoluzzi, P. Proposito, A. Salamon, G. Salina, E. Santovetti, F. Sargeni, A. Satta, S. Schrader, P. Steglich
Nuclear Instruments and Methods in Physics Research Section A **936**, 601 (2019)
- (13) **Ultrafast Carrier Recombination in Highly N-Doped Ge-on-Si Films**
J. Allerbeck, A.J. Herbst, Y. Yamamoto, G. Capellini, M. Virgilio, D. Brida
Applied Physics Letters **114**(24), 241104 (2019)
- (14) **A Methodology for Characterization and Mitigation of SET Effects in Combinational Logic**
M. Andjelkovic, M. Krstic, R. Kraemer
Proc. 24th IEEE European Test Symposium: PhD Forum (ETS 2019), (2019)
- (15) **A Particle Detector Based on Pulse Stretching Inverter Chain**
M. Andjelkovic, M. Veleski, J.-C. Chen, A. Simevski, M. Krstic
Proc. 26th IEEE International Conference on Electronics, Circuits and Systems (ICECS 2019), (2019)
- (16) **Characterization and Modeling of SET Generation Effects in CMOS Standard Logic Cells**
M. Andjelkovic, Y. Li, Z. Stamenkovic, M. Krstic, R. Kraemer
Proc. 25th IEEE International Symposium on On-Line Testing and Robust System Design (IOLTS 2019), 212 (2019)
- (17) **SPICE-based SET Pulse Width Model**
M. Andjelkovic, M. Krstic, R. Kraemer
Proc. 31. ITG/GI/GMM-Workshop Testmethoden und Zuverlässigkeit von Schaltungen und Systemen (TuZ 2019), 25 (2019)
- (18) **A Broadband Dual-Polarized Terahertz Direct Detector in a 0.13- μ m SiGe HBT Technology**
M. Andree, J. Grzyb, R. Jain, B. Heinemann, U.R. Pfeiffer
Proc. IEEE MTT-S International Microwave Symposium (IMS 2019), 500 (2019)
- (19) **An Integrated Radar Tile for Digital Beamforming X-/Ka-Band Synthetic Aperture Radar Instruments**
E. Arnieri, L. Boccia, G. Amendola, S. Glisic, C. Mao, S. Gao, T. Rommel, P. Penkala, M. Krstic, U. Yodprasit, A. Ho, O. Schrape, M. Younis
IEEE Transactions on Microwave Theory and Techniques **67**(3), 1197 (2019)
- (20) **Highly Integrated Dual-Band Dual-Polarized Antenna Tile for SAR Applications**
E. Arnieri, L. Boccia, G. Amendola, S. Glisic, C. Mao, S. Gao, T. Rommel, P. Penkala, M. Krstic, U. Yodprasit, O. Schrape, M. Younis
Proc. 13th European Conference on Antennas and Propagation (EuCAP 2019), (2019)
- (21) **Design and Implementation of Injection Locked Oscillator Biosensors**
M. Babay, C. Dalmay, B. Barelaud, E.C. Durmaz, C. Baristiran Kaynak, M. Kaynak, D. Cordeau, A. Pothier
Proc. 49th European Microwave Week (EuMW 2019), 168 (2019)

- (22) **Lab-on-a-Chip for Cellular Analysis by Dielectric Spectroscopy Based on Injection Locked Oscillators**
M. Babay, C. Dalmau, B. Barelaud, E.C. Dumaz, C. Baristiran Kaynak, M. Kaynak, D. Cordeau, A. Pothier
Proc. 6th PLUridisciplinaire sur les Matériaux, l'Environnement et l'Electronique (PLUMEE 2019), 9 (2019)
- (23) **Wafer-Level Packaging of Photonics and Electronics for Terabit-Scale Optical Interconnects**
P. Bakopoulos, P. Ossieur, A.J. Trindade, P. Steglich, I. Krestnikov, F. Floris, G. Roelkens, M. Inac, D. Kalavrouziotis, D. Gomez, L. Zimmermann, J. Van Campenhout, E. Mentovich
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 113 (2019)
- (24) **Dielektrophorese-basiertes Lab-on-Chip-System zur Separation von Mikroalgen**
A. Barai, J. Flügge, A. Hutari, P. Neubauer, M. Birkholz
Proc. 8. MikroSystemTechnik Kongress (MST 2019), 651 (2019)
- (25) **Microalgae Cell Separation and Concentration in a Microfluidic Channel under the Dielectrophoresis (DEP) Effect**
A. Barai, N. Boldt, M. Birkholz
COMSOL Conference 2019, (2019)
- (26) **Development and Mechanical Modeling of Si_{1-x}Ge_x/Si MQW Based Uncooled Microbolometers in a 130 nm BiCMOS**
C. Baristiran Kaynak, A. Göritz, Y. Yamamoto, M. Wietstruck, M. Stocchi, K.E. Unal, M.B. Ozdemir, Y. Ozsoy, Y. Gurbuz, M. Kaynak
Proc. 20th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SIRF 2019), (2019)
- (27) **FEM Modeling on Microbolometer Structures**
C. Baristiran Kaynak, A. Göritz, Y. Yamamoto, A. Trusch, M. Stocchi, M. Wietstruck, K.E. Unal, M.B. Ozdemir, Y. Ozsoy, Y. Gurbuz, M. Kaynak
Proc. 8. MikroSystemTechnik Kongress (MST 2019), 658 (2019)
- (28) **Mechanical and Thermal Modeling of an Uncooled Microbolometer**
C. Baristiran Kaynak, A. Göritz, Y. Yamamoto, M. Wietstruck, M. Stocchi, K.E. Unal, M.B. Ozdemir, Y. Ozsoy, Y. Gurbuz, M. Kaynak
Proc. 1st European Microwave Conference in Central Europe (EuMCE 2019), 339 (2019)
- (29) **Process Effects on the Noise Performance of SiGe/Si Multi Quantum Well Thermistor**
C. Baristiran Kaynak, Y. Yamamoto, A. Göritz, F. Korndörfer, M. Stocchi, M. Wietstruck, Y. Gurbuz, M. Kaynak
ECS Transactions **93**(1), 105 (2019)
- (30) **Thickness Effect of SiGe Layers on SiGe/Si Quantum Well Based Thermistor Performance**
C. Baristiran Kaynak, Y. Yamamoto, A. Göritz, F. Teply, M. Stocchi, M. Wietstruck, Y. Gurbuz, M. Kaynak
Proc. 51st International Conference on Solid State Devices and Materials (SSDM 2019), PS 9-04 (2019)
- (31) **Spectroscopic Reflectometry for Characterization of Through Silicon Via Profile of Bosch Etching Process**
J. Bauer, O. Fursenko, St. Marschmeyer, F. Heinrich, F. Villasmunta, C. Villringer, C. Zesch, S. Schrader
Proc. 8th International Conference on Spectroscopic Ellipsometry (ICSE 2019), abstr. book 297 (2019)
- (32) **Spectroscopic Reflectometry for Characterization of Through Silicon Via Profile of Bosch Etching Process**
J. Bauer, O. Fursenko, St. Marschmeyer, F. Heinrich, F. Villasmunta, C. Villringer, C. Zesch, S. Schrader
Journal of Vacuum Science and Technology B **37**(6), 062205 (2019)
- (33) **Control of Etch Pit Formation for Epitaxial Growth of Graphene on Germanium**
A.P. Becker, Ch. Wenger, J. Dabrowski
Journal of Applied Physics **126**(8), 085306 (2019)
- (34) **Large Scale MoS₂/Si Photodiodes with Graphene Transparent Electrodes**
M. Belete, S. Kataria, S. Riazimehr, G. Lippert, M. Lukosius, D. Schneider, A. Bablich, O. Engström, M.C. Lemme
Proc. 49th European Solid-State Device Research Conference (ESSDERC 2019), 138 (2019)
- (35) **Low Phase-Noise High Output Power 176-GHz Voltage-Controlled Oscillator in a 130-nm BiCMOS Technology**
H. Bello, L. Pantoli, H.J. Ng, D. Kissinger, G. Leuzzi
IET Microwaves, Antennas & Propagation **13**(14), 2490 (2019)
- (36) **Electromagnetic Characterization and Design Note of a Sub-THz SiGe Voltage-Controlled Oscillator**
H. Bello, L. Pantoli, J. Yun, D. Kissinger, G. Leuzzi
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 1364 (2019)
- (37) **Impedance Matching of THz Plasmonic Antennas**
M. Bettenhausen, S. Grüßing, E. Hardt, J. Flesch, F. Römer, C.A. Chavarin, W.M. Klesse, C. You, J. Piehler, G. Capellini, B. Witzigmann
Journal of Infrared, Millimeter, and Terahertz Waves **40**(9), 929 (2019)
- (38) **Contactless Parametric Characterization of Bandgap Engineering in P-Type FinFETs using Spectral Photon Emission**
A. Beyreuther, I. Vogt, N. Herfurth, T. Nakamura, G.G. Fischer, B. Motamedi, C. Boit
Microelectronics Reliability **92**, 143 (2019)
- (39) **EOFM Measurements of Lateral and Vertical Bipolar Transistors in Silicon and SiGe:C Technologies**
A. Beyreuther, N. Herfurth, E. Amini, T. Nakamura, G.G. Fischer, S. Keil, C. Boit
Proc. 26th International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA 2019), (2019)
- (40) **Thin Film and Multilayers**
M. Birkholz
International Tables for Crystallography, Volume H: Powder Diffraction, 1st Edition, Editors: C.J. Gilmore, J.A. Kaduk, H. Schenk, Chapter 5.4. Thin Films and Multilayers, Wiley, 581 (2019)
- (41) **Comparative Study of Nano-Slot Silicon Waveguides Covered by Dye Doped and Undoped Polymer Cladding**
S. Bondarenko, C. Villringer, P. Steglich
Applied Sciences **9**(1), 89 (2019)
- (42) **Simulation Study of Released Silicon-on-Insulator Slot Waveguides in a Photonic Integrated Circuit Technology**
S. Bondarenko, P. Steglich, S. Schrader, A. Mai
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 1 (2019)

- (43) **A Radiation Tolerant 10/100 Ethernet Transceiver for Space Applications**
A. Breitenreiter, J. Lopez, P. Reviriego, M. Krstic, Ú. Gutierrez, M. Sánchez-Renedo, D. González
Proc. 25th IEEE International Symposium on On-Line Testing and Robust System Design (IOLTS 2019), 220 (2019)
- (44) **Selective Fault Tolerance by Counting Gates with Controlling Value**
A. Breitenreiter, St. Weidling, O. Schrape, St. Zeidler, P. Reviriego, M. Krstic
Proc. 25th IEEE International Symposium on On-Line Testing and Robust System Design (IOLTS 2019), 15 (2019)
- (45) **Real-World Deployments of Sensor Networks: Practical Lessons for Researchers**
M. Brzozowski, M. Froberg, P. Langendörfer
Computer Communications **145**, 326 (2019)
- (46) **100 Gbit/s End-to-End Communication: Adding Flexibility with Protocol Templates**
S. Buechner, A. Hasani, J. Nolte, L. Lopacinski, R. Kraemer
Proc. 43rd IEEE Conference on Local Computer Networks (LCN 2018), 263 (2019)
- (47) **Ultra-Low Noise Amplifier for X-Band SiGe BiCMOS Phased Array Applications**
C. Caliskan, I. Kalyoncu, M. Yazici, M. Kaynak, Y. Gurbuz
IEEE Transactions on Circuits and Systems II **66**(9), 1507 (2019)
- (48) **5G-PICTURE: A Programmable Multi-Tenant 5G Compute-RAN-Transport Infrastructure**
D. Camps-Mur, K. Katsalis, I. Freire, J. Gutierrez Teran, N. Makris, S. Pontarelli, R. Schmidt
Proc. 28th European Conference on Networks and Communications (EuCNC 2019), 469 (2019)
- (49) **5G-XHaul: A Novel Wireless-Optical SDN Transport Network to Support Joint 5G Backhaul and Fronthaul Services**
D. Camps-Mur, J. Gutierrez Teran, E. Grass, A. Tzanakaki, P. Flegkas, K. Choumas, D. Giatsios, A.F. Beldachi, T. Diallo, J. Zou, P. Legg, J. Bartelt, J.K. Chaudhary, A. Betzler, J.J. Aleixendri, R. Gonzalez, D. Simeonidou
IEEE Communications Magazine, GCN (Global Communications Newsletters) **57**(7), 99 (2019)
- (50) **Finite-Element Modelling of Stress Induced Wafer Warpage for a Full BiCMOS Process**
Z. Cao, A. Göritz, M. Wietstruck, S. Tolunay Wipf, A. Trusch, M. Kaynak
Proc. 20th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2019), (2019)
- (51) **Field-Modulated Graphene/Silicon Schottky Diodes Fabricated in a fully CMOS-Compatible Process Line**
C.A. Chavarin, J. Dabrowski, G. Luongo, M. Lisker, A. Jouvray, P. Caban, A. Di Bartolomeo, Ch. Wenger, A. Mai, M. Lukosius
Proc. International Conference Nano-M&D "Properties, Fabrication and Applications of Nano-Materials and Nano-Devices" (Nano-M&D 2019), 63 (2019)
- (52) **Design of SRAM-based Low-Cost SEU Monitor for Self-Adaptive Multiprocessing Systems**
J.-C. Chen, M. Andjelkovic, A. Simevski, Y.-Q. Li, P. Skoncej, M. Krstic
Proc. 22nd EUROMICRO Conference on Digital System Design and Software Engineering and Advanced Applications (Euromicro DSD & SEAA 2019), 514 (2019)
- (53) **Self-Adaptive Cross-Layer Fault Tolerance in Multiprocessor Systems**
J.-C. Chen, M. Krstic
Proc. 24th IEEE European Test Symposium: PhD Forum (ETS 2019), (2019)
- (54) **PICO: A Platform Independent Communications Middleware for Heterogeneous Devices in Smart Grids**
J. Chen, E. Canete, D. Garrido, M. Diaz, K. Piotrowski
Computer Standards and Interfaces **65**, 1 (2019)
- (55) **Control of Electron-State Coupling in Asymmetric Ge/Si-Ge Quantum Wells**
C. Ciano, M. Virgilio, M. Montanari, L. Persichetti, L. Di Gaspere, M. Ortolani, L. Baldassarre, M.H. Zoellner, O. Skibitzki, G. Scalari, J. Faist, D.J. Paul, M. Scuderi, G. Nicotra, T. Grange, S. Birner, G. Capellini, M. De Seta
Physical Review Applied **11**(1), 014003 (2019)
- (56) **Germanium Quantum Wells for Far-Infrared Lasers Assembled Using Silicon-based Heterostructures (FLASH)**
C. Ciano, M. Virgilio, M. Montanari, L. Persichetti, L. Di Gaspere, M. Ortolani, L. Baldassarre, L. Bagolini, M.H. Zoellner, O. Skibitzki, D. Stark, G. Scalari, J. Faist, D.J. Paul, K. Rew, M. Scuderi, G. Nicotra, T. Grange, S. Birner, G. Capellini, M. De Seta
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 766 (2019)
- (57) **N-Type Ge/SiGe Multi Quantum-Wells for a THz Quantum Cascade Laser**
C. Ciano, L. Di Gaspere, M. Montanari, L. Persichetti, L. Baldassarre, M. Ortolani, G. Capellini, O. Skibitzki, M.H. Zoellner, J. Faist, G. Scalari, D. Stark, D.J. Paul, K. Rew, O. Moutanabbir, S. Mukherjee, T. Grange, S. Birner, M. Virgilio, M. De Seta
ECS Transactions **93**(1), 63 (2019)
- (58) **Impact of SiGe HBT Hot-Carrier Degradation on the Broadband Amplifier Output Supply Current**
M. Couret, G.G. Fischer, I. Garcia-Lopez, M. De Matos, F. Marc, C. Maneux
Proc. 49th IEEE European Solid-State Device Research Conference (ESSDERC 2019), 154 (2019)
- (59) **Physical, Small-Signal and Pulsed Thermal Impedance Characterization of Multi-Fingers SiGe HBTs Close to the SOA Edges**
M. Couret, G.G. Fischer, S. Fregonese, T. Zimmer, C. Maneux
Proc. 32nd IEEE International Conference on Microelectronic Test Structures (ICMTS 2019), 154 (2019)
- (60) **Optical Phase Conjugation in a Silicon Waveguide with Lateral p-i-n Diode for Nonlinearity Compensation**
F. Da Ros, A. Gajda, E.P. da Silva, A. Peczek, A. Mai, K. Petermann, L. Zimmermann, L.K. Oxenlowe, M. Galili
IEEE Journal of Lightwave Technology **37**(2), 323 (2019)
- (61) **A Low Power, Low Chip Area, Two-Stage Current-Mode DAC Implemented in CMOS 130 nm Technology**
J. Dalecki, R. Dlugosz, T. Talaska, G. Fischer
Proc. 26th International Conference Mixed Design of Integrated Circuits and Systems (MIXDES 2019), 151 (2019)
- (62) **A Programmable Current-Mode Digital-to-Analog Converter with Correction of Nonlinearity of Input-Output Characteristics**
J. Dalecki, R. Dlugosz, T. Talaska, G. Fischer
Proc. 31st International Conference on Microelectronics (MIEL 2019), 277 (2019)

- (63) **Automated Extraction of Silicon Dioxide Thermal Conductivity Values Based on Electro-Thermal Simulations**
A. Datsuk, F. Korndörfer, M. Kaynak, Z. Cao, K. Dhawan, V. Timoshenkov
Proc. IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus 2019), 1909 (2019)
- (64) **Nano-Imaging of Biological Cells using High Refractive Index Barium Titanate Glass (BTG) Microspheres on Lab on Chip Platform**
R. Dhama, N.M. Karim, C. Palego, C. Baristiran Kaynak, E.C. Durmaz, M. Kaynak, Z. Wang
Proc. Biomedical Applications of Electromagnetic Energy Workshop 2019, (2019)
- (65) **Design of Robust Quantizers for Low-Bit Analog-to-Digital Converters for Gaussian Source**
M.R. Dincic, Z.H. Peric, D.B. Denic, Z. Stamenkovic
Journal of Circuits, Systems, and Computers (JCSC) **28**(1), 1940002 (2019)
- (66) **Modular Coherent Photonic-Aided Payload Receiver for Communications Satellites**
V.C. Duarte, J.G. Prata, C.F. Ribeiro, R.N. Nogueira, G. Winzer, L. Zimmermann, R. Walker, S. Clements, M. Filipowicz, M. Napierala, T. Nasilowski, J. Crabb, M. Kechagias, L. Stampoulidis, J. Anzalchi, M.V. Drummond
Nature Communications **10**, 1984 (2019)
- (67) **Caution: GALS-ification as a Means against SCA Attacks**
Z. Dyka, I. Kabin, D. Klann, F. Vater, P. Langendörfer
Proc. 17th IEEE East-West Design & Test Symposium (EWDTS 2019), 97 (2019)
- (68) **Engineering of Resilient Crypto-Hardware: Balancing between FI and SCA Resistance**
Z. Dyka, I. Kabin, D. Klann, P. Langendörfer
Proc. 22nd EUROMICRO Conference on Digital System Design and Software Engineering and Advanced Applications - Session on Work in Progress (Euromicro DSD & SEAA 2019), (2019)
- (69) **Researching Resilience a Holistic Approach**
Z. Dyka, I. Kabin, P. Langendörfer
Proc. 17th IEEE East-West Design & Test Symposium (EWDTS 2019), 88 (2019)
- (70) **Resilience more than the Sum of Security and Dependability: Cognition is what makes the Difference**
Z. Dyka, E. Vogel, I. Kabin, M. Aftowicz, D. Klann, P. Langendörfer
Proc. 8th Mediterranean Conference on Embedded Computing (MECO 2019), 23 (2019)
- (71) **A Continuous Wave Pseudo Random Noise Radar System using MIMO and Analog Correlation**
J. Edler, D. Kissinger, H.J. Ng
Proc. 20th International Radar Symposium (IRS 2019), 1 (2019)
- (72) **A 13.5dBm Fully Integrated 200-to-255GHz Power Amplifier with a 4-Way Power Combiner in SiGe:C BiCMOS**
M.H. Eissa, D. Kissinger
Proc. International Solid States Circuits Conference (ISSCC 2019), 82 (2019)
- (73) **A 13.5-dBm 200-255-GHz 4-Way Power Amplifier and Frequency Source in 130-nm BiCMOS**
M.H. Eissa, A. Malignaggi, D. Kissinger
IEEE Solid-State Circuits Letters **2**(11), 268 (2019)
- (74) **A BaTiO₃-Based Electro-Optic Pockels Modulator Monolithically Integrated on an Advanced Silicon Photonics Platform**
F. Eltes, Ch. Mai, D. Caimi, M. Kroh, Y. Popoff, G. Winzer, D. Petousi, St. Lischke, J.E. Ortmann, L. Czornomaz, L. Zimmermann, J. Fompeyrine, S. Abel
IEEE Journal of Lightwave Technology **37**(5), 1456 (2019)
- (75) **A Study of Phase Noise and Frequency Error of a Fractional-N PLL in the Course of FMCW Chirp Generation**
A. Ergintav, F. Herzel, G. Fischer, D. Kissinger
IEEE Transactions on Circuits and Systems I **66**(5), 1670 (2019)
- (76) **Multiplexed Twin PLLs for Wide-Band FMCW Chirp Generation in 130-nm BiCMOS**
A. Ergintav, F. Herzel, G. Fischer, D. Kissinger
IEEE Microwave and Wireless Components Letters **29**(7), 483 (2019)
- (77) **Secret Key Generation Based on Channel State Information in a mmWave Communication System**
N. Felkaroski, M. Petri
Proc. 12th International Conference on Systems, Communications and Coding (SCC 2019), 285 (2019)
- (78) **Diagnostic of Graphene on Ge(100)/Si(100) in a 200 mm Wafer Si Technology Environment by Spectroscopic Ellipsometry/Reflectometry**
O. Fursenko, M. Lukosius, J. Bauer, C. Villringer, H. Lux, F. Bärwolf, M. Lisker, A. Mai
Journal of Vacuum Science and Technology B **37**(6), 062927 (2019)
- (79) **Diagnostic of Graphene on 200 mm Ge(100)/Si(100) Wafers by Spectroscopic Ellipsometry**
O. Fursenko, M. Lukosius, J. Bauer, C. Villringer, M. Fraschke, M. Lisker, A. Mai
Proc. 8th International Conference on Spectroscopic Ellipsometry (ICSE 2019), abstr. book 178 (2019)
- (80) **Focusing 1D Silicon Photonic Grating Coupler in Photonic BiCMOS Technology for the Excitation of the Fundamental TM Mode**
G. Georgieva, K. Voigt, L. Zimmermann
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 983 (2019)
- (81) **Total Ionizing Dose Effects in 70-GHz Bandwidth Photodiodes in a SiGe Integrated Photonics Platform**
P.S. Goley, G.N. Tzintzarov, S. Zeinolabedinzadeh, A. Ildefonso, K. Motoki, R. Jiang, E.X. Zhang, D.M. Fleetwood, L. Zimmermann, M. Kaynak, St. Lischke, Ch. Mai, J.D. Cressler
IEEE Transactions on Nuclear Science **66**(1), 125 (2019)
- (82) **Next-Cell Prediction Based on Cell Sequence History and Intra-Cell Trajectory**
M. Goodarzi, N. Maletic, J. Gutierrez Teran, V. Sark, E. Grass
Proc. 22nd Conference on Innovation in Clouds, Internet and Networks (ICIN 2019), 257 (2019)
- (83) **Room Temperature Operation of N-Type Ge/SiGe Terahertz Quantum Cascade Lasers Predicted by Non-Equilibrium Green's Functions**
T. Grange, D. Stark, G. Scalari, J. Faist, L. Persichetti, L. Di Gaspere, M. De Seta, M. Ortolani, D.J. Paul, G. Capellini, S. Birner, M. Virgilio
Applied Physics Letters **114**(11), 111102 (2019)

- (84) **The Influence of RF Front-End Imperfections on Performance of a 220-260 GHz Tunable M-QAM Wireless Link in SiGe HBT Technology**
J. Grzyb, P. Rodriguez-Vazquez, B. Heinemann, U.R. Pfeiffer
Proc. 44th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz 2019), (2019)
- (85) **A Lens-Coupled On-Chip Antenna for Dual-Polarization SiGe HBT THz Direct Detector**
J. Grzyb, M. Andree, R. Jain, B. Heinemann, U.R. Pfeiffer
IEEE Antennas and Wireless Propagation Letters **18**(11), 2404 (2019)
- (86) **Coherent ePIC Receiver for 64 GBaud QPSK in 0.25 μ m Photonic BiCMOS Technology**
S. Gudyriev, C. Kress, H. Zwickel, J.N. Kemal, St. Lischke, L. Zimmermann, C. Koos, J.C. Scheytt
IEEE Journal of Lightwave Technology **37**(1), 103 (2019)
- (87) **RESCUE EDA Toolset for Interdependent Aspects of Reliability, Security and Quality in Nanoelectronic Systems Design**
C.C. Gürsoy, G. Medeiros, J.-C. Chen, N. George, J.E. Rodriguez Condia, T. Lange, A. Damjanovic, A. Balakrishnan, R. Segabinazzi Ferreira, X. Lai, S. Masoumian, D. Petryk, T. Koylu, F. da Silva, A. Bagbaba, S. Hamdioui, M. Taouil, M. Krstic, P. Langendörfer, Z. Dyka, M. Huebner, J. Nolte, H.T. Vierhaus, M. Sonza Reorda, G. Squillero, L. Sterpone, J. Raik, D. Alexandrescu, M. Glorieux, G. Selimis, G.J. Schrijen, A. Klotz, C. Sauer, M. Jenihhin
Proc. Design, Automation and Test in Europe (DATE 2019), (2019)
- (88) **Design, Evaluation and Application of a 16-Channel Frequency Synthesizer Module for Thermal Magnetic Resonance**
H. Han, S. Wang, T.W. Eigentler, L. Winter, E. Grass, T. Niendorf
Proc. 27th ISMRM Annual Meeting & Exhibition (2019), (2019)
- (89) **F-Band Differential Microstrip Patch Antenna Array and Waveguide to Differential Microstrip Line Transition for FMCW Radar Sensor**
R. Hasan, W. Ahmad, J.-H. Lu, H.J. Ng, D. Kissinger
IEEE Sensors Journal **19**(15), 6486 (2019)
- (90) **A Modified Shuffling Method to Split the Critical Path Delay in Layered Decoding of QC-LDPC Codes**
A. Hasani, L. Lopacinski, S. Büchner, J. Nolte, R. Kraemer
Proc. 30th IEEE International Symposium on Personal, Indoor and Mobile Radio Communications (PIMRC 2019), (2019)
- (91) **An Unnoticed Property in QC-LDPC Codes to Find the Message from the Codeword in Non-Systematic Codes**
A. Hasani, L. Lopacinski, S. Büchner, J. Nolte, R. Kraemer
Proc. 28th European Conference on Networks and Communications (EuCNC 2019), 6 (2019)
- (92) **Compact Differential-Fed Planar Filtering Antennas**
E. Hassan, D. Martynenko, E. Wadbro, G. Fischer, M. Berggren
Electronics **8**(11), 1241 (2019)
- (93) **A 125–143-GHz Frequency-Reconfigurable BiCMOS Compact LNA Using a Single RF-MEMS Switch**
J. Heredia, M. Ribó, L. Pradell, S. Tolunay Wipf, A. Göritz, M. Wietstruck, Ch. Wipf, M. Kaynak
IEEE Microwave and Wireless Components Letters **29**(5), 339 (2019)
- (94) **Miniature Switchable Millimeter-Wave BiCMOS Low-Noise Amplifier at 120/140 GHz Using an HBT Switch**
J. Heredia, M. Ribó, L. Pradell, S. Tolunay Wipf, A. Göritz, M. Wietstruck, Ch. Wipf, M. Kaynak
Micromachines **10**(10), 00632 (2019)
- (95) **Spiral Microfluidic Devices for Cell Separation and Sorting in Bioprocesses**
N. Herrmann, P. Neubauer, M. Birkholz
Biomicrofluidics **13**(6), 061501 (2019)
- (96) **Numerical Jitter Minimization for PLL-based FMCW Radar Systems**
F. Herzel, S. Waldmann, D. Kissinger
IEEE Transactions on Circuits and Systems I **66**(7), 2478 (2019)
- (97) **An Integrated VCO with Frequency Tripler in SiGe BiCMOS with a 1-dB Bandwidth from 22GHz to 32GHz for Multiband 5G Wireless Networks**
F. Herzel, G. Panic, J. Borngräber, D. Kissinger
Proc. 12th German Microwave Conference (GeMIC 2019), 99 (2019)
- (98) **A 50 ps Resolution Monolithic Active Pixel Sensor without Internal Gain in SiGe BiCMOS Technology**
G. Iacobucci, R. Cardarelli, S. Debieux, F.A. Di Bello, Y. Favre, D. Hayakawa, M. Kaynak, M. Nessi, L. Paolozzi, H. Rücker, D.M.S. Sultan, P. Valerio
Journal of Instrumentation **14**, P1108 (2019)
- (99) **Performance Assessment for OAM Antenna Arrays**
A.Z. Ilic, N.M. Vojnovic, S.V. Savic, N. Maletic, E. Grass, M.M. Ilic
Proc. 9th IEEE-APS Topical Conference on Antennas and Propagation in Wireless Communications (APWC 2019), 171 (2019)
- (100) **ECC Based Secure Authentication Solutions**
I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 30th Crypto Day Matters 2019, (2019)
- (101) **Fast and Secure Unified Field Multiplier for ECC Based on the 4-Segment Karatsuba Multiplication**
I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 17th IEEE East-West Design & Test Symposium (EWDTS 2019), 320 (2019)
- (102) **Horizontal Attacks against ECC: From Simulations to ASIC**
I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. International Workshop on Information & Operational Technology (IT & OT) Security Systems (IOSec 2019), (2019)
- (103) **Horizontal Attacks Using K-Means: Comparison with Traditional Analysis Methods**
I. Kabin, M. Aftowicz, Y. Varabei, D. Klann, Z. Dyka, P. Langendörfer
Proc. 10th IFIP International Conference on New Technologies, Mobility & Security (NTMS 2019), (2019)
- (104) **Horizontal DPA Attacks against ECC: Impact of Implemented Field Multiplication Formula**
I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 14th IEEE International Conference on Design & Technology of Integrated Systems in Nanoscale Era (DTIS 2019), (2019)
- (105) **Horizontal SCA Attack using Machine Learning Algorithms**
I. Kabin, M. Aftowicz, D. Klann, Y. Varabei, Z. Dyka, D. Klann, P. Langendörfer
Proc. 30th Crypto Day Matters 2019, (2019)
- (106) **Influence of Synopsys Design Compiler Options on the Success of Horizontal DPA Attacks**
I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 22nd EUROMICRO Conference on Digital System Design and Software Engineering and Advanced Applications - Session on Work in Progress (Euromicro DSD & SEAA 2019), (2019)

- (107) **On the Complexity of Attacking Commercial Authentication Products**
I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 10th IFIP International Conference on New Technologies, Mobility & Security (NTMS 2019), (2019)
- (108) **A 26-GHz Vector Modulator in 130-nm SiGe BiCMOS Achieving Monotonic 10-b Phase Resolution Without Calibration**
I. Kalyoncu, A. Burak, M. Kaynak, Y. Gurbuz
Proc. IEEE Radio Frequency Integrated Circuits Symposium (RFIC 2019), 75 (2019)
- (109) **Low Insertion Loss D-Band SPDT Switches Using Reverse and Forward Saturated SiGe HBTs**
A. Karakuzulu, A. Malignaggi, D. Kissinger
Proc. IEEE Radio and Wireless Week (RWW 2019), (2019)
- (110) **myAirCoach: mHealth Assisted Self-Management in Patients with Uncontrolled Asthma, a Randomized Control Trial**
R. Khushf, P. Honkoop, O. Usmani, M. Soares, M. Biddiscombe, S. Meah, M. Bonini, A. Lalas, J. Koopmans, J. Snoeck-Stroband, St. Ortmann, K. Moustakas, K. Votis, D. Tzovaras, K.F. Chung, S. Fowler, J. Sont
European Respiratory Journal **54**(63), PA745 (2019)
- (111) **A Large-Signal SPICE Model for Depletion-Type Silicon Ring Modulators**
M. Kim, M. Shin, M.-H. Kim, B.-M. Yu, Y. Kim, Y. Ban, St. Lischke, Ch. Mai, L. Zimmermann, W.-Y. Choi
Photonics Research **7**(9), 948 (2019)
- (112) **A 4×25-Gbps Monolithically Integrated Si Photonic WDM Transmitter with Ring Modulators**
M. Kim, K. Park, W.-S. Oh, Ch. Mai, St. Lischke, L. Zimmermann, W.-Y. Choi
Proc. IEEE Optical Interconnects Conference (OI 2019), (2019)
- (113) **A Temperature Controller IC for Maximizing Si Micro-Ring Modulator Optical Modulation Amplitude**
M.-H. Kim, L. Zimmermann, W.-Y. Choi
IEEE Journal of Lightwave Technology **37**(4), 1200 (2019)
- (114) **Parametric Optimization of Depletion-Type Si Micro-Ring Modulator Performances**
Y. Kim, Y. Jo, M. Kim, B.-M. Yu, Ch. Mai, St. Lischke, L. Zimmermann, W.-Y. Choi
Japanese Journal of Applied Physics Pt. 1 **58**(6), 062006 (2019)
- (115) **On the Impact of Strained PECVD Nitride Layers on Oxide Precipitate Nucleation in Silicon**
G. Kissinger, D. Kot, I. Costina, M. Lisker
ECS Journal of Solid State Science and Technology **8**(9), N125 (2019)
- (116) **On the Impact of Strained PECVD Oxide Layers on Oxide Precipitation in Silicon**
G. Kissinger, D. Kot, M. Lisker, A. Sattler
ECS Journal of Solid State Science and Technology **8**(4), N79 (2019)
- (117) **Oxygen Impurity in Crystalline Silicon**
G. Kissinger
Handbook of Photovoltaic Silicon, 1st Edition, Editor: D. Yang, Oxygen Impurities in Crystalline Silicon, Springer-Verl., 1 (2019)
- (118) **Preface: Gettering and Defect Engineering in Semiconductor Technology (GADEST 2019)**
G. Kissinger, D. Kot, H. Richter, M.H. Zoellner
Physica Status Solidi A **216**(17), 1900679 (2019)
- (119) **Transport of Charge Carriers Along Dislocations in Si and Ge**
M. Kittler, M. Reiche, B. Schwartz, H. Uebensee, H. Kosina, Z. Stanojevic, O. Baumgartner, T. Ortlepp
Physica Status Solidi A **216**(17), 1900287 (2019)
- (120) **Transport of Charge Carriers Along Dislocations in Si and Ge: A Contrastive Behaviour**
M. Kittler, M. Reiche, B. Schwartz
Proc. 18th Gettering and Defect Engineering in Semiconductor Technology (GADEST 2019), abstr. book 148 (2019)
- (121) **Accurate Graphene-Metal Junction Characterization**
M. König, G. Ruhl, A. Gahoi, S. Wittmann, T. Preis, J.-M. Batke, I. Costina, M.C. Lemme
IEEE Journal of the Electron Devices Society **7**, 219 (2019)
- (122) **Comparison of Plasma-Enhanced Atomic Layer Deposition AlN Films Prepared with Different Plasma Sources**
D. Kot, K. Henkel, F. Naumann, H. Gargouri, L. Lupina, V. Wilker, P. Kus, E. Pozarowska, S. Garain, Z. Rouissi, D. Schmeißer
Journal of Vacuum Science and Technology A **37**(2), 020913 (2019)
- (123) **Entwicklung einer Scherkraftmessung zur qualitativen Analyse und Optimierung von Wafer Bonding Prozessen**
P. Krüger, M. Wietstruck, G. Kissinger, M. Lisker, A. Krüger, T. Döhler, J. Schöffner, H. Silz, U. Geißler, M. Kaynak
Proc. 8. MikroSystemTechnik Kongress (MST 2019), 722 (2019)
- (124) **Comparison of Fumed Silica- and Colloidal Silica Slurry for CMP**
A. Krüger, M. Lisker
Proc. International Conference on Planarization/CMP Technology (ICPT 2019), 114 (2019)
- (125) **Polishing of Polysilicon with Highly Diluted Silica Slurry by using SiN Stop Layer**
A. Krüger, M. Lisker
Proc. International Conference on Planarization/CMP Technology (ICPT 2019), 116 (2019)
- (126) **A Scalable 79-GHz Radar Platform Based on Single-Channel Transceivers**
M. Kucharski, A. Ergintav, W. Ahmad, M. Krstic, H.J. Ng, D. Kissinger
IEEE Transactions on Microwave Theory and Techniques **67**(9), 3882 (2019)
- (127) **An 18 dBm 155-180 GHz SiGe Power Amplifier Using a 4-Way T-Junction Combining Network**
M. Kucharski, H.J. Ng, D. Kissinger
Proc. 45th European Solid-State Circuits Conference (ESSCIRC 2019), 333 (2019)
- (128) **Soft Error Detection and Correction Architecture for Asynchronous Bundled Data Designs**
F.A. Kuentzer, M. Krstic
Proc. 25th IEEE International Symposium on Asynchronous Circuits and Systems (ASYNC 2019), (2019)
- (129) **Delay Lines Test Method for the Blade Template**
F.A. Kuentzer, L.R. Juracy, M.T. Moreira, A.M. Amory
Proc. 25th IEEE International Symposium on Asynchronous Circuits and Systems (ASYNC 2019), (2019)

- (130) **Dual Platform Stepper/Scanner-Based Overlay Evaluation Method**
P. Kulse, S. Jätzlau, K. Schulz, M. Wietstruck
Proc. 35th European Mask and Lithography Conference (EMLC 2019), 111770F (2019)
- (131) **A K-Band Complex Permittivity Sensor for Biomedical Applications in 130-nm SiGe BiCMOS**
V. Lammert, C. Heine, J. Wessel, F.I. Jamal, D. Kissinger, A. Geiselbrechtinger, V. Issako
IEEE Transactions on Circuits and Systems II **66**(10), 1628 (2019)
- (132) **Security Engineering for Cyber Physical Systems**
P. Langendörfer
Proc. 22nd EUROMICRO Conference on Digital System Design and Software Engineering and Advanced Applications - Session on Work in Progress (Euromicro DSD & SEAA 2019), (2019)
- (133) **The Impact of Diverse Execution Strategies on Incremental Code Updates for Wireless Sensor Networks**
K. Lehniger, S. Weidling
Proc. 8th International Conference on Sensor Networks (SENSORNETS 2019), (2019)
- (134) **Using Machine Learning Techniques for Hardware Performance Counter Classification and ROP Attack Detection**
K. Lehniger, Y. Varabei, M. Aftowicz, S.E.H. Rastegar, Z. Dyka, P. Langendörfer
Proc. 31st Crypto Day Matters 2019, (2019)
- (135) **A Low-Power D-Type Flip-Flop with Active Inductor and Forward Body Biasing Techniques in 40-nm CMOS**
Y. Liang, C.C. Boon, D. Kissinger, Y. Wang
Proc. 20th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2019), (2019)
- (136) **Design and Analysis of D-Band On-Chip Modulator and Signal Source Based on Split-Ring Resonator**
Y. Liang, C.C. Boon, C. Li, X.-L. Tang, H.J. Ng, D. Kissinger, Y. Wang, Q. Zhang, H. Yu
IEEE Transactions on Very Large Scale Integration (VLSI) Systems **27**(7), 1513 (2019)
- (137) **Simulation and Growth of Graphene for Silicon Microelectronic Applications**
G. Lippert, J. Dabrowski, A.P. Becker, M. Lisker, Ch. Wenger, A. Mai, M. Lukosius
Proc. 5th Edition of the European Graphene Forum (EGF 2019), 36 (2019)
- (138) **Silicon Nitride Waveguide Coupled 67+ GHz Ge Photodiode for Non-SOI PIC and ePIC Platforms**
St. Lischke, D. Knoll, Ch. Mai, A. Hesse, G. Georgieva, A. Peczek, A. Kroh, M. Lisker, D. Schmidt, M. Fraschke, H.H. Richter, A. Krüger, U. Saarow, P. Heinrich, G. Winzer, K. Schulz, P. Kulse, A. Trusch, L. Zimmermann
Proc. 65th IEEE International Electron Devices Meeting (IEDM 2019), 33.2.1 (2019)
- (139) **Challenges of Graphene Process Integration in CMOS Technology**
M. Lisker, M. Lukosius, R. Lukose, Ch. Wenger, A. Mai
ECS Transactions **92**(4), 201 (2019)
- (140) **Challenges of Graphene Process Integration in CMOS Technology**
M. Lisker, M. Lukosius, R. Lukose, Ch. Wenger, A. Mai
Proc. 236th ECS Meeting (2019)
- (141) **Processing and Integration of Graphene in a 200 mm Wafer Si Technology Environment**
M. Lisker, M. Lukosius, M. Fraschke, J. Kitzmann, J. Dabrowski, O. Fursenko, P. Kulse, K. Schulz, A. Krüger, J. Drews, S. Schulze, D. Wolansky, A.M. Schubert, J. Katzer, D. Stolarek, I. Costina, A. Wolff, G. Dziallas, F. Coccetti, A. Mai
Microelectronic Engineering **205**, 44 (2019)
- (142) **Understanding Temperature Impact on Filament-Related HfO₂ Solid-State Incandescent Lighting Emission Devices and Performance Enhancement using Patterned Wafer Approaches**
Y. Liu, G. Niu, C. Yang, S. Wu, L. Dai, O. Skibitzki
IEEE Electron Device Letters **40**(4), 582 (2019)
- (143) **Light Effective Hole Mass in Undoped Ge/SiGe Quantum Wells**
M. Lodari, A. Tosato, D. Sabbagh, M.A. Schubert, G. Capellini, A. Sammak, M. Veldhorst, G. Scappucci
Physical Review B **100**(4), 041304(R) (2019)
- (144) **Data Link Layer Processor for 100 Gbps Terahertz Wireless Communications in 28 nm CMOS Technology**
L. Lopacinski, M. Marinkovic, G. Panic, M.H. Eissa, A. Hasani, K. KrishneGowda, R. Kraemer
IEEE Access **7**, 44489 (2019)
- (145) **Modular Data Link Layer Processing for THz Communication**
L. Lopacinski, M.H. Eissa, G. Panic, A. Hasani, R. Kraemer
Proc. 22nd International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS 2019), (2019)
- (146) **Graphene Schottky Junction on Pillar Patterned Silicon Substrate**
G. Luongo, A. Grillo, F. Giubileo, L. Iemmo, M. Lukosius, C.A. Chavarin, Ch. Wenger, A. Di Bartolomeo
Nanomaterials **9**(5), 659 (2019)
- (147) **Analysis of Parasitic Effects in Filamentary-Switching Memristive Memories using an Approximated Verilog-A Memristor Model**
N. Lupo, E. Perez, Ch. Wenger, F. Maloberti, E. Bonizzoni
IEEE Transactions on Circuits and Systems I **66**(5), 1935 (2019)
- (148) **The Role of Substrate Temperature and Magnetic Filtering for DLC by Cathodic Arc Evaporation**
H. Lux, M. Edling, M. Lucci, J. Kitzmann, C. Villringer, P. Siemroth, F. De Matteis, S. Schrader
Coatings **9**(5), 354 (2019)
- (149) **Design of a Novel Microstrip Franklin Leaky-Wave Antenna Using the Eigenstate Approach**
J.-H. Lu, H.J. Ng, D. Kissinger, C.F. Jou, L.-K. Wu
IEEE Transactions on Antennas and Propagation **67**(7), 4484 (2019)
- (150) **Optimized HfO₂-based MIM Module Fabrication for Emerging Memory Applications**
M.K. Mahadevaiah, M. Lisker, M. Fraschke, St. Marschmeyer, D. Schmidt, Ch. Wenger, E. Perez, A. Mai
ECS Transactions **92**(4), 211 (2019)
- (151) **Optimized HfO₂-based MIM Module Fabrication for Emerging Memory Applications**
M.K. Mahadevaiah, M. Lisker, M. Fraschke, St. Marschmeyer, D. Schmidt, Ch. Wenger, E. Perez, A. Mai
236th ECS Meeting (2019)

- (152) **Reliability of CMOS Integrated Memristive HfO₂ Arrays with Respect to Neuromorphic Computing**
M.K. Mahadevaiah, E. Perez, Ch. Wenger, F. Zahari, H. Kohlstedt, A. Grossi, C. Zambelli, P. Olivo, M. Ziegler
Proc. IEEE International Reliability Physics Symposium (IRPS 2019), (2019)
- (153) **High Performance Electronic Design Education - From Technology Towards High Frequency Chip Sets**
A. Mai, P. Scholz, G.G. Fischer, F. Gerfers
Proc. 49th IEEE Frontiers in Education Conference (FIE 2019), (2019)
- (154) **Photonic Thermal Sensor Integration Towards Electronic-Photonic-IC Technologies**
A. Mai, S. Bondarenko, Ch. Mai, P. Steglich
Proc. 49th European Solid-State Device Research Conference (ESSDERC 2019), 254 (2019)
- (155) **Adjustment of the BEOL for Back Side Module Integration on Wafer Level in a Silicon Photonic Technology**
Ch. Mai, P. Steglich, A. Mai
Proc. 8. MikroSystemTechnik Kongress (MST 2019), 162 (2019)
- (156) **Electronic-Photonic Wafer-Level Technologies for Fast Prototyping and Application Specific Solutions**
A. Mai, P. Steglich, Ch. Mai, St. Simon, R. Scholz
Proc. 41st Photonics & Electromagnetics Research Symposium (PIERS 2019), 123 (2019)
- (157) **Experimental Evaluation of a 60 GHz Beamforming Solution with 32-Dipole Printed Array**
N. Maletic, A. Malignaggi, B. Antonovici, J. Bozmarov, M. Elkhoully, J. Gutierrez Teran, V. Petrovic, E. Grass
Proc. 49th European Microwave Conference (EuMC 2019), 980 (2019)
- (158) **Experimental Evaluation of Round-Trip ToF-Based Localization in the 60 GHz Band**
N. Maletic, V. Sark, M. Ehrig, J. Gutierrez Teran, E. Grass
Proc. 10th International Conference on Indoor Positioning and Indoor Navigation (IPIN 2019), (2019)
- (159) **Wireless Communication Systems in the 240 GHz Band: Applications, Feasibility and Challenges**
N. Maletic, V. Sark, M.H. Eissa, J. Gutierrez Teran, E. Grass, O. Bouchet
Proc. 16th International Symposium on Wireless Communication Systems (ISWCS 2019), 436 (2019)
- (160) **UHF-Dielectrophoresis Crossover Frequency as a New Marker for Discrimination of Glioblastoma Undifferentiated Cells**
R. Manczak, S. Saada, T. Provent, C. Dalmay, B. Bessette, G. Begaud, S. Battu, P. Blondy, M.-O. Jauberteau, C. Baristiran Kaynak, M. Kaynak, C. Palego, F. Lalloue, A. Pothier
IEEE Journal of Electromagnetics, RF, and Microwaves in Medicine and Biology **3**(3), 191 (2019)
- (161) **A Novel 245 GHz 4thIndex Push-Push VCO**
Y. Mao, E. Shiju, K. Schmalz, J. Borngräber, J.C. Scheytt
Proc. IEEE International Symposium on Radio-Frequency Integration Technology (RFIT 2019), (2019)
- (162) **Towards CMOS Integrated Microfluidics using Dielectrophoretic Immobilization**
H. Matbaechi Ettehad, R.K. Yadav, S. Guha, Ch. Wenger
Biosensors (MDPI) **9**(2), 77 (2019)
- (163) **64-GBd DP-Bipolar-8ASK Transmission over 120 km SSMF Employing a Monolithically Integrated Driver and MZM in 0.25- μ m SiGe BiCMOS Technology**
G.R. Mehrpoor, C. Schmidt-Langhorst, B. Wohlfeil, R. Elschner, D. Rafique, R. Emmerich, A. Dochhan, I. Garcia Lopez, P. Rito, D. Petousi, D. Kissinger, L. Zimmermann, C. Schubert, B. Schmauss, M. Eiselt, J.-P. Elbers
Proc. Optical Fiber Communications Conference and Exposition (OFC 2019), Tu2A.5 (2019)
- (164) **Low-Energy Inference Machine with Multilevel HfO₂ RRAM Arrays**
V. Milo, C. Zambelli, P. Olivo, E. Perez, O.G. Ossorio, Ch. Wenger, D. Ielmini
Proc. 49th European Solid-State Device Research Conference (ESSDERC), 174 (2019)
- (165) **Multilevel HfO₂-Based RRAM Devices for Low-Power Neuromorphic Networks**
V. Milo, C. Zambelli, P. Olivo, E. Perez, M.K. Mahadevaiah, O.G. Ossorio, Ch. Wenger, D. Ielmini
APL Materials **7**(8), 081120 (2019)
- (166) **The Electronic Structure of ϵ -Ga₂O₃**
M. Mulazzi, F. Reichmann, A.P. Becker, W.M. Klesse, P. Alippi, V. Fiorentini, A. Parisini, M. Bosi, R. Fornari
Applied Physics Letters Materials **7**(2), 022522 (2019)
- (167) **Near Surface Defect Control by Vacancy Injecting/Out-Diffusing RTA Processes**
T. Müller, M. Gehmlich, A. Sattler, E. Daub, A. Miller, D. Kot, G. Kissinger
Proc. 18th Gettering and Defect Engineering in Semiconductor Technology (GADEST 2019), abstr. book 142 (2019)
- (168) **Near-Surface Defect Control by Vacancy Injecting/Out-Diffusing Rapid Thermal Annealing**
T. Müller, M. Gehmlich, A. Sattler, G. Kissinger, D. Kot, E. Daub, A. Miller
Physica Status Solidi A **216**(17), 1900325 (2019)
- (169) **Edge Computing Devices Assessment for Cryptography and Biomedical Signal Analysis**
R. Natarov, Y. Varabei, I. Kabin, Z. Dyka, P. Langendörfer
Proc. 31st Crypto Day Matters 2019, (2019)
- (170) **A Scalable Four-Channel Frequency-Division Multiplexing MIMO Radar Utilizing Single-Sideband Delta-Sigma Modulation**
H.J. Ng, R. Hasan, D. Kissinger
IEEE Transactions on Microwave Theory and Techniques **67**(11), 4578 (2019)
- (171) **Highly-Integrated Radar Transceiver with 2 TX and 4 RX Channels for Range, Azimuthal and Polar Angle Measurements**
H.J. Ng, W. Ahmad, D. Kissinger
Proc. 31th Asia Pacific Microwave Conference (APMC 2019), 433 (2019)
- (172) **Advanced Coherent X-Ray Diffraction and Electron Microscopy of Individual InP Nanocrystals on Si Nanotips for III-V-on-Si Electronics and Optoelectronics**
G. Niu, S.J. Leake, O. Skibitzki, T. Niermann, J. Carnis, F. Kießling, F. Hatami, E.H. Hussein, M.A. Schubert, P. Zaumseil, G. Capellini, W.T. Masselink, W. Ren, Z.-G. Ye, M. Lehmann, T. Schüllli, T. Schroeder, M.-I. Richard
Physical Review Applied **11**(6), 064046 (2019)

- (173) **Operando Diagnostic Detection of Interfacial Oxygen “Breathing” of Resistive Random Access Memory by Bulk-Sensitive Hard X-Ray Photoelectron Spectroscopy**
G. Niu, P. Calka, P. Huang, S.U. Sharath, S. Petzold, A. Gloskovskii, K. Fröhlich, Y. Zhao, J. Kang, M.A. Schubert, F. Bärwolf, W. Ren, Z.-G. Ye, E. Perez, Ch. Wenger, L. Alff, T. Schroeder
Materials Research Letters **7**(3), 117 (2019)
- (174) **Sono-Teleconsulting (USTeleCon) – Update 2019**
D. Nürnberg, A. Haddadi Esfahani, D. Boten, H. Lo, St. Ortmann
Ultraschall in der Medizin / European Journal of Ultrasound (Uim/ EJU) **40**(S01), S54 (2019)
- (175) **Sono-Teleconsulting**
St. Ortmann, A. Haddadi Esfahani, Ch. Wenger, V. Frauendorf, D. Nürnberg
Proc. 1. digilog-Kongress 2019, 114 (2019)
- (176) **Characterization of the Demonstrator of the Fast Silicon Monolithic ASIC for the TT-PET Project**
L. Paolozzi, Y. Bandi, R. Cardarelli, S. Debieux, Y. Favre, D. Ferrere, D. Forshaw, D. Hayakawa, G. Iacobucci, M. Kaynak, A. Miucci, M. Nessi, E. Ripiccini, H. Rücker, P. Valerio, M. Weber
Journal of Instrumentation **14**, P02009 (2019)
- (177) **Test Beam Measurement of the First Prototype of the Fast Silicon Pixel Monolithic Detector for the TT-PET Project**
L. Paolozzi, Y. Bandi, M. Benoît, R. Cardarelli, S. Debieux, D. Forshaw, D. Hayakawa, G. Iacobucci, M. Kaynak, A. Miucci, M. Nessi, O. Ratib, E. Ripiccini, H. Rücker, P. Valerio, M. Weber
Journal of Instrumentation **14**(2), P02009 (2019)
- (178) **CsPbX₃/SiO₂ (X = Cl, Br, I) Monoliths Prepared via a Novel Sol-Gel Route Starting from Cs₄PbX₆ Nanocrystals**
S. Park, M. Ngoc An, G. Almeida, F. Palazon, D. Spirito, R. Krahne, Z. Dang, L. De Trizio, L. Manna
Nanoscale **11**(40), 18739 (2019)
- (179) **Analysis of the Statistics of Device-to-Device and Cycle-to-Cycle Variability in TiN/Ti/Al:HfO₂/TiN RRAMs**
E. Perez, D. Maldonado, C. Acal, J.E. Ruiz-Castro, F.J. Alonso, A.M. Aguilera, F. Jimenez-Molinos, Ch. Wenger, J.B. Roldan
Microelectronic Engineering **214**, 104 (2019)
- (180) **Characterization of the Interface-Driven 1st Reset Operation in HfO₂-based 1T1R RRAM Devices**
E. Perez, M.K. Mahadevaiah, C. Zambelli, P. Olivo, Ch. Wenger
Solid State Electronics **159**, 51 (2019)
- (181) **Toward Reliable Multi-Level Operation in RRAM Arrays: Improving Post-Algorithm Stability and Assessing Endurance/ Data Retention**
E. Perez, C. Zambelli, M.K. Mahadevaiah, P. Olivo, Ch. Wenger
IEEE Journal of the Electron Devices Society **7**, 740 (2019)
- (182) **Editorial: Advanced Signal Processing and Adaptive Learning Methods**
Z. Peric, V. Delic, Z. Stamenkovic, D. Pokrajac
Computational Intelligence and Neuroscience 2019, 5428615 (2019)
- (183) **A SoC-based SDR Platform for Ultra-High Data Rate Broadband Communication, Radar and Localization Systems**
M. Petri, M. Ehrig
Proc. 11th Wireless Days Conference (WD 2019), (2019)
- (184) **Gradual Reset and Set Characteristics in Yttrium Oxide based Resistive Random Access Memory**
S. Petzold, E. Piro, S.U. Sharath, A. Zintler, E. Hildebrandt, L. Molina-Luna, Ch. Wenger, L. Alff
Semiconductor Science and Technology **34**(7), 075008 (2019)
- (185) **100-Gb/s SiGe Chips für das 6G Mobilfunknetz der Zukunft**
U.R. Pfeiffer, P. Rodriguez-Vazquez, J. Grzyb, B. Heinemann
8. MikroSystemTechnik Kongress (MST 2019), 394 (2019)
- (186) **PWM-Driven Thermally Tunable Silicon Microring Resonators: Design, Fabrication, and Characterization**
P. Pintus, M. Hofbauer, C.L. Manganelli, M. Fournier, S. Gundavarapu, O. Lemonnier, F. Gambini, L. Adelmini, C. Meinhardt, C. Kopp, F. Testa, H. Zimmermann, C.J. Oton
Laser & Photonics Reviews **13**(9), 1800275 (2019)
- (187) **Filtres SIW en Technologie Silicium pour Applications THz**
G. Prigent, A.-L. Franc, M. Wietstruck, M. Kaynak
Proc. 21st Journées Nationales Micro-Ondes (JNM 2019), (2019)
- (188) **Endoscopic Orientation by Multimodal Data Fusion**
S. Pulwer, R. Fiebelkorn, Ch. Zesch, P. Steglich, C. Villringer, F. Villasmunta, E. Gedat, J. Handrich, S. Schrader, R. Vandenhousten
Proc. SPIE MOEMS and Miniaturized Systems XVIII (2019) **10931**, 1093114 (2019)
- (189) **Open-Access Silicon Photonics Platforms in Europe**
A. Rahim, J. Goyvaerts, B. Szelag, J.-M. Fedeli, P. Absil, T. Aalto, M. Harjanne, C. Littlejohns, G. Reed, G. Winzer, St. Lischke, L. Zimmermann, D. Knoll, D. Geuzebroek, A. Leinse, M. Geiselmann, M. Zervas, H. Jans, A. Stassen, C. Dominguez, P. Munoz, D. Domenech, A.L. Giesecke, M.C. Lemme, R. Baets
IEEE Journal of Selected Topics in Quantum Electronics **25**(5), 8200818 (2019)
- (190) **Cryogenic Operation of a Millimeter-Wave SiGe BiCMOS Low-Noise Amplifier**
W. Ramirez, H. Forsten, M. Varonen, R. Reeves, M. Kantanen, M. Kaynak, S. Torres
IEEE Microwave and Wireless Components Letters **29**(6), 403 (2019)
- (191) **The Electronic Band Structure of the Sn/Ge(001) Interface Studied by Angle-Resolved Photoelectron Spectroscopy**
F. Reichmann, E.V.S. Hofmann, G. Capellini, W.M. Klesse
Proc. 8th International Symposium on Control of Semiconductor Interfaces (ISCSI 2019), 119 (2019)
- (192) **A Modeling Methodology for Resistive RAM based on Stanford-PKU Model with Extended Multilevel Capability**
J. Reuben, D. Fey, Ch. Wenger
IEEE Transactions on Nanotechnology **18**, 647 (2019)
- (193) **Effect of Epitaxial Graphene Morphology on Adsorption of Ambient Species**
G. Reza Yazdi, F. Akhtar, I.G. Ivanov, S. Schmidt, I. Shteplyuk, A. Zakharov, T. Iakimov, R. Yakimova
Applied Surface Science **486**, 239 (2019)
- (194) **Reliability Evaluation of a 0.25 μ m SiGe Technology for Space Applications**
C. Robin, S. Rochette, S. Desgrez, J.L. Muraro, D. Langrez, J.L. Roux, M. Krstic
Microelectronics Reliability **100–101**, 113480 (2019)
- (195) **Optimization and Performance Limits of a 64-QAM Wireless Communication Link at 220–260 GHz in a SiGe HBT Technology**
P. Rodriguez-Vazquez, J. Grzyb, B. Heinemann, U.R. Pfeiffer
Proc. IEEE Radio and Wireless Symposium (RWS 2019), (2019)
- (196) **A 16-QAM 100-Gb/s 1-M Wireless Link With an EVM of 17% at 230 GHz in an SiGe Technology**
P. Rodriguez-Vazquez, J. Grzyb, B. Heinemann, U.R. Pfeiffer
IEEE Microwave and Wireless Components Letters **29**(4), 297 (2019)

- (197) **Analysis of Human Breath by Millimeter-Wave/Terahertz Spectroscopy**
N. Rothbart, O. Holz, R. Koczulla, K. Schmalz, H.-W. Hübers
Biosensors (MDPI) **19**(12), 2719 (2019)
- (198) **Gas Spectroscopy at 222 – 270 GHz Based on SiGe BiCMOS using a Multi-Pass Ring Cell**
N. Rothbart, K. Schmalz, H.-W. Hübers
Proc. 44th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz 2019), (2019)
- (199) **Dynamics of Crosshatch Patterns in Heteroepitaxy**
F. Rovaris, M.H. Zoellner, P. Zaumseil, A. Marzegalli, L. Di Gaspare, M. De Seta, T. Schroeder, P. Storck, G. Schwalb, G. Capellini, F. Montalenti
Physical Review B **100**(8), 085307 (2019)
- (200) **Device Architectures for High-Speed SiGe HBTs**
H. Rücker, B. Heinemann
Proc. IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2019), (2019)
- (201) **Implémentation en Technologie Intégrée de Filtres à Fréquence Centrale Accordable en Bande D et à Bande Passante Relative Maintenue**
P. Rynkiewicz, A.-L. Franc, F. Coccetti, M. Wietstruck, M. Kaynak, G. Prigent
Proc. 21st Journées Nationales Micro-Ondes (JNM 2019), (2019)
- (202) **Shallow and Undoped Germanium Quantum Wells: A Playground for Spin and Hybrid Quantum Technology**
A. Sammak, D. Sabbagh, N.W. Hendrickx, M. Lodari, B.P. Wuetz, A. Tosato, L. Yeoh, M. Bollani, M. Virgilio, M.A. Schubert, P. Zaumseil, G. Capellini, M. Veldhorst, G. Scappucci
Advanced Functional Materials **29**(14), 1807613 (2019)
- (203) **CVD Synthesis of Armchair Graphene Nanoribbons on Ge/Si(001)**
V. Saraswat, Y. Yamamoto, H.J. Kim, R.M. Jacobberger, K.R. Jenkins, A.J. Way, N.P. Guisinger, M.S. Arnold
ECS Transactions **93**(1), 133 (2019)
- (204) **Synthesis of Armchair Graphene Nanoribbons on Germanium-on-Silicon**
V. Saraswat, Y. Yamamoto, H.J. Kim, R.M. Jacobberger, K.R. Jenkins, A.J. Way, N.P. Guisinger, M.S. Arnold
ACS Journal of Physical Chemistry C **123**(30), 18445 (2019)
- (205) **Achieving Millimeter Precision Distance Estimation using Two-Way Ranging in the 60 GHz Band**
V. Sark, N. Maletic, M. Ehrig, J. Gutierrez Teran, E. Grass
Proc. 28th European Conference on Networks and Communications (EuCNC 2019), 310 (2019)
- (206) **Transmitters and Receivers in SiGe BiCMOS Technology for Sensitive Gas Spectroscopy at 222 - 270 GHz**
K. Schmalz, N. Rothbart, M.H. Eissa, J. Borngräber, D. Kissinger, H.-W. Hübers
AIP Advances **9**(1), 015213 (2019)
- (207) **Aspects on Timing Modeling of Radiation-Hardness by Design Standard Cell-Based TMR Flip-Flops**
O. Schrape, A. Breitenreiter, St. Zeidler, M. Krstic
Proc. 22nd EUROMICRO Conference on Digital System Design and Software Engineering and Advanced Applications (Euromicro DSD & SEAA 2019), 639 (2019)
- (208) **Optimization of a BEOL Aluminium Deposition Process Enabling Wafer Level Al-Al Thermo-Compression Bonding**
S. Schulze, M. Wietstruck, M. Fraschke, P. Kerepesi, H. Kurz, B. Rebhan, M. Kaynak
Proc. 69th IEEE Electronic Components and Technology Conference (ECTC 2019), 218 (2019)
- (209) **Configurable Fault Tolerant Circuits and System Level Integration for Self-Awareness**
R. Segabinazzi Ferreira, N. George, J.-C. Chen, M. Hübner, M. Krstic, J. Nolte, H.T. Vierhaus
Proc. 22nd EUROMICRO Conference on Digital System Design and Software Engineering and Advanced Applications (Euromicro DSD & SEAA 2019), (2019)
- (210) **Novel Concept for VCSEL Enhanced Silicon Photonic Coherent Transceiver**
P.M. Seiler, G. Ronniger, U. Troppenz, A. Sigmund, M. Moehrle, A. Peczek, L. Zimmermann
AIP Advances **9**(10), 105114 (2019)
- (211) **Two-Element Antenna-Active Phase Shifter Packaging at 77 GHz**
M. Seyyedesfahlan, E. Öztürk, M. Kaynak, I. Tekin, A.K. Skrivervik
Proc. 13th European Conference on Antennas and Propagation (EuCAP 2019), (2019)
- (212) **PEAKTOP Instruction Set Architecture Manual v1.3.10.4 (rev. 190814)**
A. Simevski
www.moral-project.eu
- (213) **Scalable and Configurable Multi-Chip SRAM in a Package for Space Applications**
A. Simevski, P. Skoncej, C. Calligaro, M. Krstic
Proc. 32nd IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT 2019), (2019)
- (214) **Simulation-Based Verification of the Youngest-First Round-Robin Core Gating Pattern**
A. Simevski, M. Krstic
Proc. 29th International Symposium on Power and Timing Modeling, Optimization and Simulation (PATMOS 2019), 162 (2019)
- (215) **Wave Digital Model of a TiN/Ti/HfO₂/TiN Memristor**
E. Solan, E. Perez, D. Michaelis, Ch. Wenger, K. Ochs
International Journal of Numerical Modelling: Electronic Networks, Devices and Fields **32**(5), e2588 (2019)
- (216) **Sequential Channel Equalization in Strong Line-of-Sight MIMO Communication**
X. Song, D. Cvetkovski, W. Rave, E. Grass, G. Fettweis
IEEE Transactions on Wireless Communications **18**(1), 340 (2019)
- (217) **Radiation Tolerant RF-LDMOS Transistors, Integrated into a 0.25µm SiGe-BICMOS Technology**
R. Sorge, J. Schmidt, F. Reimer, Ch. Wipf, F. Korndörfer, R. Pliquett, R. Barth
Nuclear Instruments and Methods in Physics Research Section A **924**, 166 (2019)
- (218) **On the Impact of the Sampling Rate on the Success of Horizontal DEMA Attack**
A. Sosa, I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 31st Crypto Day Matters 2019, (2019)

- (219) **Hardware/Software Co-Design of Wireless LAN Transceiver: A Case Study**
Z. Stamenkovic, K. Tittelbach-Helmrich, M. Krstic, M. Stojcev, B. Dimitrijevic
Proc. 31st International Conference on Microelectronics (MIEL 2019), 45 (2019)
- (220) **Silicon Systems for Wireless Communications - Design, Modeling, Verification, Implementation, Integration, and Test**
Z. Stamenkovic
Proc. 42nd International Spring Seminar on Electronics Technology (ISSE 2019), 12 (2019)
- (221) **International Symposium on Design and Diagnostics of Electronic Circuits and Systems**
Z. Stamenkovic, A. Bosio, G. Cserey, O. Novak, W. Pleskacz, L. Sekanina, A. Steininger, G. Stojanovic, V. Stopjakova
Proc. 50th IEEE International Test Conference (ITC 2019), 1 (2019)
- (222) **Si-based N-Type THz Quantum Cascade Emitter**
D. Stark, L. Persichetti, M. Montanari, C. Ciano, L. Di Gaspare, M. De Seta, M.H. Zoellner, O. Skibitzki, G. Capellini, M. Ortolani, L. Baldassarre, M. Virgilio, T. Grange, S. Birner, K. Rew, D.J. Paul, J. Faist, G. Scalari
Proc. 44th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz 2019), (2019)
- (223) **N-Type Ge/SiGe Quantum Cascade Heterostructures for THz Emission**
D. Stark, L. Persichetti, M. Montanari, C. Ciano, L. Di Gaspare, M. De Seta, M.H. Zoellner, O. Skibitzki, G. Capellini, M. Ortolani, L. Baldassarre, M. Virgilio, T. Grange, S. Birner, K. Rew, D.J. Paul, J. Faist, G. Scalari
Proc. European Conference on Lasers and Electro-Optics (CLEO 2019), CC3.3 (2019)
- (224) **Functionalized Materials for Integrated Photonics: Hybrid Integration of Organic Materials in Silicon-Based Photonic Integrated Circuits for Advanced Optical Modulators and Light-Sources**
P. Steglich, Ch. Mai, S. Bondarenko, C. Villringer, S. Pulver, C. Zesch, B. Dietzel, S. Schrader, F. Vitale, F. De Matteis, M. Casalboni, A. Mai
Proc. 41st Progress In Electromagnetics Research Symposium (PIERS 2019), 1896 (2019)
- (225) **Introductory Chapter: Fiber Optics**
P. Steglich, F. De Matteis
Fiber Optics: From Fundamentals to Industrial Approach, 1st Edition, Editors: P. Steglich, F. De Matteis, Chapter 1. Introductory Chapter: Fiber Optics, IntechOpen, 1 (2019)
- (226) **On-Chip Dispersion Measurement of the Quadratic Electro-Optic Effect in Nonlinear Optical Polymers using a Photonic Integrated Circuit Technology**
P. Steglich, C. Villringer, B. Dietzel, Ch. Mai, S. Schrader, M. Casalboni, A. Mai
IEEE Photonics Journal **11**(3), 4900510 (2019)
- (227) **Optical Biosensors Based on Silicon-On-Insulator Ring Resonator: A Review**
P. Steglich, M. Hülsemann, B. Dietzel, A. Mai
Molecules **24**(3), 519 (2019)
- (228) **Silicon-Organic Hybrid Photonic Devices in a Photonic Integrated Circuit Technology**
P. Steglich, Ch. Mai, A. Mai
ECS Journal of Solid State Science and Technology **8**(11), Q217 (2019)
- (229) **Silicon-Organic Hybrid Photonics: Integration of Electro-Optical Polymers in a Photonic Integrated Circuit Technology**
P. Steglich, Ch. Mai, C. Villringer, B. Dietzel, S. Schrader, A. Mai
ECS Transactions **92**(4), 187 (2019)
- (230) **Mid-Infrared Optical Characterization of thin SiNx Membranes**
M. Stocchi, D. Mencarelli, L. Pierantoni, D. Kot, M. Lisker, A. Göritz, C. Baristiran Kaynak, M. Wietstruck, M. Kaynak
Applied Optics **58**(19), 5233 (2019)
- (231) **Advanced Numerical Investigation of the Heat Flux in an Array of Microbolometers**
M. Stocchi, D. Mencarelli, L. Pierantoni, A. Göritz, C. Baristiran Kaynak, M. Wietstruck, M. Kaynak
Scientific Reports **9**, 11078 (2019)
- (232) **Demonstration of a Graphene-Base Heterojunction Transistor with Saturated Output Current**
C. Strobel, C.A. Chavarin, B. Leszczynska, S. Leszczynski, F. Winkler, S. Killge, S. Völkel, K. Richter, A. Hiess, M. Knaut, J. Reif, M. Albert, Ch. Wenger, J.W. Bartha
Journal of Applied Physics **125**(23), 234501 (2019)
- (233) **Integrated Reconfigurable Silicon Photonics Switch Matrix in IRIS Project: Technological Achievements and Experimental Results**
F. Testa, S. Tondini, F. Gambini, P. Velha, A. Bianchi, C. Kopp, M. Hofbauer, C.L. Manganelli, N. Zecevic, S. Faralli, G. Pares, R. Enne, A. Serrano, B. Goll, G. Fontana, A. Chalyan, J.-M. Lee, P. Pintus, G. Chiaretti, H. Zimmermann, L. Pavesi, C.J. Oton, S. Stracca
IEEE Journal of Lightwave Technology **37**(2), 345 (2019)
- (234) **Defect Identification at the AlN/Si(111) Interface in AlGaN/GaN HEMT Structures by DLTS**
H. Tetzner, W. Seifert, S.B. Thapa, W.M. Klesse, M.H. Zoellner
Proc. 8th International Symposium on Control of Semiconductor Interfaces (ISCSI 2019), 9 (2019)
- (235) **Monopulse-Based THz Beam Tracking for Indoor Virtual Reality Applications**
K.K. Tiwari, V. Sark, E. Grass, R. Kraemer
Proc. 24. ITG Fachtagung Mobilkommunikation - Technologien und Anwendungen (2019), 10 (2019)
- (236) **Memory-Assisted Statistically-Ranked RF Beam Training Algorithm for Sparse MIMO**
K.K. Tiwari, E. Grass, J.S. Thompson, R. Kraemer
zu finden unter: <https://arxiv.org/abs/1906.01719>
- (237) **Noise Performance of Orthogonal RF Beamforming for THz Radio Communications**
K.K. Tiwari, E. Grass, R. Kraemer
Proc. IEEE Computing and Communication Workshop and Conference (CCWC 2019), 793 (2019)
- (238) **Beam Entropy of 5G Cellular Millimetre-Wave Channels**
K.K. Tiwari, E. Grass, J.S. Thompson, R. Kraemer
Proc. 90th IEEE Vehicular Technology Conference (VTC-Fall 2019), (2019)
- (239) **A Survey on Bluetooth Multi-Hop Networks**
N. Todtenberg, R. Kraemer
Ad Hoc Networks **93**, 101922 (2019)
- (240) **Developing a Configurable Fault Tolerant Multicore System for Optimized Sensor Processing**
M. Ulbricht, R.T. Syed, M. Krstic
32nd IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT 2019), (2019)

- (241) **ParSec: Ein innovatives Funksystem für die Fertigungsautomation**
L. Underberg, R. Kraemer, J. von Hoyningen-Huene, R. Kays at - Automatisierungstechnik **67**(1), 29 (2019)
- (242) **Temperature and Gate Effects on Contact Resistance and Mobility in Graphene Transistors by TLM and Y-Function Methods**
F. Urban, G. Lupina, A. Grillo, N. Martucciello, A. Di Bartolomeo zu finden unter: <https://arxiv.org/abs/1912.04623>
- (243) **A Monolithic ASIC Demonstrator for the Thin Time-of-Flight PET Scanner**
P. Valerio, R. Cardarelli, G. Iacobucci, L. Paolozzi, E. Ripicini, D. Hayakawa, S. Bruno, A. Caltabianob, M. Kaynak, H. Rücker, M. Nessi
Journal of Instrumentation **14**, P07013 (2019)
- (244) **Intelligent Clustering as a Means to Improve K-Means Based Horizontal Attacks**
Y. Varabei, I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 31st Crypto Day Matters 2019, (2019)
- (245) **Intelligent Clustering as a Means to Improve K-Means Based Horizontal Attacks**
Y. Varabei, I. Kabin, Z. Dyka, D. Klann, P. Langendörfer
Proc. 30th IEEE International Symposium on Personal, Indoor and Mobile Radio Communications (PIMRC 2019) Workshop-W6: Machine Learning for Security and Cryptography, (2019)
- (246) **A Programmable Error-Predictive In-Situ Delay Monitor for Adaptive Low Power and Error-Resilient Complex System-On-Chip**
M. Veleski, R. Kraemer, M. Krstic
Proc. 9th Biannual European - Latin American Summer School on Design, Test and Reliability (BELAS 2019), (2019)
- (247) **Programmable In-Situ Delay Monitor for Energy-Efficient and Resilient Complex SoC**
M. Veleski, R. Kraemer, M. Krstic
Proc. 24th IEEE European Test Symposium: PhD Forum (ETS 2019), (2019)
- (248) **SWIELD: An In Situ Approach for Adaptive Low Power and Error-Resilient Operation**
M. Veleski, R. Kraemer, M. Krstic
Proc. 17th IEEE East-West Design & Test Symposium (EWDTS 2019), 430 (2019)
- (249) **PMMA Filled Through-Silicon Vias (TSVs) and Back Etch Process Controlled by Plasma Emission Interferometry**
F. Villasmunta, P. Steglich, Ch. Mai, F. Heinrich, V. Ksianzou, S. Schrader, A. Mai,
Proc. 8. MikroSystemTechnik Kongress (MST 2019), (2019)
- (250) **A Digital Adjustable Fully Integrated Bistatic Interferometric Radar Transceiver at 60 GHz in a 130 nm BiCMOS Technology**
M. Voelkel, M. Dietz, A. Hagelauer, M.H. Eissa, D. Kissinger, R. Weigel
Proc. 49th European Microwave Week (EuMW 2019), 220 (2019)
- (251) **Optical Transmitter Design in a SiGe BiCMOS Photonic Platform**
K. Voigt, Ch. Mai, D. Petousi, A. Peczek, D. Knoll, St. Lischke, G. Winzer, L. Zimmermann
Proc. Asia Communications and Photonics Conference (ACPC 2019), T3H.2 (2019)
- (252) **Epitaxy of Si-Ge-Sn-based Heterostructures for CMOS-Integratable Light Emitters**
N. von den Driesch, D. Stange, D. Rainko, U. Breuer, G. Capellini, J.-M. Hartmann, H. Sigg, S. Mantl, D. Grützmacher, D. Buca
Solid State Electronics **155**, 139 (2019)
- (253) **207-257 GHz Integrated Sensing Readout System with Transducer in a 130-nm SiGe BiCMOS Technology**
D. Wang, J. Yun, M.H. Eissa, M. Kucharski, K. Schmalz, A. Malignaggi, Y. Wang, J. Borngräber, Y. Liang, H.J. Ng, Q.H. Le, D.K. Huynh, T. Kämpfe, K. Seidel, D. Kissinger
Proc. IEEE MTT-S International Microwave Symposium (IMS 2019), 496 (2019)
- (254) **240-GHz Four-Channel Power-Tuning Heterodyne Sensing Readout System With Reflection and Transmission Measurements in a 130-nm SiGe BiCMOS Technology**
D. Wang, M.H. Eissa, K. Schmalz, J. Yun, A. Malignaggi, J. Borngräber, M. Kucharski, T. Kämpfe, K. Seidel, H.J. Ng, D. Kissinger
IEEE Transactions on Microwave Theory and Techniques **67**(12), 5296 (2019)
- (255) **Interface-Engineered Reliable HfO₂-based RRAM for Synaptic Simulation**
Q. Wang, G. Niu, S. Roy, Y. Wang, Y. Zhang, H. Wu, S. Zhai, W. Bai, P. Shi, S. Song, Z. Song, Y.-H. Xie, Z.-G. Ye, Ch. Wenger, T. Schroeder, X. Meng, W. Ren
Journal of Materials Chemistry C **7**(40), 12682 (2019)
- (256) **Inherent-Stochastic Learning in CMOS Integrated HfO₂ Arrays for Neuromorphic Computing**
Ch. Wenger, F. Zahari, M.K. Mahadevaiah, E. Perez, I. Beckers, H. Kohlstedt, M. Ziegler
IEEE Electron Device Letters **40**(4), 639 (2019)
- (257) **SiGe BiCMOS Technology with Embedded Through-Silicon Vias and Interposer Fan-Out Wafer-Level Packaging Platform**
M. Wietstruck, St. Marschmeyer, S. Schulze, M. Kaynak
Proc. 1st European Microwave Conference in Central Europe (EuMCE 2019), 332 (2019)
- (258) **Al-Al Direct Bonding with Sub- μ m Alignment Accuracy for Millimeter Wave SiGe BiCMOS Wafer Level Packaging and Heterogeneous Integration**
M. Wietstruck, S. Schulze, B. Rebhan, P. Kerepesi, H. Kurz, G. Silberer, J. Meiler, S. Tolunay Wipf, Ch. Wipf, M. Kaynak
Proc. 69th IEEE Electronic Components and Technology Conference (ECTC 2019), 942 (2019)
- (259) **Recent Developments on SiGe BiCMOS Technologies for mm-Wave and THz Applications**
M. Wietstruck, St. Marschmeyer, S. Schulze, S. Tolunay Wipf, Ch. Wipf, M. Kaynak
Proc. IEEE MTT-S International Microwave Symposium (IMS 2019), 1126 (2019)
- (260) **RF-MEMS Based V-Band Impedance Tuner Driven by Integrated High-Voltage LDMOS Switch Matrix and Charge Pump**
Ch. Wipf, R. Sorge, S. Tolunay Wipf, A. Göritz, A. Scheit, D. Kissinger, M. Kaynak
Proc. 20th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2019), (2019)

- (261) **Horizontal DEMA Attack as the Criterion to Select the Best Suitable EM Probe**
Ch. Wittke, I. Kabin, D. Klann, Z. Dyka, A. Datsuk, P. Langendörfer
zu finden unter: <http://eprint.iacr.org/>
- (262) **Securing Over-the-Air Code Updates in Wireless Sensor Networks**
Ch. Wittke, K. Lehniger, St. Weidling, M. Schölzel
Harnessing the Internet of Everything (IoE) for Accelerated Innovation Opportunities, 1st Edition, Editors: P.J.S. Cardoso, J. Monteiro, J. Semião, J.M.F. Rodrigues, Chapter 13. Securing Over-the-Air Code Updates in Wireless Sensor Networks, IGI Global, 302 (2019)
- (263) **Nickel Texture Adjustment on Si and Ge and its Impact on Nickel Silicide and Germanide**
D. Wolansky, P. Zaumseil, M.H. Zoellner, S. Schulze
ECS Transactions **93**(1), 97 (2019)
- (264) **A 60 GHz Ring Sensor with Differential Feed-Lines for Dielectric Spectroscopy in Biomedical Applications**
R.K. Yadav, J. Wessel, D. Kissinger
Proc. IEEE Radio and Wireless Symposium (RWS 2019), (2019)
- (265) **Ge/SiGe Multi Quantum Well Fabrication by Using Reduced Pressure Chemical Vapor Deposition**
Y. Yamamoto, O. Skibitzki, M.A. Schubert, M. Scuderi, F. Reichmann, M.H. Zoellner, G. Capellini, B. Tillack
Proc. 51st International Conference on Solid State Devices and Materials (SSDM 2019), 293(2019)
- (266) **Group IV Heteroepitaxy for Advanced Electronic Devices Integrated in BiCMOS Technology**
Y. Yamamoto, H. Rücker, B. Heinemann, St. Lischke, C. Baristiran Kaynak, M. Kaynak, B. Tillack
ECS Transactions **93**(1), 1 (2019)
- (267) **Group IV Heteroepitaxy Processes for Advanced Electronics Devices Integration into BiCMOS Technology**
Y. Yamamoto, H. Rücker, B. Heinemann, St. Lischke, C. Baristiran Kaynak, M. Kaynak, B. Tillack
Proc. 8th International Symposium on Control of Semiconductor Interfaces (ISCSI 2019), 89 (2019)
- (268) **Influence of Annealing Condition on Threading Dislocation Density of Ge Grown by RPCVD**
Y. Yamamoto, P. Zaumseil, M.A. Schubert, B. Tillack
ECS Transactions **93**(1), 87 (2019)
- (269) **Self-Ordered Ge Nanodot Fabrication by using Reduced Pressure Chemical Vapor Deposition**
Y. Yamamoto, Y. Itoh, P. Zaumseil, M.A. Schubert, G. Capellini, K. Washio, B. Tillack
ECS Journal of Solid State Science and Technology **8**(3), P190 (2019)
- (270) **Development of a Portable Dielectric Biosensor for Rapid Detection of Viscosity Variations and Its In Vitro Evaluations using Saliva Samples of COPD Patients and Healthy Control**
P.S. Zarrin, F.I. Jamal, N. Roeckendorf, Ch. Wenger
Healthcare (MDPI) **7**(1), 11 (2019)
- (271) **Pattern Recognition for COPD Diagnostics Using an Artificial Neural Network and Its Potential Integration on Hardware-based Neuromorphic Platforms**
P.S. Zarrin, Ch. Wenger
Proc. 28th International Conference on Artificial Neural Networks (ICANN 2019), in: Information and Communications Security, Springer, LNCS **11731**, 284 (2019)
- (272) **A Silicon Based 4.5-GHz Near-Field Capacitive Sensing Imaging Array**
J. Zhou, R. Al Hadi, W. Qiao, Y. Zhao, C. Chen, M. Kaynak, X. Cheng, J.C M. Hwang, M.-C.F. Chang
Proc. IEEE MTT-S International Microwave Symposium (IMS 2019), 797 (2019)
- (273) **Correlation of Optical, Structural, and Compositional Properties with V-Pit Distribution in InGaN/GaN Multiquantum Wells**
M.H. Zoellner, G.A. Chahine, L. Lahourcade, Ch. Mounir, C.L. Manganelli, T.U. Schüllli, U.T. Schwarz, R. Zeisel, T. Schroeder
ACS Applied Materials & Interfaces **11**(25), 22834 (2019)
- (274) **Compact Manganite-Graphene Magnetoresistive Sensor**
N. Zurauskiene, R. Lukose, S. Balevicius, V. Stankevicius, S. Kersulis, V. Plausinaitiene, M. Vagner, R. Navickas
IEEE Magnetics Letters **10**, 8105605 (2019)

Eingeladene Vorträge

Invited Presentations

- (1) **Development and Mechanical Modeling of Si_{1-x}Ge_x/Si MQW Based Uncooled Microbolometers in a 130 nm BiCMOS**
C. Baristiran Kaynak, A. Göritz, Y. Yamamoto, M. Wietstruck, M. Stocchi, K.E. Unal, M.B. Ozdemir, Y. Ozsoy, Y. Gurbuz, M. Kaynak
20th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2019), Orlando, Florida, January 20 - 23, 2019, USA
- (2) **WORTECS: Wireless Optical/Radio TErabit Communications**
M. Brzozowski, E. Grass, O. Bouchet
5G Wold ForumWorkshop: From Evolution to Revolution, a roadmap for beyond 5G, Dresden, September 30 - October 02, 2019, Germany
- (3) **Intrasubband and Interband Transitions in N-Type Ge/SiGe MQW**
G. Capellini
IEEE Photonics Society Summer Topicals Meeting Series 2019, Fort Lauderdale, July 08 - 10, 2019, USA
- (4) **mmWave Technologies – Where do they make Sense**
E. Grass, J. Gutierrez Teran
Fokus Fuseco Forum (FFF2019), (Part of the 4th #Berlin5GWeek), Berlin, November 07 - 08, 2019, Germany
- (5) **5G for Railway Operations and Customers - How to Efficiently Connect Trains and Passengers to the Internet**
E. Grass, J. Gutierrez Teran
5G CMM EXPO 2019, Hannover, October 08 - 10, 2019, Germany
- (6) **Hands-on-Tutorial on Side Channel Attacks (Practical Part)**
I. Kabin, D. Klann, Z. Dyka, P. Langendörfer
9th Biannual European - Latin American Summer School on Design, Test and Reliability (BELAS 2019), Frankfurt (Oder), June 10 - 12, 2019, Germany
- (7) **On the Impact of Deposited Oxide and Nitride Layers on Oxygen Precipitation in Silicon**
G. Kissinger, D. Kot, M. Lisker, T. Grabolla, T. Müller, A. Sattler IKZ, Berlin-Adlershof, Berlin, Germany
- (8) **Introduction to SCA & FI Attacks**
D. Klann, I. Kabin, D. Petryk, Z. Dyka
9th Biannual European - Latin American Summer School on Design, Test and Reliability (BELAS 2019), Frankfurt Oder, June 12, 2019, Germany
- (9) **Fault Tolerant Asynchronous Design**
M. Krstic
NII Shonan Meeting: Seminar No.133. Asynchronous Circuit Design and Its Applications: Past, Present and Future (2019), Shonan, May 15 - 19, 2019, Japan
- (10) **Optimizing Overhead in Fault-Tolerant Computing Systems**
M. Krstic
5th PANhellenic Conference on Electronics & Telecommunications (PACET 2019), Volos, November 08 - 09, 2019, Greece
- (11) **Advanced Photonic BiCMOS Technology with High-Performance Ge Photo Detectors**
St. Lischke, Ch. Mai, D. Knoll, L. Zimmermann
SPIE Optics + Photonics, San Diego, California, August 11 - 15, 2019, USA
- (12) **Challenges of Graphene Process Integration in CMOS Technology**
M. Lisker, M. Lukosius, R. Lukose, Ch. Wenger, A. Mai
236th ECS Meeting (2019), Atlanta, GA, October 14 - 18, 2019, USA
- (13) **200 mm Graphene Growth and Transfer for Integration in Microelectronics**
R. Lukose, M. Lisker, M. Lukosius, A. Mai
Workshop "Wafer-scale Integration of 2D Materials", Aachen, November 12 - 13, 2019, Germany
- (14) **Graphene in 200 mm CMOS Fab: Challenges and Perspectives**
M. Lukosius, M. Lisker, R. Lukose, M. Fraschke, J. Dabrowski, F. Akhtar, Y. Yamamoto, O. Fursenko, A. Krüger, D. Wolansky, G. Dziallas, C.A. Chavarin, A. Becker, G. Lippert, Ch. Wenger, A. Mai
9th Graphene 2019, Rome, June 25 - 28, 2019, Italy
- (15) **Graphene Synthesis on 200mm Wafers**
M. Lukosius, M. Lisker, J. Dabrowski, F. Akhtar, Y. Yamamoto, C.A. Chavarin, A. Becker, G. Lippert, A. Mai, Ch. Wenger
1and2DM 2019, Tokyo, January 29 - 31, 2019, Japan
- (16) **Integration of Graphene into 200 mm CMOS Technology**
M. Lukosius, M. Lisker, J. Dabrowski, G. Dziallas, M. Fraschke, A. Krüger, F. Akhtar, Y. Yamamoto, O. Fursenko, D. Wolansky, M.A. Schubert, G. Lippert, A. Mai, Ch. Wenger
GraphIn 2019, Madrid, February 21 - 22, 2019, Spain
- (17) **Towards the Integration of 200 mm Graphene into Microelectronics**
M. Lukosius, M. Lisker, G. Dziallas, J. Dabrowski, M. Fraschke, G. Lippert, C.A. Chavarin, A. Mai, Ch. Wenger
Graph Korea 2019, Seoul, March 26 - 29, 2019, South Korea
- (18) **Optimized HfO₂-based MIM Module Fabrication for Emerging Memory Applications**
M.K. Mahadevaiah, M. Lisker, M. Fraschke, St. Marschmeyer, D. Schmidt, Ch. Wenger, E. Perez, A. Mai
236th ECS Meeting (2019), Atlanta, October 13 - 17, 2019, USA
- (19) **Improved Fabrication Technique in HfO₂-based MIM Modules for RRAM Applications**
M.K. Mahadevaiah, E. Perez, Ch. Wenger, M. Lisker, M. Fraschke, St. Marschmeyer, D. Schmidt, A. Mai
E-MRS Fall Meeting 2019, Warsaw, September 16 - 19, 2019, Poland
- (20) **Scalable Radar Sensor Platform in SiGe BiCMOS Technology**
H.J. Ng
62. Workshop der MPC-Gruppe 2019, Furtwangen, July 11 - 12, 2019, Germany
- (21) **IHP Highly-Miniaturized Multi-Channel Radar Sensors with Integrated On-Chip Antennas**
H.J. Ng
IEEE Radio Frequency Integrated Circuits Symposium (RFIC 2019), Boston, June 02 - 07, 2019, USA
- (22) **Resilient Scalable Pseudo-Random Noise Radar**
H.J. Ng
49th IEEE European Microwave Week (EuMW 2019), Paris, September 29 - October 04, 2019, France

- (23) **Memristive Devices**
E. Perez
Workshop at BTU Cottbus-Senftenberg: Characterization of Micro- and Nano-Materials, Key Aspect: Energy Materials, Cottbus, September 23 - 27, 2019, Germany
- (24) **Hands-on-Tutorial on Side Channel Attacks - Part 3: Optical Fault Injection Attacks, Introduction & Demonstration**
D. Petryk, I. Kabin, D. Klann, Z. Dyka, P. Langendörfer
9th Biannual European - Latin American Summer School on Design, Test and Reliability (BELAS 2019), Frankfurt (Oder), June 10 - 12, 2019, Germany
- (25) **Device Architectures for High-Speed SiGe HBTs**
H. Rücker, B. Heinemann
IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2019), Nashville, November 03 - 06, 2019, USA
- (26) **Morphology Adjustment for Selective Silicon Chemical Vapor Deposition**
A. Scheit, Y. Yamamoto, St. Marschmeyer, R. Sorge
GMM-Nutzergruppentreffen Heißprozesse und RTP & Nutzergruppentreffen der GMM-Fachgruppe Ionenimplantation, Erlangen, April 03 - 04, 2019, Germany
- (27) **Millisecond Flash Lamp Annealing and Application for SiGe-HBT**
A. Scheit, T. Lenke, T. Schumann, L. Rebohle, W. Skorupa, S. Häberlein
GMM-Nutzergruppentreffen Heißprozesse und RTP & Nutzergruppentreffen der GMM-Fachgruppe Ionenimplantation, Erlangen, April 03 - 04, 2019, Germany
- (28) **Optoelectronics based on GeSn Nanostructures**
V. Schlykow, N. Taoka, G. Niu, P. Zaumseil, O. Skibitzki, W.M. Klesse, M.A. Schubert, Y. Yamamoto, I.A. Fischer, B. Witzigmann, G. Capellini, T. Schroeder
IHT-Institutskolloquium "Bauelemente und Technologien", Stuttgart, January 23, 2019, Germany
- (29) **SiGe BiCMOS Technology for Millimeter Wave, Terahertz and Fiber Optical Communication Systems**
R.F. Scholz, A. Gajda, H.J. Ng, G. Fischer
4th Benelux RF Conference (2019), Nijmegen, November 28, 2019, The Netherlands
- (30) **Temperature-Dependent Photoluminescence in Germanium-Based Heterostructures**
D. Spirito, C.L. Manganelli, M. Montanari, W.M. Klesse, G. Capellini
Seminar HORIBA -THORAY, Oberursel, December 06, 2019, Germany
- (31) **Hardware/Software Co-Design of Wireless Communication Systems**
Z. Stamenkovic, M. Stojcev, B. Dimitrijevic
31st International Conference on Microelectronics (MIEL 2019), Nis, September 16 - 18, 2019, Serbia
- (32) **Silicon Systems for Wireless Communications - Design, Modeling, Verification, Implementation, Integration, and Test**
Z. Stamenkovic
42nd International Spring Seminar on Electronics Technology (ISSE 2019), Wroclaw, May 15 - 19, 2019, Poland
- (33) **International Symposium on Design and Diagnostics of Electronic Circuits and Systems**
Z. Stamenkovic, A. Bosio, G. Cserey, O. Novak, W. Pleskacz, L. Sekanina, A. Steininger, G. Stojanovic, V. Stopjakova
50th IEEE International Test Conference (ITC 2019), Washington, D.C., November 12 - 14, 2019, USA
- (34) **Functionalized Materials for Integrated Photonics: Hybrid Integration of Organic Materials in Silicon-Based Photonic Integrated Circuits for Advanced Optical Modulators and Light-Sources**
P. Steglich, Ch. Mai, S. Bondarenko, C. Villringer, S. Pulwer, C. Zesch, B. Dietzel, S. Schrader, F. Vitale, F. De Matteis, M. Casalboni, A. Mai
41st Progress In Electromagnetics Research Symposium (PIERS 2019), Rome, June 17 - 20, 2019, Italy
- (35) **Silicon-Organic Hybrid Photonics: Integration of Electro-Optical Polymers in a Photonic Integrated Circuit Technology**
P. Steglich, Ch. Mai, S. Schrader, A. Mai
236th ECS Meeting, Atlanta, GA, October 13 - 17, 2019, USA
- (36) **A Configurable Fault Tolerant Multicore System based on Tensilica Fusion G3 Cores**
M. Ulbricht
CDNLive Cadence User Conference 2019, München, May 06 - 08, 2019, Germany
- (37) **Ansätze zur Hardware-Implementierung von KI**
Ch. Wenger
Leibniz-Konvent "Künstliche Intelligenz" 2019, Berlin, March 22, 2019, Germany
- (38) **Emerging Applications of RRAM Based Memories**
Ch. Wenger
Institute Colloquium at Sichuan University, Chengdu, China
- (39) **Emerging Applications of RRAM based Memories: Impact of Programming Algorithms**
Ch. Wenger
International Conference on Memristive Materials, Devices & Systems (MEMRISYS 2019), Dresden, July 08 - 11, 2019, Germany
- (40) **Künstliche Intelligenz - Eine Einführung**
Ch. Wenger
26. Onkologische Fortbildung für Schwestern und Pfleger und Ärzte, Neuruppin, June 14, 2019, Germany
- (41) **Künstliche Intelligenz – Computer nach dem Vorbild des menschlichen Gehirns**
Ch. Wenger
Medizinisch-Psychologische Gesellschaft der MHB Fontane, Neuruppin, February 20, 2019, Germany
- (42) **Memristive ALD Films for Neuromorphic Networks**
Ch. Wenger
EFDS Workshop and Tutorial "ALD for Industry" 2019 (2019), Berlin, March 19 - 20, 2019, Germany
- (43) **Memristive Technologien für KI-Anwendungen**
Ch. Wenger
Miniworkshop KI: Neuromorphen Schaltungen & Vektorsymbolischen Architekturen, Cottbus, November 14, 2019, Germany
- (44) **Reliability of CMOS Integrated Memristive HfO₂ Arrays with Respect to Neuromorphic Computing**
Ch. Wenger
VDE – ITG Fachgruppe MN 5.6 (fast)WLR / Wafer Level Reliability, Zuverlässigkeits - Simulation & Qualifikation (FWLR WS 2019), Dresden, May 27 - 29, 2019, Germany

- (45) **Towards Neuromorphic Computing: Inherent Stochastic Learning in Memristive HfO_2 Arrays**
Ch. Wenger
High-k Workshop 2019, Dresden, June 11 - 12, 2019, Germany
- (46) **Integrated Microwave and Millimeterwave Dielectric Sensors and Actuators in SiGe BiCMOS Technology**
J. Wessel, K. Schmalz, R.K. Yadav, P. Soltani, Ch. Wenger
Kolloquium an der OVGU Magdeburg, Magdeburg, December 12, 2019
- (47) **SiGe BiCMOS Wafer-Level Packaging and 3D Heterogeneous Integration**
M. Wietstruck, M. Stocchi, M. Kaynak
49th European Microwave Week (EuMW 2019), Paris, September 29 - October 04, 2019, France
- (48) **Group IV Heteroepitaxy for Advanced Electronic Devices Integrated in BiCMOS Technology**
Y. Yamamoto, H. Rücker, B. Heinemann, St. Lischke, C. Baristiran Kaynak, M. Kaynak, B. Tillack
2nd Joint Conference International SiGe Technology and Device Meeting and International Conference on Silicon Epitaxy and Heterostructures (ISTDM/ICSI 2019), Wisconsin, June 02 - 06, 2019, USA
- (49) **Group IV Heteroepitaxy Processes for Advanced Electronics Devices Integration into BiCMOS Technology**
Y. Yamamoto, H. Rücker, B. Heinemann, St. Lischke, C. Baristiran Kaynak, M. Kaynak, B. Tillack
8th International Symposium on Control of Semiconductor Interfaces (ISCSI 2019), Sendai, November 27 - 30, 2019, Japan
- (50) **Memristive Stochastic Learning for Neuromorphic Computing**
M. Ziegler, H. Kohlstedt, Ch. Wenger
22nd International Conference on Solid State Ionics (SSI 2019), PyeongChang, June 16 - 21, 2019, South Korea
- (51) **Memristive Stochastic Learning for Neuromorphic Computing**
M. Ziegler, H. Kohlstedt, Ch. Wenger
7th International Symposium on Integrated Functionalities (ISIF 2019), Dublin, August 11 - 14, 2019, Ireland

Monographien

Monographs

- (1) **Fiber Optics: From Fundamentals to Industrial Applications**
P. Steglich, F. De Matteis
Intech Open, (2019)
- (2) **Photonik einfach erklärt: Wie Licht die Industrie revolutioniert**
P. Steglich, K. Heise
Springer Spektrum, (2019)

Habilitationen/Dissertationen

Habilitations/Dissertations

- (1) **Fully Integrated 240 GHz Transmitter and Receiver for High Data Rate Communication**
M.H. Eissa
Dissertation, TU Berlin, Berlin, Germany, (2019)
- (2) **A Highly Efficient 40-Gbps Modulator Driver Circuit for Silicon Photonic Optical Communication**
A. Fatemi
Dissertation, Technische Universität Berlin, Germany (2019)
- (3) **Selective Growth and Characterization of GeSn Nanostructures on Patterned Si Wafers**
V. Schlykow
Dissertation, BTU Cottbus - Senftenberg, Cottbus, Germany, (2019)
- (4) **MM-Wave RF-MEMS Switches in SiGe BiCMOS Technologies**
S. Tolunay Wipf
Dissertation, TU Berlin, Berlin, Germany, (2019)
- (5) **Fully Integrated BiCMOS High-Voltage Driver Circuits for On-Chip RF-MEMS Switch Matrices**
Ch. Wipf
Dissertation, TU Berlin, Berlin, Germany, (2019)

Diplomarbeiten/Masterarbeiten/Bachelorarbeiten

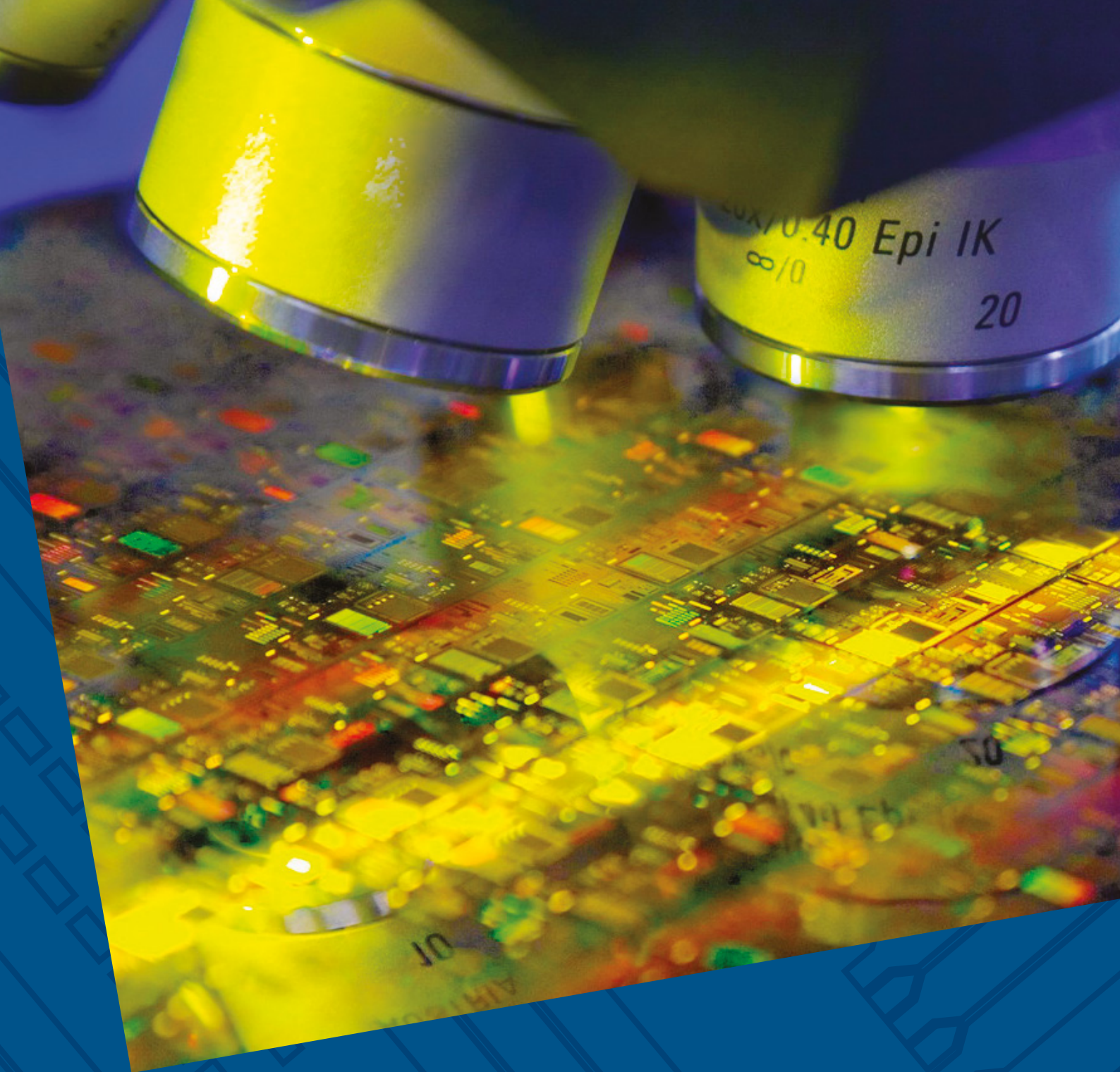
Diploma Theses/Master Theses/Bachelor Theses

- (1) **Definition and Implementation of the Adaptation Layer for the IHPOS Operating System for the Arm Cortex Microcontrollers Family (which explains the calls of the IHPOS Services to the Functions of the CMSIS Library)**
P. Brytan
Bachelor Thesis, University of Zielona Góra, Poland, (2019)
- (2) **Definicja i Implementacja Warstwy Adaptacyjnej dla Systemu Operacyjnego IHPOS dla Rodziny Mikrokontrolerów MSP432 (Tłumaczaca Wywołania Serwisów IHPOS na Funkcje Biblioteki MSPWare)**
K. Faltyn
Bachelor Thesis, University of Zielona Góra, Poland, (2019)
- (3) **Growth and Structural Properties of Group III Transition Metal Nitrides**
S. Gougam
Master Thesis, TU Chemnitz, Germany, (2019)
- (4) **Anwendung von Ge-basierten Mikroantennen zur markierungsfreien Detektion von mEGF-Proteinen im THz Bereich**
E. Hardt
Master Thesis, TU Berlin, Germany, (2019)
- (5) **Definition and Implementation of System to Support Wireless Sensor Networks**
T. Hesse
Bachelor Thesis, University of Zielona Góra, Poland, (2019)
- (6) **Realization of the Simulator of User Behavior for Smart Grids**
I. Koropiecki
Master Thesis, University of Zielona Góra, Poland, (2019)
- (7) **Definition and Implementation of Communication Module Drivers Available on the IHPNode Platform for the IHPOS Operating System**
D. Matych
Bachelor Thesis, University of Zielona Góra, Poland, (2019)
- (8) **Developing of a Communication Solution for the Implementation of an Experimental Set-Up Able to Operate RRAM-Based Neural Networks**
E. Pérez-Bosch Quesada
Master Thesis, Technische Hochschule Mittelhessen, Giessen, Germany (2019)
- (9) **Integration von Test- und Monitoring-Funktionalitäten in eine Sensorknoten-Middlewareplattform zur Durchführung von Tests in einem Sensornetz**
P. Poppe
Master Thesis, Universität Potsdam, Germany (2019)
- (10) **Communication Infrastructure Analysis of Smart Grid Emulator**
K. Turchan
Master Thesis, University of Zielona Góra, Poland, (2019)
- (11) **Analysis of the Possibilities of UHF RFID Technology to Realize the Location of RFID Tags with the Reader**
P. Zielony
Master Thesis, University of Zielona Góra, Poland, (2019)

Patente

Patents

- (1) **Gradient Index Metamaterial Lens for Terahertz Radiation**
Z. Cao, M. Kaynak, M. Wietstruck, M. Stocchi
IHP.494. EP-Erst-Patenanmeldung am 24.09.2019, AZ: EP 19 199 320.3
- (2) **Semiconductor Structure and Method for Manufacturing a Semiconductor Structure**
C. Carta, G. Panic, R. Klukas
IHP.488. EP-Erst-Patentanmeldung über TU Dresden am 12.12.2019, AZ: EP 19 215 556.2
- (3) **Electronic Circuit with Integrated SEU Monitor**
J.-C. Chen, M. Krstic, M. Andjelkovic, A. Simevski
IHP.490. EP-Erst-Patentanmeldung am 07.06.2019, AZ: 19 179 081.5
- (4) **Substrate and Method for Monolithic Integration of Electronic and Optoelectronic Devices**
A. Mai, D. Knoll
IHP.496. EP-Erst-Patentanmeldung am 20.12.2019, AZ: EP 19 218 725.0
- (5) **Memory-Assisted Radio Frequency Beam Training for MIMO Channels**
K.K. Tiwari
IHP.489. EP-Erst-Patentanmeldung am 18.04.2019, AZ: EP 19 170 298.4
- (6) **Pyroelektrischer Sensor für elektromagnetische Strahlung und dazugehöriges Herstellungsverfahren**
C. Villringer, H. Lux, S. Schrader, D. Wolansky
IHP.491. DE-Erst-Patentanmeldung über TH Wildau am 10.07.2019, AZ: DE 10 2019 117 571.2
- (7) **Verfahren zur Synchronisation in einem PSSS Closed-Loop Funksystem**
L. Wimmer, K. KrishneGowda, M. Methfessel, R. Kraemer
IHP.493. EP-Erst-Patentanmeldung am 08.04.2019, AZ: 19 167 902.6
- (8) **Glitch-Free Clock Multiplexer**
St. Zeidler, A. Breitenreiter, O. Schrape, M. Krstic
IHP.492. EP-Erst-Patentanmeldung am 22.10.2019, AZ: EP 19 204 685.2



Angebote und Leistungen

Offers and Services

Angebote und Leistungen

Offers and Services

Multi-Projekt-Wafer (MPW)- und Prototyping-Service

Das IHP bietet seinen Forschungspartnern und Kunden Zugriff auf seine leistungsfähigen SiGe-BiCMOS-Technologien und spezielle integrierte Hochfrequenzmodule.

Die Technologien sind insbesondere für Anwendungen im oberen GHz-Bereich geeignet, so z. B. für die drahtlose und Breitbandkommunikation, Radar, glasfasergestützte Kommunikation und integrierte Photonik. Sie bieten integrierte HBTs mit Grenzfrequenzen bis zu 500 GHz.

Verfügbar sind folgende SiGe-BiCMOS-Technologien:

- SG25H3: Eine 0,25- μm -BiCMOS-Technologie mit mehreren npn-HBTs, deren Parameter von einer hohen HF-Performance ($f_T/f_{\max} = 110/180$ GHz) zu größeren Durchbruchspannungen bis zu 7 V reichen.
- SGB25V: Eine kostengünstige 0,25- μm -BiCMOS-Technologie mit mehreren npn-Transistoren mit Durchbruchspannungen bis zu 7 V.
- SG13S: Eine 0,13- μm -BiCMOS-Hochleistungs-Technologie mit npn-HBTs bis zu $f_T/f_{\max} = 250/340$ GHz mit 3,3 V I/O-CMOS und 1,2 V Logik-CMOS.
- SG13G2: Eine 0,13- μm -BiCMOS-Hochleistungs-Technologie mit einer wesentlich höheren Bi-polar-Performance von $f_T/f_{\max} = 300/500$ GHz.
- SG25H5_EPIC: Eine monolithische photonische BiCMOS-Technologie, die 0,25- μm -CMOS, Hochleistungs-npn-HBTs ($f_T/f_{\max} = 220/290$ GHz) und alle erforderlichen photonischen Bauelemente für das C/O-Band kombiniert.

Das Backend enthält 3 (SG13: 5) dünne und 2 dicke Metallebenen (TM1: 2 μm , TM2: 3 μm).

Es finden technologische Durchläufe nach einem festen, unter www.ihp-microelectronics.com verfügbaren Zeitplan statt.

Ein Cadence-basiertes Design-Kit für Mischsignale ist verfügbar. Wiederverwendbare Schaltungsblöcke und IPs des IHP für die drahtlose und Breitbandkommunikation werden zur Unterstützung von Designs Dritter angeboten.

Multi Project Wafer (MPW) and Prototyping Service

IHP offers research partners and customers access to its powerful SiGe BiCMOS technologies and special integrated RF modules.

The technologies are especially suited for applications in the higher GHz range (e. g. for wireless, broadband, radar, fiberoptic communication and integrated photonics). They provide integrated HBTs with cut-off frequencies of up to 500 GHz.

The following SiGe BiCMOS technologies are available:

- SG25H3: A 0.25 μm BiCMOS with a set of npn-HBTs ranging from a higher RF performance ($f_T/f_{\max} = 110/180$ GHz) to higher breakdown voltages up to 7 V.
- SGB25V: A cost-effective 0.25 μm BiCMOS with a set of npn-HBTs up to a breakdown voltage of 7 V.
- SG13S: A high-performance 0.13 μm BiCMOS with npn-HBTs up to $f_T/f_{\max} = 250/340$ GHz, with 3.3 V I/O CMOS and 1.2 V logic CMOS.
- SG13G2: A 0.13 μm BiCMOS technology with much higher bipolar performance of $f_T/f_{\max} = 300/500$ GHz.
- SG25H5_EPIC: A monolithic photonic BiCMOS technology combining 0.25 μm CMOS, high-performance npn HBT's ($f_T/f_{\max} = 220/290$ GHz), and full photonic device set for C/O-band.

The backend offers 3 (SG13: 5) thin and 2 thick metal layers (TM1: 2 μm , TM2: 3 μm).

The schedule for MPW & Prototyping runs is published at www.ihp-microelectronics.com.

A cadence-based mixed signal design kit is available. For high frequency designs an analogue Design Kit in ADS can be used. IHP's reusable blocks and IPs are offered to support third party designs.

Zusätzliche Module sind für bestimmte SiGe-BiCMOS-Technologien verfügbar:

LBE:	Das Modul für lokales Rückseitenätzen (LBE) wird angeboten zur Verbesserung der passiven Performance durch lokales Entfernen von Silizium (verfügbar in allen Technologien).
PIC:	Zusätzliche photonische Designebenen zusammen mit BiCMOS-BEOL-Ebenen auf SOI-Wafern.
TSV:	Das Modul ist eine zusätzliche Option in der SG13S- und SG13G2-Technologie, die eine HF-Erdung mittels Durchkontaktierungen durch Silizium bietet, um die HF-Leistung zu verbessern.

The following Technology Modules are available:

LBE:	The Localized Backside Etching (LBE) module is offered to remove silicon locally to improve passive performance. (available in all technologies)
PIC:	Additional photonic design layers together with BiCMOS BEOL layers on SOI wafers.
TSV:	Module is an additional option in SG13S and SG13G2 technology which offers RF grounding by vias through silicon to improve RF performance.

Die wesentlichen Parameter der Technologien

Technical key-parameters of the technologies

Key Specification

Feature	SG13S	SG13G2	SG25H3	SGB25V
Technology node (nm)	130	130	250	250
$f_{\max}$ NPN (GHz)	340	500	180	95
CMOS core supply (V)	1.2, 3.3	1.2, 3.3	2.5	2.5
CMIM (fF/ μm^2)	1.5	1.5	1.0	1.0
Poly Res ($\Omega/\square$)	250	275	210-280	210-310
High Poly Res ($\Omega/\square$)	1300	1360	1600	2000
BEOL	7× Al	7×Al	5×Al	5×Al
Varactor ($C_{\max}/C_{\min}$)	1.7	1.7	3	3
Q inductor	37*	37*	37*	37*

*1 nH (with LBE)

Bipolar Transistors

Feature	SG13S	SG13G2	SG25H3	SGB25V
NPN1 $f_T / f_{\max}$ (GHz)	250 / 340	300 / 500	110 / 180	75 / 95
NPN2 $f_T / f_{\max}$ (GHz)	45 / 165	120 / 330	45 / 140	45 / 90
NPN3 $f_T / f_{\max}$ (GHz)			25 / 80	25 / 70
NPN1 BV_{CE0} (V)	1.7	1.7	2.3	2.4
NPN2 BV_{CE0} (V)	3.7	2.5	5	4
NPN3 BV_{CE0} (V)			7	7
NPN1 BV_{CB0} (V)	5	4.8	6	7
NPN2 BV_{CB0} (V)	15	8.5	10.5	15
NPN3 BV_{CB0} (V)			21	20

CMOS Section

Feature		SG25H3*	SG13S**	
Core Supply Voltage (V)		2.5	3.3	1.2
nMOS	V_{TH} (V)	0.6	0.71	0.5
	I_{OUT}^{***} ($\mu A/\mu m$)	540	280	480
	I_{OFF} (pA/ μm)	3	10	500
pMOS	V_{TH} (V)	-0.6	-0.61	-0.47
	I_{OUT} ($\mu A/\mu m$)	-230	-220	-200
	I_{OFF} (pA/ μm)	-3	-10	-500

* Parameters for SGB25V are similar

** Parameters for SG13G2 are similar

*** @ VG = 2.5 V

Passive Section

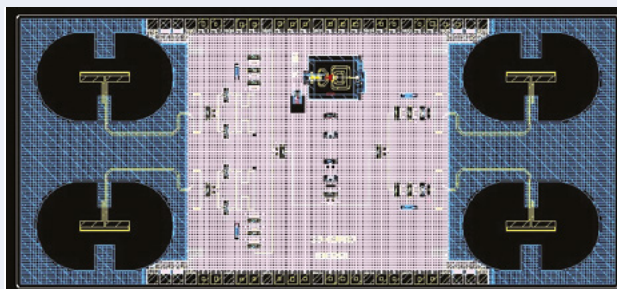
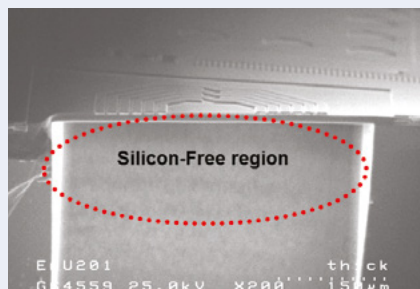
Feature	SG25H3	SGB25V	SG13S	SG13G2
MIM Capacitor (fF/ μm^2)	1	1	1.5	1.5
N+ Poly Resistor ($\Omega/\square$)	210	205	-	-
P+ Poly Resistor ($\Omega/\square$)	280	310	250	260
High Poly Resistor ($\Omega/\square$)	1600	2000	1300	1360
Varactor Cmax/Cmin	3	3	1.7	1.7
Inductor Q@5 GHz	18 (1 nH)	18 (1 nH)	18 (1 nH)	18 (1 nH)
Inductor Q@10 GHz	20 (1 nH)	20 (1 nH)	20 (1 nH)	20 (1 nH)
Inductor Q@5 GHz	37 (1 nH)*	37 (1 nH)*	37 (1 nH)*	37 (1 nH)*

* with LBE

Verfügbare Module

LBE-Modul

- Das Modul für lokales Rückseitenätzen (LBE) wird angeboten zur Verbesserung der passiven Performance durch lokales Entfernen von Silizium.
- Verfügbar in allen Technologien



120 GHz Radar Transceiver with LBE Antennas.

Available Modules

LBE Module

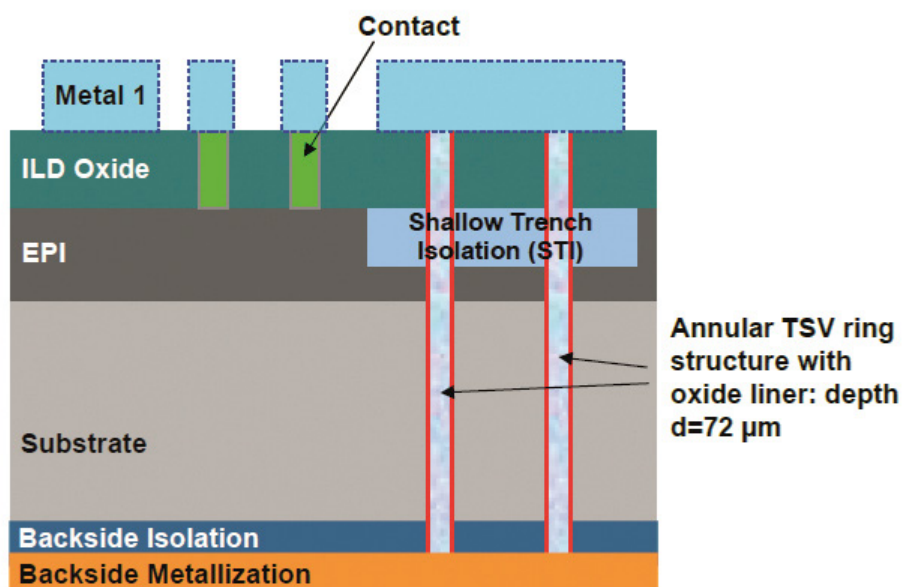
- The Localized Backside Etching (LBE) module is offered to remove silicon locally to improve passive performance.
- Available in all technologies.

TSV-Modul

- Through-Silicon Via-Modul ist für HF-Erdung in SG13-Technologien verfügbar.
- Einzelne TSVs bieten eine niedrige GND-Induktivität (30 pH), um die Leistung der HF-Schaltung zu verbessern.
- Eine rückseitige Metallisierung wird als Chip-zu-Package-Schnittstelle für die Chipverbindung bereitgestellt

TSV Module

- Through-Silicon Via Module for RF Grounding available in SG13 technologies.
- Single TSVs can provide low GND inductance ≈ 30 pH to improve RF circuit performance.
- A backside metallization is provided as chip-to-package interface for the attach.

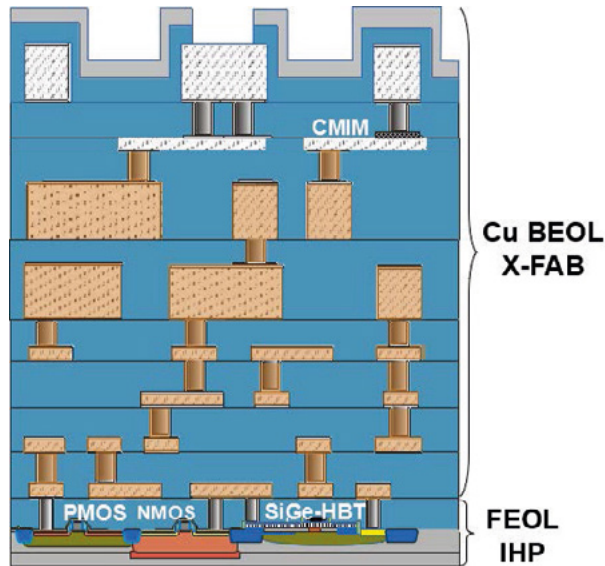


Cu BEOL Modul

- Kombination eines qualifizierten BiCMOS FEOL mit einer qualifizierten Cu-BEOL-Technologie
- PDK fertig und stabil
- PDK-Tutorial fertig
- Zuverlässigkeitsstresstests im Jahr 2020

Cu BEOL Module

- Combination of a qualified BiCMOS FEOL with a qualified Cu BEOL technology
- PDK ready and stable
- PDK tutorial ready
- Reliability stress tests in 2020



SG13S FEOL



XR013 Cu BEOL



Joint foundry offer
via
IHP Solutions

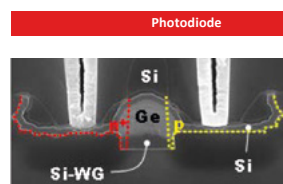
Photonisches integriertes Schaltungsmodul (PIC)**Haupteigenschaften**

- 220 nm Si auf 2 μm SiO_2
- 3 Ätztiefen
- 4 Dotierungsstufen (p, n, p+, n+)
- 3 + 2 dicke Al-Backend-Metallschichten
- Germanium-Fotodioden ($f_{3\text{dB}} > 60$ GHz)
- HBTs ($f_T/f_{\text{max}} = 220/290$ GHz)
- Optionale lokale Rückseitenätzung

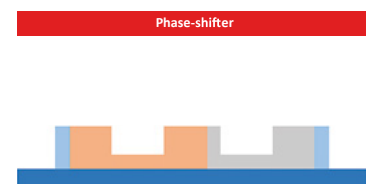
Photonic Integrated Circuit Module (PIC)**Main features**

- 220 nm Si on 2 μm SiO_2
- 3 etch depths
- 4 doping levels (p, n, p+, n+)
- 3 + 2 thick Al backend metal layers
- Germanium photo diodes ($f_{3\text{dB}} > 60$ GHz)
- HBTs ($f_T/f_{\text{max}} = 220/290$ GHz)
- Optional localized backside etching

Waveguides			
	Deep etch	Shallow etch	Medium etch
			
Loss	3.0 dB/cm	0.9 dB/cm	2.5 dB/cm
Core width	450 nm	700 nm	500 nm
Features		Grating etch	p, n, p+, n+ possible



- $f_{3\text{dB}} > 60$ GHz@-2 V
- $R > 0.8$ A/W
- $I_{\text{dark}} = 200$ nA@-2 V, 20°C
- Ipkiss3 building block
- GDSII cell

**Typical values**

- 7 mm in length
- $V_{\text{L}} = 3.0$ Vcm, $V_{\text{bias}} = -2$ V
- $C = 1.8$ pF

Design Kit

In Abhängigkeit von der Technologie werden Design Kits für verschiedene Design Plattformen angeboten. Design Kits für Virtuoso (Cadence), ADS (KeySight) und zukünftig AMS IC Design Flow (Tanner) werden durch das IHP angeboten. Darüber hinaus bieten Analog Office sowie TexEDA eigene Design Kits für die IHP Technologie an.

Analog/Mixed-Signal Flow:

- Verifikation
 - Cadence Assura und PVS DRC/LVS/QRC
 - Calibre DRC/LVS
 - POLYTEDA PowerDRC/LVS
- Ausgewählte PDKs bieten Cadence VPS für EMIR Analyse
- Sonnet Support für alle Design Kits
- Empire Support für alle Design Kits
- ADS Support via Golden Gate/RFIC dynamic link zu Cadence verfügbar
- Eigenständiges ADS Kit einschließlich Momentum substrate layer file

Digital Design Flow:

- Digitale Standardzellen- und IO-Bibliotheken sind für 0,25µm CMOS und 0,13µm CMOS verfügbar, einschließlich Verhaltenssimulation (Verilogmodelle), Timing (LIB) und Abstracts (LEF)
- Simulation: ModelSim (Mentor Graphics), Incisive Enterprise Simulator IES (Cadence)
- Logiksynthese: Design Compiler (Synopsys), RTL Compiler (Cadence)
- Formale Verifikation: Formality (Synopsys)
- Scan Insertation und Testpatterngenerierung: DFT Compiler/TetraMax (Synopsys)
- Place & Route: Innovus Digital Implementation System (Cadence)
- OA der digitalen Bibliotheken für Mixed-Signal Design Flow
- Statische Timing Analyse: PrimeTime (Synopsys)
- Power Analyse: PrimeTime mit PrimePower Option (Synopsys)

IP

Analoge IP

- Drahtlose Kommunikation
 - 60, 240 GHz
- Radarsensoren
 - 60, 80, 120, 160 GHz
- THz Sensoren
 - 245, 500 GHz
- Frequenzsynthesizer
 - 6 - 60 GHz
- Faseroptische Kommunikation
 - VCSEL, MZM, TIA
- Mixed-Signal Komponenten
 - ADC, DAC
- Impulse Radio UWB

Digitale IP

- Schnittstellen
 - I²C Slave, SPI Slave, MDIO Slave, 10BASE-T und 100BASE-TX Digital Controller
- Kommunikationskerne
 - PTMP MAC, OFDM, LDPC, RS, Viterbi, Peaktop, Waterbear

Design Kit

Depending on technology designs kits are available for different design environments. Design kits for Virtuoso (Cadence), ADS (KeySight) and, in future, AMS IC Design Flow (Tanner) are offered by IHP. Furthermore Analog Office and TexEDA offer design kits for IHP technology.

Analog/Mixed-Signal Flow:

- Verifikation
 - Cadence Assura and PVS DRC/LVS/QRC
 - Calibre DRC/LVS
 - POLYTEDA PowerDRC/LVS
- Selected PDKs offer Cadence VPS for EMIR Analyse
- Sonnet support for all design kits
- Empire support for all design kits
- ADS Support via Golden Gate/RFIC dynamic link to Cadence available
- Standalone ADS Kit including Momentum substrate layer file

Digital Design Flow:

- Digital CMOS libraries and IO Cells for 0.25µm CMOS and 0.13µm CMOS are available: Behavioral Models (Verilog), Timing Files (LIB) and Abstracts (LEF)
- Simulation: ModelSim (Mentor Graphics), Incisive Enterprise Simulator IES (Cadence)
- Logic Synthesis: Design Compiler (Synopsys), RTL Compiler (Cadence)
- Formal Verification: Formality (Synopsys)
- Scan Insertation and Test Pattern Generation: DFT Compiler/TetraMax (Synopsys)
- Place & Route: Encounter Digital Implementation System (Cadence)
- OA views of digital libraries are available for mixed signal flow
- Power Analysis: PrimeTime with PrimePower Option (Synopsys)
- Static Timing Analysis: PrimeTime (Synopsys)

IP

Analog IP

- Wireless Communication
 - 60, 240 GHz
- Radar Sensors
 - 60, 80, 120, 160 GHz
- THz Sensors
 - 245, 500 GHz
- Frequency Synthesizers
 - 6 - 60 GHz
- Fiberoptical Communication
 - VCSEL, MZM, TIA
- Mixed-Signal Components
 - ADC, DAC
- Impulse Radio UWB

Digital IP

- Interfaces
 - I²C Slave, SPI Slave, MDIO Slave, 10BASE-T and 100BASE-TX Digital Controller
- Communication Cores
 - PTMP MAC, OFDM, LDPC, RS, Viterbi, Peaktop, Waterbear

Transfer von Technologien und Technologiemodulen

Das IHP bietet seine BiCMOS-Technologien und Technologiemodule (z. B. HBT-Module) für den Transfer an. Die technologischen Parameter stimmen weitgehend mit den oben für MPW & Prototyping beschriebenen Parametern überein.

Prozessmodul-Unterstützung

Das IHP bietet Unterstützung für hochentwickelte Prozessmodule für Forschungs- und Entwicklungszwecke sowie für Prototyping in geringen Mengen an.

Zu den verfügbaren Prozessmodulen gehören:

- Standardprozesse (Implantation, Ätzen, CMP & Abscheidung von Schichtstapeln wie thermisches SiO₂, PSG, Si₃N₄, Al, TiN, W)
- Epitaxie (Si, Si:C, SiGe, SiGe:C)
- Optische Lithographie (i-line und 248 nm bis 100 nm Strukturgröße)
- Short-flow Verarbeitung

Fehleranalyse und Diagnostik

Das IHP bietet Unterstützung für Ausbeuteerhöhung durch Fehleranalyse mit modernster Ausrüstung, einschließlich AES, AFM, FIB, LST, SEM, SIMS, STM und TEM an.

IHP Solutions GmbH

Die IHP Solutions GmbH, eine 100%ige Tochtergesellschaft des IHP, ist eine kommerzielle, marktorientierte Schnittstelle für Kunden zum IHP und seinen Forschungsergebnissen. Zu den Aktivitäten gehören der Transfer von Ergebnissen aus Forschung, Technologieentwicklung und Dienstleistungen für das IHP, einschließlich Patentmanagement und Startup-Unterstützung. Im Bereich Industrieservice ist das Unternehmen Auftragnehmer für Industriekunden und ermöglicht ihnen die Nutzung der Fertigungsdienstleistungen der IHP-Pilotlinie. Weitere Informationen: www.ihp-solutions.com

Transfer of Technologies and Technology Modules

IHP offers its BiCMOS technologies and technology modules (e.g. HBT Modules) for transfer. The technological parameters comply to a large extent with the parameters described above for MPW & Prototyping.

Process Module Support

IHP offers support for advanced process modules for research and development purposes and small volume prototyping.

Process modules available include:

- Standard processes (implantation, etching, CMP & deposition of layer stacks such as thermal SiO₂, PSG, Si₃N₄, Al, TiN, W)
- Epitaxy (Si, Si:C, SiGe, SiGe:C)
- Optical lithography (i-line and 248 nm down to 100 nm structure size)
- Short-flow processing

Failure Mode Analysis and Diagnostics

IHP offers support for yield enhancement through failure mode analysis with state-of-the-art equipment, including AES, AFM, FIB, LST, SEM, SIMS, STM and TEM.

IHP Solutions GmbH

IHP Solutions GmbH, a 100% subsidiary of IHP, is a commercial, market-oriented interface for customers to IHP and its research results. Among the activities are the transfer of results from research, technology development and services for the IHP, including patent management and start-up support. In the field of "Industry Service", the company is a contractor for industrial customers and allows them to use the manufacturing services of the IHP pilot line. More information: www.ihp-solutions.com

Für weitere Informationen kontaktieren Sie bitte:
For more information please contact:

Dr. René Scholz (MPW & Prototyping contact)
 IHP
 Im Technologiepark 25
 15236 Frankfurt (Oder), Germany
 Email : scholz@ihp-microelectronics.com
 Tel : +49 335 56 25 647
 Fax: +49 335 56 25 327

Wegbeschreibung zum IHP

Directions to IHP

Per Flugzeug

Vom Flughafen Berlin-Tegel mit der Buslinie X9 bis Bahnhof Berlin-Zoologischer Garten (19 Minuten) oder mit der Buslinie TXL bis zum Berliner Hauptbahnhof (20 Minuten), dann mit dem Regional-Express RE 1 bis Frankfurt (Oder) (ca. 1 Stunde 20 Minuten). Vom Flughafen Berlin-Schönefeld mit dem Airport-Express oder der S-Bahnlinie S 9 bis Bahnhof Berlin-Ostbahnhof (19 bzw. 32 Minuten); dann mit dem Regional-Express RE 1 bis Frankfurt (Oder) (ca. 1 Stunde).

Per Bahn

Von den Berliner Bahnhöfen Zoologischer Garten, Hauptbahnhof, Friedrichstraße, Alexanderplatz, Ostkreuz oder Ostbahnhof mit dem Regional-Express RE 1 bis Frankfurt (Oder).

Per Auto

Über den Berliner Ring auf die Autobahn A 12 in Richtung Frankfurt (Oder)/Warschau; Abfahrt Frankfurt (Oder)-West, an der Ampel links in Richtung Beeskow und dem Wegweiser „Technologiepark“ folgen.

Per Straßenbahn in Frankfurt (Oder)

Ab Frankfurt (Oder) Bahnhof mit der Linie 4 in Richtung Markendorf Ort bis Haltestelle Technologiepark (13 Minuten).

By plane

From Berlin-Tegel Airport take the bus X9 to the railway station Berlin-Zoologischer Garten (19 minutes) or the bus TXL to Berlin Hauptbahnhof (20 minutes), then take the Regional-Express RE 1 to Frankfurt (Oder) (appr. 1 hour 20 minutes). From Berlin-Schönefeld Airport take the Airport-Express or the S-Bahn line S 9 to the railway station Berlin Ostbahnhof (19 resp. 32 minutes); then take the Regional-Express RE 1 to Frankfurt (Oder) (appr. 1 hour).

By train

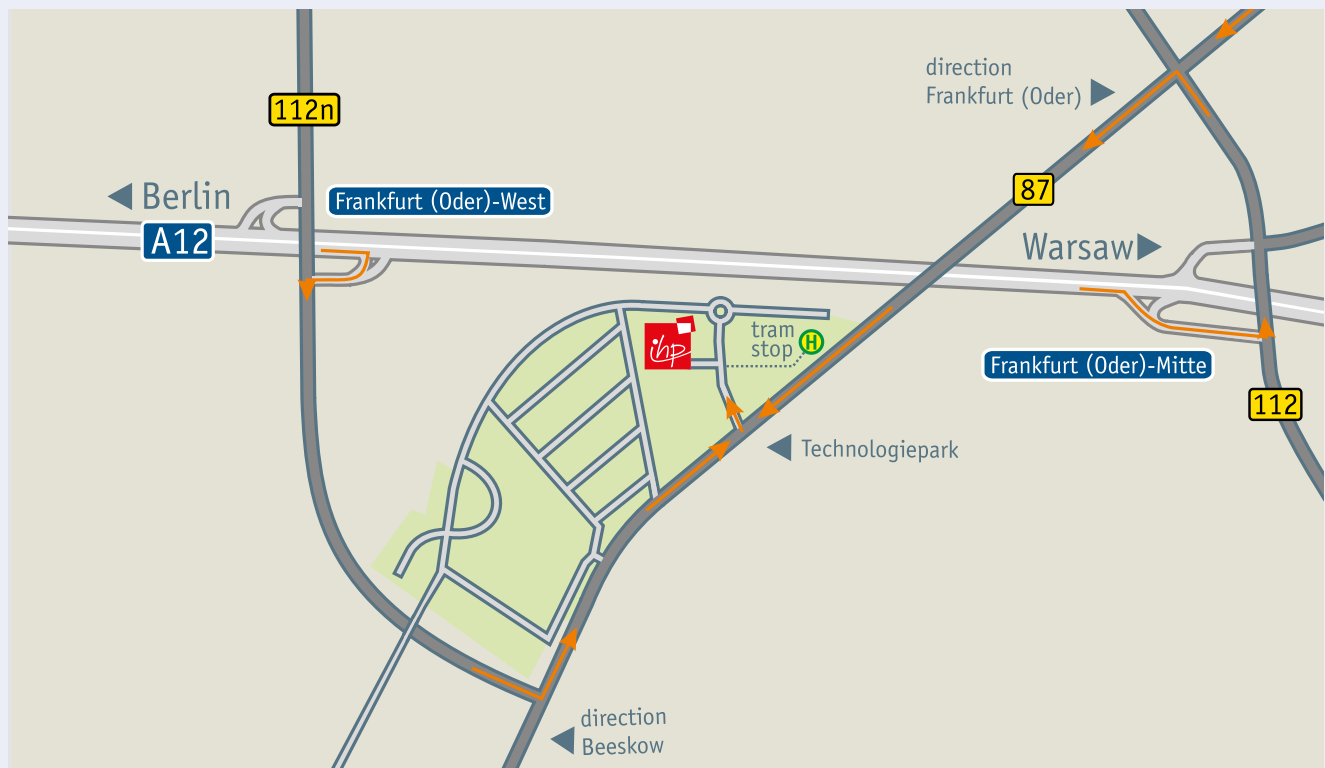
Take the train Regional-Express RE 1 from the Berlin railway stations Zoologischer Garten, Hauptbahnhof, Friedrichstraße, Alexanderplatz, Ostkreuz or Ostbahnhof to Frankfurt (Oder).

By car

Take the highway A 12 from Berlin in the direction Frankfurt (Oder)/Warschau (Warsaw); take exit Frankfurt (Oder)-West, at the traffic lights turn left in the direction Beeskow and follow the signs to "Technologiepark".

By tram in Frankfurt (Oder)

Take the Tram 4 from railway station Frankfurt (Oder) Bahnhof in the direction Markendorf Ort to Technologiepark (13 minutes).



Impressum

Imprint

Herausgeber Publisher

IHP GmbH – Leibniz-Institut für innovative Mikroelektronik |
Innovations for High Performance Microelectronics

Postadresse Postbox

Postfach 1466 | Postbox 1466, 15204 Frankfurt (Oder),
Deutschland | Germany

Besucheradresse Address for Visitors

Im Technologiepark 25, 15236 Frankfurt (Oder),
Deutschland | Germany
Telefon | Fon: +49 335 56250, Telefax | Fax: +49 335 5625300
E-Mail: ihp@ihp-microelectronics.com,
Internet: www.ihp-microelectronics.com

Redaktion Editors

Dr. Anna Sojka-Piotrowska

Gestaltung und Satz Design and layout

Pitch Black Graphic Design, Köpenicker Straße 147, 10997 Berlin
Telefon | Fon: +49 30 498 544 36
E-Mail: info@pitchblackgraphicdesign.com
Internet: www.pitchblackgraphicdesign.com

Druck Printing

Chromik Offsetdruck, Marie-Curie-Straße 8, 15236 Frankfurt (Oder)
Telefon | Fon: +49 335 5212773, Telefax | Fax: +49 335 5212776
E-Mail: kai.chromik@online.de
Internet: www.chromikoffsetdruck.de

Bildnachweise Photo credits

IHP, Patrick Pleul, Winifred Mausolf, Frederic Schweizer, Uwe
Steinert, Fraunhofer Mikroelektronik, BTU Cottbus-Senftenberg

Bilderklärungen Photodescriptions

Umschlag Cover: Photonische Maske Photonic Mask

Umschlaginnenseite Inside Cover: IHP-Gebäude IHP building

S. 2: Vorwort Foreword: Prof. Dr. Gerhard Kahmen (l.),
Manfred Stöcker (r.)

S. 7: Update 2019

Prof. Bernd Tillack (IHP), Prof. Ralf B. Wehrspohn (Fraunhofer
Vorstand), Prof. Christiane Hipp (BTU), Dr. Martina Münch (MWFK
Brandenburg), Dr. Ina Schieferdecker (BMBF),
Prof. Harald Schenk (Fraunhofer IPMS), Prof. Günther Tränkle
(FBH), Vertreter Fraunhofer

IZM und Vertreter Fraunhofer IPMS (v. l. n. r.) bei der
Aufaktveranstaltung des iCampus.

Prof. Bernd Tillack (IHP), Prof. Ralf B. Wehrspohn (Fraunhofer
Vorstand), Prof. Christiane Hipp (BTU), Dr. Martina Münch (MWFK
Brandenburg), Dr. Ina Schieferdecker (BMBF),
Prof. Harald Schenk (Fraunhofer IPMS), Prof. Günther Tränkle
(FBH), Vertreter Fraunhofer

IZM und Vertreter Fraunhofer IPMS (from left to right) at the
opening event of the iCampus.

S. 15: Forschung des IHP IHP's Research: Photonische Maske
Photonic Mask

S. 37: Ausgewählte Projekte Selected Projects: DIL24-Gehäuse
mit Kern-MOS-Transistor-Arrays mit lateraler Sperrschicht-
Isolation zur Prüfung der Gesamtionisierungsdosis. DIL24 package
containing core MOS transistor arrays with lateral junction
isolation for total ionization dose testing.

S. 57: FMD: FMD-Standorte FMD locations

S. 99: Angebote und Leistungen Deliverables and Services: Wafer



innovations
for high
performance

microelectronics

**IHP GmbH – Innovations
for High Performance Microelectronics**
Leibniz-Institut
für innovative Mikroelektronik

Im Technologiepark 25
15236 Frankfurt (Oder)
Germany
Telefon +49 335 5625 0
Fax +49 335 5625 300

ihp@ihp-microelectronics.com
www.ihp-microelectronics.com