

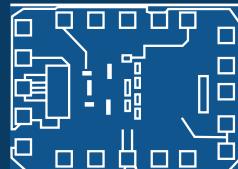


Leibniz Institute
for high
performance
microelectronics

ANNUAL

REPORT

2022





Inhalte

Contents

Vorwort	4
Foreword	
Mission, Zahlen und Gremien des IHP	8
Mission, Figures and Governing Bodies of IHP	
Das Jahr 2022	12
Update 2022	
Forschung des IHP	22
IHP's Research	
Ausgewählte Projekte	62
Selected Projects	
Gemeinsame Labore	100
Joint Labs	
Kooperationen	116
Cooperations	
Angebote und Leistungen	124
Offers and Services	
Publikationen	138
Publicationen	
Impressum	149
Imprint	

Vorwort

Foreword



Prof. Dr. Gerhard Kahmen
Wiss.-Techn. Geschäftsführer
Scientific Director

Nicolas Hübener
Adm. Geschäftsführer
Administrative Director

Liebe Leserinnen und Leser, Freunde und Partner des IHP, 2022 war ein sehr erfolgreiches Jahr für das Institut. Die Forschungsarbeit erfolgte in 99 parallelaufenden Projekten, darunter 20 DFG-Projekte, ebenso viele EU-Projekte und mehr als 40 Bundes- und Landesprojekte. Die Verteilung über die unterschiedlichen Zuwendungsgeber spiegelt unser breites Forschungsspektrum von grundlegenden Fragestellungen bis hin zu applikationsnahen Lösungen wider. Wir positionieren uns damit erfolgreich als eine der weltweit führenden Forschungseinrichtungen auf dem Gebiet der siliziumbasierten Mikroelektronik und darauf aufbauenden Systemen.

Das vergangene Jahr stand für das Institut im Zeichen der turnusmäßigen Evaluierung durch den Senat der Leibniz-Gemeinschaft. Im Oktober 2022 präsentierte sich das IHP einer externen Expertenkommission mit einer konsequent weiterentwickelten Institutsstrategie, den fünf aufeinander abgestimmten Forschungsprogrammen sowie bedeutsamen Forschungsergebnissen der vergangenen Jahre. Die ersten sehr positive Rückmeldungen bestätigten die strategische Pass- und Zukunftsfähigkeit des Instituts und stellte das hochmotivierte und fachlich exzelle Team heraus. Der Abschlussbericht wird im Sommer 2023 erwartet.

In der öffentlichen Diskussion standen Themen wie die technologische Souveränität für Deutschland und Europa, Nachhaltigkeit und ein bewusster Umgang mit Ressourcen im Fokus. Mit unserer Beteiligung an großen und strukturbildenden Vorhaben widmen wir uns diesen Herausforderungen. Für die Entwicklung einer nachhaltigen Informations- und Kommunikationstechnologie (ICT) wurde 2022 im Rahmen der Forschungsfabrik Mikroelektronik Deutschland

Dear readers, friends and partners of IHP, 2022 was a very successful year for the Institute. Research work was carried out in 99 parallel projects, including 20 DFG projects, just as many EU projects and more than 40 federal and state projects. The distribution across the different funding authorities reflects our broad research spectrum from fundamental questions to application-oriented solutions. We are thus successfully positioning ourselves as one of the world's leading research institutions in the field of silicon-based microelectronics and systems based on it.

For the Institute, the past year was marked by the regular evaluation by the Senate of the Leibniz Association. In October 2022, IHP presented itself to an external commission of experts with a consistently further developed institute strategy, the five aligned research programmes as well as significant research results of the past years. The first very positive feedback confirmed the strategic fit and future viability of the Institute. The final report of the evaluation commission is expected in summer 2023.

In the public discussion, the focus was on topics such as technological sovereignty for Germany and Europe, sustainability and a conscious use of resources. With our participation in large and also structure-building projects, we are addressing these challenges. For the development of sustainable information and communication technology, the large-scale project "Green ICT @ FMD" was launched in 2022 as part of the Research Fab Microelectronics Germany (FMD). The aim is to develop cross-technology solutions for resource-saving information and communication technologies. Another major project, "FMD-QNC", deals with the develop-

(FMD) das Großprojekt „Green ICT @ FMD“ gestartet. Hierdurch sollen technologieübergreifende Gesamtlösungen zu ressourcenschonenden ICT bearbeitet werden. Als weiteres neues Großprojekt beschäftigt sich „FMD-QNC“ mit der Entwicklung von maßgeschneidelter Mikroelektronik und skalierbaren Fertigungs- und Integrationsverfahren für neue Rechentechnologien im Bereich des Quanten- und neuromorphen Computing. Auf europäischer Ebene beteiligt sich das IHP an der Positionierung der FMD im EU-Chips Act. Im Rahmen der beiden 6G-HUB Großprojekte 6G-RIC und Open6G erarbeitet das IHP zusammen mit mehr als 60 Partnern Lösungen für die nächste Mobilfunkgeneration.

Ein wichtiger Baustein in der weiteren Entwicklung unseres Instituts ist der Strukturwandel der Lausitz-Region. In 2022 haben wir unser Engagement und die Zusammenarbeit mit der BTU Cottbus-Senftenberg und weiteren Partnern ausgebaut. Die zweite Phase des Projektes iCampus setzt die erfolgreiche Forschung und Entwicklung zu Mikrosensorik und Digitalisierung fort. Ziel ist es, ein breites technisches Angebot insbesondere für KMU – und damit eine Perspektive für Fachkräfte und die Wirtschaftskraft in der Region zu schaffen. In die Gründung des Lausitz Science Network war das IHP aktiv eingebunden und engagiert sich hier auch im Vorstand. Als Initiator von „Leibniz@Lausitz“ koordinieren wir den Aufbau eines Leibniz-Standorts in Cottbus. Im Frühjahr 2023 werden wir als ersten Schritt in angemieteten Räumen unsere IHP-Repräsentanz vor Ort eröffnen.

Auch die IHP Solutions GmbH, unsere hundertprozentige Tochtergesellschaft zur Verwertung der am IHP erarbeiteten Technologien und Lösungen, konnte ein erfolgreiches Geschäftsjahr 2022 verzeichnen. Mit dem Angebot von Multi-Project-Wafers, Prototypenfertigung, Value Added Services im Umfeld der Chipfertigung sowie IP liefert die IHP Solutions unseren Partnern aus der Wirtschaft wichtige Komponenten zur Realisierung weltweit konkurrenzfähiger Lösungen.

Basis für den Erfolg unseres Instituts ist das große Engagement und die hohe fachliche Exzellenz unserer Mitarbeiter. Ihnen gilt unser besonderer Dank. Für die finanzielle Unterstützung und die stets vertrauensvolle Zusammenarbeit mit unseren Zuwendungsgebern beim Land Brandenburg und dem Bund bedanken wir uns herzlich. Ebenso danken wir unseren Partnern aus Wissenschaft und Wirtschaft für die sehr gute Kooperation im zurückliegenden Jahr.

Wir wünschen Ihnen eine anregende Lektüre und freuen uns auf die weitere Zusammenarbeit.

ment of customised microelectronics and scalable manufacturing and integration processes for new computing technologies in the field of quantum and neuromorphic computing. At European level, IHP is involved in positioning FMD in the EU Chips Act. Within the framework of the two major 6G-HUB projects 6G-RIC and Open6G, IHP is working with more than 60 partners to develop solutions for the next generation of mobile communications.

An important element in the further development of our institute is the structural change of the Lausitz region. In 2022, we have expanded our commitment and cooperation with the BTU Cottbus-Senftenberg and other partners. The second phase of the iCampus project continues the successful research and development on microsensors and digitalisation. The broad technical offer, especially for SMEs, creates a perspective for skilled workers. IHP was actively involved in the founding of the Lausitz Science Network and is also a board member. As the initiator of "Leibniz@Lausitz", we are coordinating the establishment of a Leibniz base in Cottbus. In the spring of 2023, we will open our IHP representative office on site in rented offices as a first step.

IHP Solutions GmbH, our 100% subsidiary for the exploitation of technologies and solutions developed at IHP, also had a successful business year in 2022. With its broad range of services, IHP-Solutions provides partners from the industry with important components for the realisation of globally competitive solutions.

The basis for the success of our institute is the great commitment and the high professional excellence of our employees. Our special thanks is directed to them. We would like to express our sincere thanks for the financial support and the constant trustful cooperation with our sponsors from the state of Brandenburg and the federal government. We would also like to thank our partners from science and industry for their good cooperation in the past year.

We hope you enjoy reading this report and look forward to further cooperation.

Prof. Dr. Gerhard Kähmen
Wiss.-Techn. Geschäftsführer
Scientific Director

Nicolas Hübener
Adm. Geschäftsführer
Administrative Director

Mission des IHP

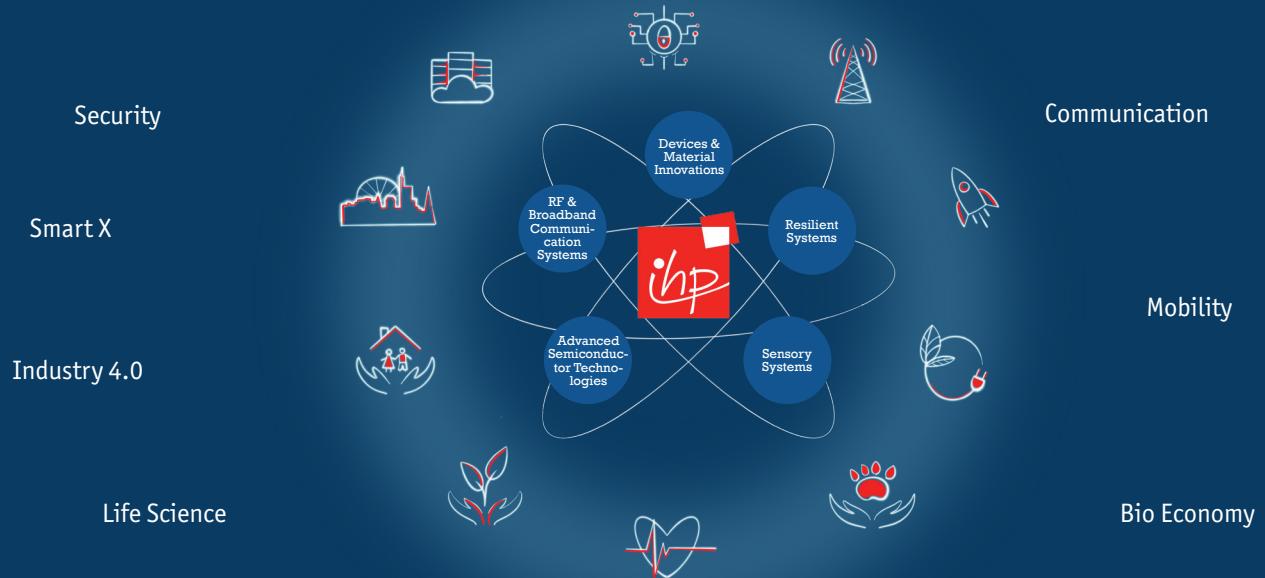
Satzungsgemäßer Zweck des IHP ist die Forschung und Entwicklung auf dem Gebiet der Mikroelektronik und der Informationstechnologie, insbesondere die Förderung von siliziumbasierten Hochtechnologien zur Stärkung der mikroelektronischen Forschung und Industrie in Deutschland und Europa. Das IHP soll dazu beitragen, das Zusammenwirken von wissenschaftlicher Grundlagenforschung, Technologien und Anwendungen zu stärken und eine enge Zusammenarbeit mit wissenschaftlichen Einrichtungen und Wirtschaftsunternehmen zu erreichen. Das Spektrum der Forschungsarbeiten reicht von innovativen Materialien bis zu komplexen Systemen, z. B. für die Kommunikation, was ein Alleinstellungsmerkmal in der Forschungslandschaft darstellt. Das IHP deckt die gesamte F&E-Wertschöpfungskette, von Grundlagenforschung bis zur Herstellung von Prototypen und Kleinserien, ab. Die Basis für diese Leistungsfähigkeit des IHP beruht auf der institutseigenen, durchgehend (24/7) betriebenen Pilotlinie mit ihren qualifizierten 0,25/0,13-µm-SiGe-BiCMOS-Technologien. Durch die enge Verzahnung seiner vertikal aufeinander aufbauenden Forschungsprogramme Materials for Micro- and Nanoelectronics, Technologies for Smart Systems, Radio Frequency Circuits, Communication- and Embedded System Architectures und Wireless Systems and Applications liefert das Institut wesentliche Beiträge und Impulse zu den gegenwärtigen und zukünftigen gesellschaftlichen Aufgabenstellungen, wie Kommunikation, Life Science, Mobilität, Bioökonomie, Smart X, Sicherheit und Industrie 4.0. Die Sicherung des wissenschaftlich-technischen Nachwuchses ist eine zentrale Voraussetzung für den zukünftigen Erfolg hochtechnisierter Gesellschaften. Das IHP sieht sich in der Verpflichtung, auf allen Bildungsebenen, angefangen in der Nachwuchsförderung, bspw. durch Kooperationen mit regionalen Schulen, über die duale Berufsausbildung, durch Hochschullehre, Praktika und Betreuung von Abschlussarbeiten, über die Betreuung von Dissertationen bis zur Post-Doc-Phase, den wissenschaftlich-technischen Nachwuchs auszubilden und zu begleiten.

Mission of IHP

The statutory purpose of IHP is research and development in the field of microelectronics and information technology, in particular the promotion of silicon-based high technologies to strengthen microelectronic research and industry in Germany and Europe. IHP shall contribute to strengthen the interaction of basic scientific research, technologies and applications and to achieve a close cooperation with scientific institutions and with commercial enterprises. The spectrum of research work ranges from innovative materials to complex systems, e.g. for communication, which is a unique selling point in the research landscape. IHP covers the entire R&D value chain, from basic research to the production of prototypes and small series. The basis for this performance of IHP is based on the institute's own continuously (24/7) operated pilot line with its qualified 0.25/0.13 µm SiGe BiCMOS technologies. The institute's work focuses on silicon-based systems, high-frequency circuits and technologies and new materials. Through the close integration of its vertically interrelated research programmes Materials for Micro- and Nanoelectronics, Technologies for Smart Systems, Radio Frequency Circuits, Communication- and embedded System Architectures and Wireless Systems and Applications, the institute provides essential contributions and impulses to current and future societal tasks such as communication, life science, mobility, bioeconomy, Smart X, security and Industry 4.0. Securing the next generation of scientists and engineers is a central prerequisite for the future success of highly technological societies. IHP is committed to educating and supporting young scientists and engineers at all levels of education, starting with the promotion of young scientists, e.g. through cooperation with regional schools, through dual vocational training, through university teaching, internships and supervision of final theses, through the supervision of dissertations up to the post-doctoral phase.

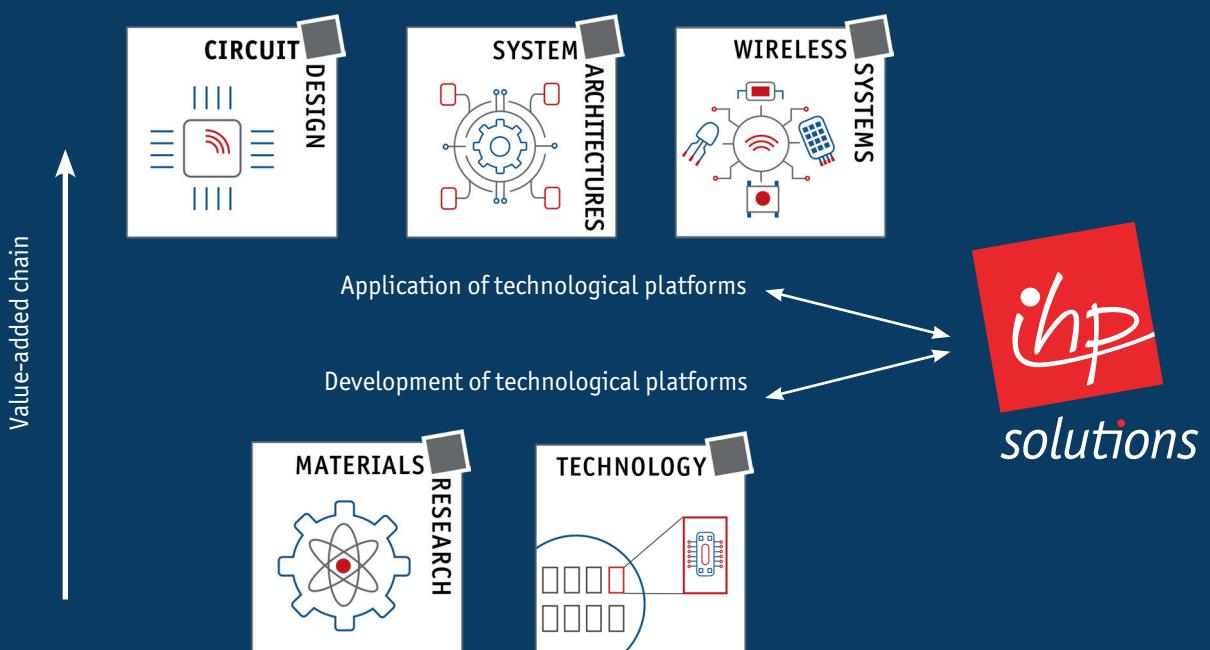
Gesellschaftliche Relevanz

Societal Relevance



Vertikales Prinzip

Vertical Principle



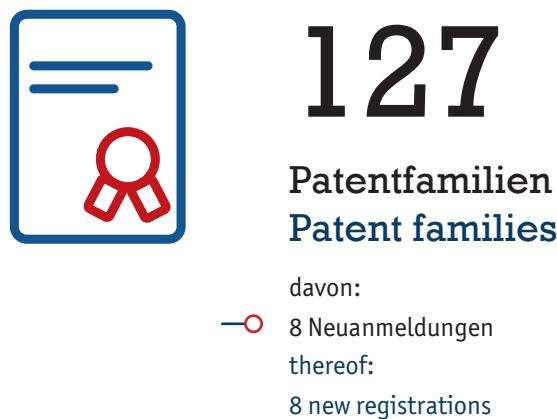
Fakten und Zahlen 2022



- davon 180 Wissenschaftler
 - davon 16 Auszubildende
 - davon 30 Studierende
- 180 of them are scientists
16 of them are trainees
30 of them are students

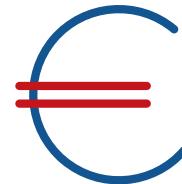


- davon 110 Journalartikel
- including 110 journal articles

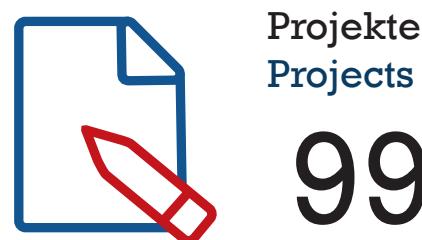


Facts and Figures 2022

Förderung Funding



- Institutionelle Förderung: 33 Mio. Euro
Institutional funding: 33 million euros
- Drittmittelerträge:
EU-Förderung: 2,3 Mio. Euro
Förderung Bund: 5,6 Mio. Euro
Förderung Land Brandenburg: 1,3 Mio. Euro
DFG-Förderung: 1,3 Mio. Euro
Wirtschaft und Technologietransfer: 7,7 Mio. Euro
Third-party funding:
EU funding: 2.3 million euros
Federal funding: 5.6 million euros
Funding from the state of Brandenburg:
1.3 million euros
DFG funding: 1.3 million euros
Industry and technology transfer:
7.7 million euros



- davon:
- davon DFG-Projekte: 20
 - davon EU-Projekte: 20
 - davon Bundes- & Landesprojekte: 42
- thereof:
DFG projects: 20
EU projects: 20
Federal & State projects: 42

Gremien der IHP GmbH

Governing Bodies of IHP

Aufsichtsrat Supervisory Board

Dr. Inge Schlotzhauer

Vorsitzende | Chair

Ministerium für Wissenschaft, Forschung und Kultur
Land Brandenburg
Ministry of Science, Research and Culture State Brandenburg

RD Reinhold Friedrich

Stellv. Vorsitzender | Deputy Chair

Bundesministerium für Bildung und Forschung, Bonn
Ministry of Science, Research and Culture State Brandenburg

Antje Fischer

Ministerium der Finanzen und für Europa des Landes
Brandenburg
Ministry of Finance and Europe State Brandenburg

Dr. Gunter Fischer

IHP GmbH, Frankfurt (Oder)

Prof. Dr. Gesine Grande

Brandenburgische Technische Universität Cottbus-Senftenberg
Brandenburg University of Technology Cottbus-Senftenberg

Gabi Grützner

micro resist technology GmbH, Berlin

Dr. Roland Sorge

IHP GmbH, Frankfurt (Oder)

Dr. Walter Riess

IBM Research Zurich, Rüschlikon (Schweiz)
IBM Research Zurich, Rüschlikon (Switzerland)

Prof. Dr. Robert Weigel

Friedrich-Alexander-Universität, Erlangen-Nürnberg
University of Erlangen-Nuremberg

Wissenschaftlicher Beirat Scientific Advisory Board

Prof. Dr. Hans D. Schotten

Vorsitzender | Chair

Technische Universität Kaiserslautern
Technical University of Kaiserslautern

Prof. Dr. Christian Schäffer

Stellv. Vorsitzender | Deputy Chair

Helmut-Schmidt-Universität, Hamburg
Helmut Schmidt University Hamburg

Prof. Dr. Amelie Hagelauer

Fraunhofer EMFT, München
Fraunhofer EMFT, Munich

Prof. Dr. Friedel Gerfers

Technische Universität Berlin
Technical University of Berlin

Prof. Dr. Kirsten E. Moselund

EPFL, Lausanne (Schweiz)
EPFL, Lausanne (Switzerland)

Prof. Dr. Thomas Mikolajick

NaMLab gGmbH, Dresden

Dr. Klaus Pressel

Infineon Technologies AG, Regensburg

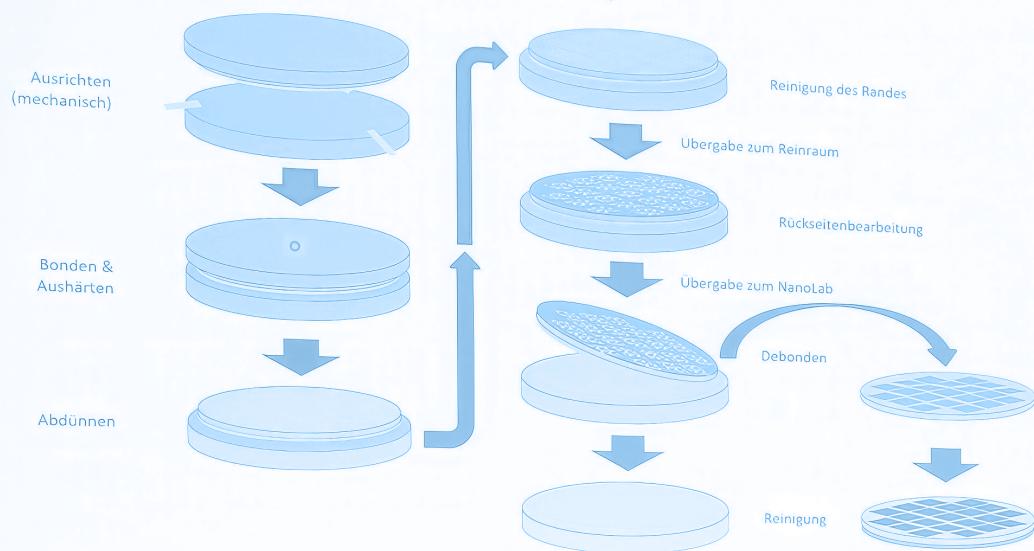
Dr. Michael Schlechtweg

Fraunhofer-Institut IAF, Freiburg
Fraunhofer Institute IAF, Freiburg

Temporäres Bonden



Prozessablauf – Bonden & Nachbearbeitung



DAS JAHR 2022

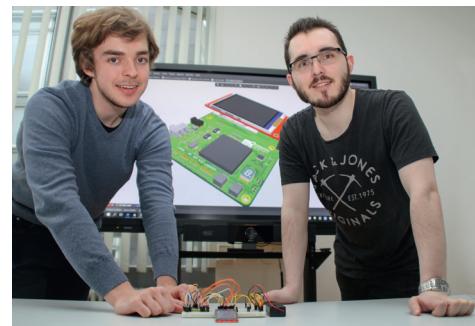
UPDATE 2022



Projekt zur Förderung der praxisorientierten Lehre Project to promote practice-oriented teaching

Grundlegende Änderungen der Ausbildung im Bereich der KI-Hardware-Entwicklung hat das BMBF-Projekt „Brandenburg/Bayern Aktion für KI-Hardware-Themen im Lehrplan der Universitäten“ (kurz: BB-KI Chips) zum Ziel. Das IHP ist über einen Lehrstuhl an der Universität Potsdam gemeinsam mit der TU München angetreten, um Studierenden deutschlandweit eine einzigartige Möglichkeit zu bieten. Die Lehre beinhaltet das Design von Systemen mit einfacher und mittlerer Komplexität bis hin zur tatsächlichen Chipfertigung, die dann im IHP-Reinraum umgesetzt wird.

Fundamental changes to education in the field of AI hardware development are the goal of the BMBF project "Brandenburg/Bavaria Action for AI Hardware Topics in the University Curriculum" (BB-KI Chips for short). IHP has joined forces with the TU Munich via a chair at the University of Potsdam to offer students a unique opportunity throughout Germany. The apprenticeship includes the design of systems with simple and medium complexity up to actual chip production, which is then realised in the IHP clean room.



Florian Frankreiter und Erik Felgendreher gehören zu den ersten Studierenden, die bereits im Studium einen KI-Chip entworfen und charakterisiert haben. Sie sammelten Erfahrungen, die über das bisher übliche Maß der Hochschulbildung hinausgehen.

Florian Frankreiter and Erik Felgendreher are among the first students who designed and characterised an AI chip while studying at university. They gained experience that goes beyond the usual level of higher education.

01/2022



Teilnahme an internationalen Messen Participation in trade shows

Für das IHP ist der Austausch auf Fachmessen eine effektive Form der Kommunikation, insbesondere mit Kunden aus dem MPW-Service. Durch die Teilnahme an insgesamt acht Fachmessen im Jahr 2022, teilweise zusammen mit der IHP Solutions GmbH, konnten einerseits neue Kunden gewonnen werden, andererseits wurde im direkten Dialog das aktuelle Produktportfolio vorgestellt. Unser Team legte rein rechnerisch 63.000 km zurück, um unter anderem an der European Microwave Week in London und Mailand, der Optical Fiber Communication Conference and Exposition in San Diego oder der ECOC in Basel dabei zu sein.



For IHP, exchange at trade shows is an effective form of communication, especially with customers from the MPW service. By participating in a total of eight trade shows in 2022, partly together with IHP Solutions GmbH, new customers could be acquired on the one hand. On the other hand, the current product portfolio was presented in direct dialogue. In purely arithmetical terms, the colleagues covered 63,000 km to be present at the European Microwave Week in London and Milan, the Optical Fiber Communication Conference and Exposition in San Diego or the ECOC in Basel, to name just a few.

Neue Anlagen für IHP-Reinraum New equipment for IHP clean room

Im Jahr 2022 wurde die Installation von drei neuen Anlagenkomplexen im IHP-Reinraum vorbereitet: Eine neue Si-Ge-Epitaxieanlage zur Abscheidung von Schichten. Die neue Anlage für Kurzzeitausheilung kann für Entwicklungen wie z. B. niederohmige Kontaktierungsverfahren für zukünftige SiGe-HBT-Generationen eingesetzt werden. Zudem wurde die MOCVD-Anlage zur Abscheidung von InP-Verbindungs-halbleitern installiert. Aktuell befinden sich die drei neuen Anlagen in der Prozessabnahme. Die Erweiterung des Anlagenparks war durch die strategische Reinraumerweiterung ermöglicht worden. Die zusätzlichen 500 m² wurden im Jahr 2021 eröffnet.

In 2022, the installation of three new equipment complexes in the IHP clean room was prepared: A new Si-Ge epitaxy system for the deposition of layers. The new rapid



thermal processing tool can be used for developments such as low-resistance contacting processes for future SiGe HBT generations. In addition, the MOCVD system for the deposition of InP compound semiconductors was installed. The three new systems are currently in the process of acceptance. The expansion of the equipment park was made possible by the strategic clean room expansion. The additional 500 m² were opened in 2021.

03/2022



Unterzeichnung und Übergabe des Memorandum of Understanding an Dr. Dietmar Woidke, Ministerpräsident des Landes Brandenburg
Signing and handing over of the Memorandum of Understanding to Dr Dietmar Woidke, Minister President of the State of Brandenburg

Lausitz Science Park

Unter Federführung der BTU Cottbus-Senftenberg entsteht in den kommenden Jahren in Cottbus eine Innovationslandschaft mit internationaler Strahlkraft: der Lausitz Science Park. Im März 2022 unterzeichneten die Städte Cottbus und Senftenberg, außeruniversitäre Wissenschaftseinrichtungen wie das IHP und DLR sowie wirtschaftsstarken Unternehmen, darunter die Deutsche Bahn, BASF Schwarzeide und die LEAG eine Absichtserklärung.



Under the leadership of the BTU Cottbus-Senftenberg, an innovation landscape with international appeal will be created in Cottbus in the coming years: the Lausitz Science Park. In March 2022, the cities of Cottbus and Senftenberg, non-university science institutions as IHP and DLR and economically strong companies, including Deutsche Bahn, BASF Schwarzeide and LEAG, signed a declaration of intent.

Internationaler Austausch International exchange

IHP-Wissenschaftler Giovanni Capellini, Professor an der Università Degli Studi Roma Tre, wurde für den Sommer 2022 auf den Boelter-Lehrstuhl für Ingenieurwissenschaften an der Henri Samueli School of Engineering and Applied Sciences der University of California Los Angeles berufen. Er ist nicht der Einzige, der das IHP international vertrat. Dr. Andrea Malignaggi erhielt ein Stipendium vom DAAD für seinen Gastwissenschafteraufenthalt am IETR – Institut für Elektronik und Digitale Technologien. Von April bis Juli hielt er Gastvorlesungen im französischen Rennes.

Giovanni Capellini, professor at Università Degli Studi Roma Tre and researcher at IHP, has been appointed to the Boelter Chair in Engineering at the Henri Samueli School of Engineering and Applied Sciences at the University of California Los Angeles (UCLA) for the summer of 2022.

He is not the only one who represented IHP internationally. Dr. Andrea Malignaggi received a scholarship from the DAAD for his guest researcher stay at the IETR – Institut für Elektronik und Digitale Technologien/ L’Institut d’Electronique et des Technologies du numéRique. From April to July, he gave guest lectures in Rennes, France.



04/2022



Der Zukunftstag im IHP im April 2022 stand im Zeichen des Dialogs. 20 Mädchen und Jungen aus ganz Brandenburg schalteten sich online ins IHP und „unterhielten“ sich mit Auszubildenden, Promovierenden sowie Wissenschaftlerinnen und Wissenschaftlern. Die Moderation übernahmen Anne Manglitz und Peggy Zecha vom Förderforum. Sie hatten zudem Experimente, beispielsweise mit Trockenhefe, sowie eine Tafel zum Kennenlernen der Jugendlichen vorbereitet. Die Form der digitalen Zusammenkunft ermöglichte es dem IHP, einen größeren Radius beim Werben für zukünftige Fachkräfte zu ziehen.

Zukunftstag in Brandenburg Future Day for Girls and Boys



The Future Day at IHP in April 2022 was all about dialogue. 20 girls and boys from all over Brandenburg connected online to IHP and "talked" with trainees, PhD students and scientists. Anne Manglitz and Peggy Zecha from the Förderforum were the moderators. They had also prepared experiments, for example with dried yeast, and a blackboard for the young people to get to know each other. The form of the digital meeting enabled IHP to draw a wider radius when recruiting future skilled workers.

Landesolympiade Physik Awards for Young Talents

52 Schülerinnen und Schüler aus dem gesamten Land Brandenburg hatten sich für die 32. Landesolympiade Physik qualifiziert und im Juni zwei Tage lang theoretische und praktische Aufgaben am Carl-Friedrich-Gauß-Gymnasium gelöst. Zur Siegerehrung kamen die jungen Talente ans IHP, informierten sich zunächst über künftige Karrierechancen und erhielten anschließend ihre Urkunden. Das IHP nutzt die Veranstaltung auch, um auf die jährlichen Forschungspreise für Schularbeiten, Studierende und Promovierende, vergeben durch den Förderverein „Freunde des IHP e. V.“, hinzuweisen.

52 pupils from all over Brandenburg had qualified for the 32nd State Olympics in Physics and spent two days in June solving theoretical and practical issues at the Carl-Frie-



drich-Gauß-Gymnasium. The young talents came to IHP for the award ceremony, where they first learned about future career opportunities and then received their certificates. IHP also uses the event to draw attention to the annual research awards for school work, students and doctoral students, awarded by the "Friends of the IHP e. V." support association.



Mehr als 30 Nachwuchswissenschaftlerinnen und Nachwuchswissenschaftler lernten im Sommer 2022 im IHP. In Kooperation mit der Universität Tor Vergata in Rom fand die Sommerschule „Advanced Photonics and Electronics for Quantum and Space Applications“ statt. Die BB-KI-Sommerschule entstand als Kooperation mit der Universität Potsdam und der TU München und behandelte das Thema Künstliche Intelligenz für Hardware. Für das IHP ist das Instrument der Sommerschulen ein wichtiger Baustein der Nachwuchsförderung und Fachkräfteförderung.

More than 30 young scientists learned at IHP in the summer of 2022. In cooperation with the University of Tor Vergata in Rome, the summer school "Advanced Photonics and Electronics for Quantum and Space Applications" took place. The BB-KI summer school was created as a cooperation with the University of Potsdam and the Technical University of Munich and dealt with the topic of Artificial Intelligence for hardware. For IHP, the instrument of summer schools is an important building block for promoting young talent and securing skilled workers.

06/2022

Lernen in den Sommerschulen Our Summer Schools 2022



Im Gespräch: Unternehmen der Region Frankfurt (Oder)/Eisenhüttenstadt
In dialogue: Companies in the Frankfurt (Oder)/Eisenhüttenstadt region

Innovationsforum

Im Juni 2022 machte die mobile Roadshow des Mittelstand 4.0-Kompetenzzentrums Cottbus am IHP Halt. Im Rahmen des Innovationsforum der Transferinitiative Oderland innovativ wurden so technische Anwendungen aus den Bereichen Digitalisierung, Künstlicher Intelligenz und Assistenzsystemen „greifbar“ gemacht. Zu den Teilnehmenden des Forums gehörten Akteure des regionalen Wachstumskerns Frankfurt (Oder)/Eisenhüttenstadt.

07/2022



In June 2022, the mobile roadshow of the Mittelstand 4.0 Competence Centre Cottbus stopped at IHP. The event took place as part of the innovation forum of the transfer initiative Oderland innovativ. Technical applications from the fields of digitalisation, artificial intelligence and assistance systems were made "tangible". – Participants in the forum included stakeholders from the regional growth core Frankfurt (Oder)/Eisenhüttenstadt.



Austausch in der Grenzregion Exchange in the Border Region

Um den Austausch zwischen verschiedenen Einrichtungen, Unternehmen und Akteuren insbesondere in der Grenzregion zu fördern ist das IHP regelmäßig Gastgeber für Workshops und Vernetzungsveranstaltungen. Perspektiven für eine grenzüberschreitende Energierregion, deren Chancen und Möglichkeiten wurden bei einem deutsch-polnischen Workshop diskutiert. Die Deutsch-Polnische Energieplattform stellte dabei unter anderem die Frage, ob Grenzen in Europa noch heute ein Hindernis für die Zusammenarbeit zwischen benachbarten Kommunen sind.

Der 12. Brandenburger Sensornetztag fasste unter dem Motto „Sensortechnik trifft Drohne“ zusammen, wie vielfältig die Einsatzgebiete von Drohnentechnik sind. Dafür wurden Fachvorträge aus den Bereichen Lokalisierung, Vermessung, Schwarmflug und Feuerwehr angeboten.

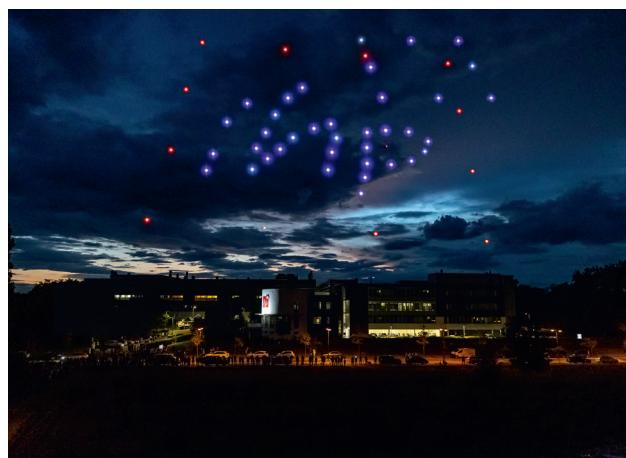
In order to promote exchange between different institutions, companies and players, especially in the border region,

IHP regularly hosts workshops and networking events. Perspectives for a cross-border energy region, its opportunities and possibilities were discussed at a German-Polish workshop. The German-Polish Energy Platform asked, among other things, whether borders in Europe are still an obstacle to cooperation between neighbouring municipalities. The 12th Brandenburg Sensor Network Day summarised how diverse the areas of application of drone technology are under the motto "Sensor technology meets drone". For this purpose, expert presentations were offered in the areas of localisation, surveying, swarm flight and firefighting.



Tag der offenen Tür Open Day 2022

Beim Tag der offenen Tür erklärten die Mitarbeitenden des IHP woran aktuell geforscht wird, zeigten ihre Labore und ermöglichen einen Blick in den IHP-Reinraum. Mehr als 500 Gäste aus der Region nutzten die Chance, informierten sich beispielsweise über die IHP-Ausgründung HyPhox (Foto links), über Berufswägen sowie an den zahlreichen Partnerständen. Zum Abschluss erhoben sich 50 Dronen für eine Lichtershow in den Himmel über dem Technologiepark.



At the open day, IHP employees explained what research is currently being carried out, showed their laboratories and allowed a look into the IHP clean room. More than 500 guests from the region took advantage of the opportunity to find out for example about the IHP spin-off HyPhox (photo on the left), about career paths, as well as the numerous partners. Finally, 50 drones lifted into the sky above the Technology Park for a light show.

Sechs Wissenschaftlerinnen der Abteilung Materials Research nahmen an der Deutschen Physikerinnentagung teil.
Six female scientists from the Materials Research Department took part in the German Conference of Women Physicists.

Erfolgreiche Physikerinnen Successful Female Physicists

Die Deutsche Physikerinnentagung, die seit 1997 jährlich stattfindet, wird von der Deutschen Physikalischen Gesellschaft und dem Arbeitskreis Chancengleichheit unterstützt. In diesem Jahr präsentierten sechs Wissenschaftlerinnen des IHP ihre neuesten Ergebnisse auf dem Gebiet der Materialforschung für zukünftige Bauelemente der Mikroelektronik. Das Programm der Konferenz umfasste wissenschaftliche Beiträge aus verschiedenen Bereichen der Physik, in denen Frauen immer noch unterrepräsentiert sind. Daher bietet die Konferenz Physikerinnen aus verschiedenen Bereichen und auf unterschiedlichen Karrierestufen die Möglichkeit zur Vernetzung und zum fachlichen Austausch. Unsere Wissenschaftlerinnen beschlossen im Anschluss, am IHP einen Tag für junge Mädchen zu organisieren.



The German Conference of Women in Physics, taking place annually since 1997, is supported by the German Physical Society and by its Working Group on Equal Opportunities. This year, six female scientists of IHP's Materials Research department presented their latest results in the field of materials science for future devices in microelectronics. The conference programme included scientific contributions from various fields of physics in which women are still underrepresented. Therefore, this conference offers female physicists of different areas and at different career levels the opportunity for networking and professional exchange. As a result, our scientists decided to organise a day for young girls at IHP.

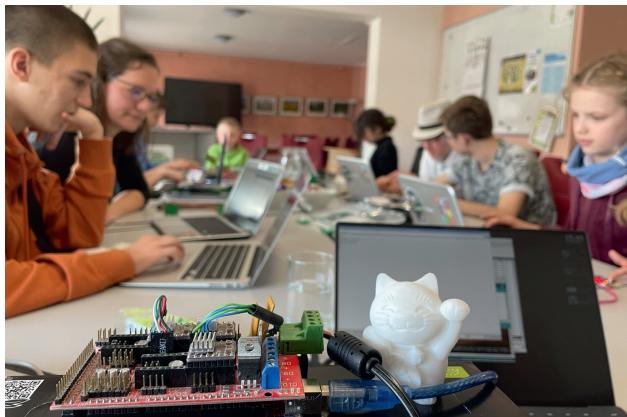
Nachhaltigkeitspreis für Chancengleichheit TOTAL E-QUALITY Award



Für das außerordentliche Engagement hinsichtlich Chancengleichheit im Beruf verlieh der TOTAL E-QUALITY e. V. im Oktober 2022 sein gleichnamiges Prädikat an das IHP. Da das Institut bereits zum fünften Mal für die Verankerung und den Ausbau von Chancengleichheit und Vielfalt im Unternehmen ausgezeichnet wurde, wurde zusätzlich der Nachhaltigkeitspreis für Chancengleichheit und Vielfalt vergeben. Besonders hervorgetan hat sich das IHP seit der letzten Zertifizierung 2019 durch die Workshoptreihe „Leading for Equality“, bei der über 40 Schlüsselpersonen des Instituts gemeinsam Maßnahmen für die Sensibilisierung und Sichtbarwerdung von Gleichstellung sowie chancengerechtes Führen als wichtiges Ziel des IHP erarbeitet haben. Diese Maßnahmen mündeten im ersten Gleichstellungsplan des IHP.

In October 2022, TOTAL E-QUALITY e. V. awarded IHP with its award of the same name for its extraordinary commitment to equal opportunities in the workplace. As IHP was honored for the fifth time for anchoring and expanding equal opportunities and diversity in the institute, it also received the Sustainability Award for Equal Opportunities and Diversity. Since the last certification in 2019, IHP has particularly distinguished itself through the workshop series "Leading for Equality", in which more than 40 key persons of the institute jointly developed measures for raising awareness and visibility of equality as well as opportunity-oriented leadership as an important goal of IHP. These measures resulted in IHP's first gender equality plan.

10/2022



Das CoderDojo ist eine offene Programmierwerkstatt, in der Kinder und Jugendliche mit der Maus durch den Welt- raum fliegen können, mit Anna und Elsa geometrische Figuren malen oder in Minecraft eigene Welten erschaffen. Seit dem Auftakt zum Tag der offenen Tür organisiert das IHP monatlich einen Treff des CoderDojo Oder-Spree. Wer durchhält, tüftelt und so eigene Rätsel löst, hat viel Spaß beim Programmieren. Unterstützung kommt von freiwilligen Mentorinnen und Mentoren. Das CoderDojo ist eine weitere Möglichkeit, frühzeitig auf den künftigen wissenschaftlichen Nachwuchs zuzugehen.

CoderDojo



The CoderDojo is an open programming workshop where children and young people can fly through space with the mouse, paint geometric figures with Anna and Elsa or create their own worlds in Minecraft. Since the kick off during the IHP open day in September, IHP has organised a monthly CoderDojo Oder-Spree meeting. Those who persevere, tinker and thus solve their own puzzles have a lot of fun programming. Support comes from volunteer mentors. The CoderDojo is another way of approaching future young scientists at an early stage.

Die Gründungsmitglieder des Lausitz Science Network
The founding members of the Lausitz Science Network

Lausitz Science Network

Im Dezember 2022 wurde in Cottbus das Lausitz Science Network gegründet. Im Rahmen dieses Vereins schließen sich Einrichtungen der Wissenschaft und Wirtschaft, die sich in Cottbus und Senftenberg engagieren, zu einem Innovations- und Technologiebooster zusammen. Das dynamische Netzwerk, bestehend aus der BTU Cottbus-Senftenberg, außeruniversitären Forschungseinrichtungen, wie dem IHP und dem FBH, sowie Partnern aus Wirtschaft und Gesellschaft, stärkt dadurch den Forschungsstandort. Die Beteiligten wollen zukünftig gemeinsame Tagungen durchführen, den wissenschaftlichen Nachwuchs fördern, wissenschaftliche Verbundvorhaben anstoßen und in die Gewinnung von Fachkräften sowie in das Marketing des Wissenschaftsstandortes investieren.



The Lausitz Science Network was founded in Cottbus in December 2022. Within the framework of this association, institutions from science and industry that are active in Cottbus and Senftenberg join forces to form an innovation and technology booster. The dynamic network, consisting of the BTU Cottbus-Senftenberg, non-university research institutions such as IHP and FBH, as well as partners from industry and society, will thus strengthen the research location. In future, the participants want to hold joint conferences, promote young scientists, initiate joint scientific projects and invest in the recruitment of specialists as well as in the marketing of the science location.

12/2022



Ausgezeichnet: Der Wissenschaftlich-Technische Geschäftsführer Prof. Dr. Gerhard Kahmen (rechts) und Abteilungsleiter Prof. Dr. Miloš Krstić (links) begrüßten Prof. Dr. Ignacio Santamaria im Dezember 2022 am IHP. Innerhalb eines Jahres wird der IHP-Fellow drei Monate am IHP forschen und gemeinsam mit Kolleginnen und Kollegen ein Themenfeld erweitern.

Awarded: Scientific Director Prof. Gerhard Kahmen (right) and Head of Department Prof. Miloš Krstić (left) welcomed Prof. Ignacio Santamaria to IHP in December 2022. Within one year, the IHP Fellow will spend three months researching at IHP and expanding a thematic field together with colleagues.

Wolfgang-Mehr-Fellowship: Prof. Dr. Ignacio Santamaria

Der internationale Stipendienpreis des IHP ging im Jahr 2022 an Prof. Dr. Ignacio Santamaria. Ganz im Sinne des ehemaligen Wissenschaftlich-Technischen Geschäftsführers des IHP, Wolfgang Mehr, wird der jährliche Fellowship-Award für ein innovatives, interdisziplinäres Forschungsthema mit hohem Potenzial für technologische Durchbrüche verliehen. Professor Santamaria beschäftigt sich u. a. mit Signalprocessing für künftige, drahtlose Netzwerke und arbeitet eng mit der Abteilung System Architectures zusammen.

In 2022, IHP's international fellowship award went to Prof. Ignacio Santamaria. Following the spirit of IHP's former Scientific Director Wolfgang Mehr, the annual fellowship award is assigned to an innovative, interdisciplinary research topic with high potential for technology breakthroughs. Among other things, Professor Santamaria works on signal processing for future wireless networks and collaborates closely with the System Architectures department.



FORSCHUNG DES IHP IHP'S RESEARCH



FORSCHUNG DES IHP

Das IHP erforscht und entwickelt siliziumbasierte Systeme, Höchstfrequenz-Schaltkreise und -Technologien einschließlich neuer Materialien. Es realisiert damit prototypische Lösungen für Anwendungsbereiche wie die drahtlose und Breitbandkommunikation, Sicherheit, Medizintechnik, Raumfahrt, Mobilität und Industrieautomatisierung.

Als Leibniz-Institut arbeitet das IHP an langfristigen, strategischen Forschungsaufgaben. Dabei verbindet es gezielt Grundlagenforschung mit angewandter Forschung. Durch seine Pilotlinie mit den eigenen, sehr leistungsfähigen SiGe-BiCMOS-Technologien ist es in der Lage, komplexe Lösungen durch innovative und industriell relevante Prototypen zu demonstrieren. Erarbeitete Technologien werden schnell auf ein hohes Niveau gebracht, um sie als forschungsbasierten Service anbieten zu können.

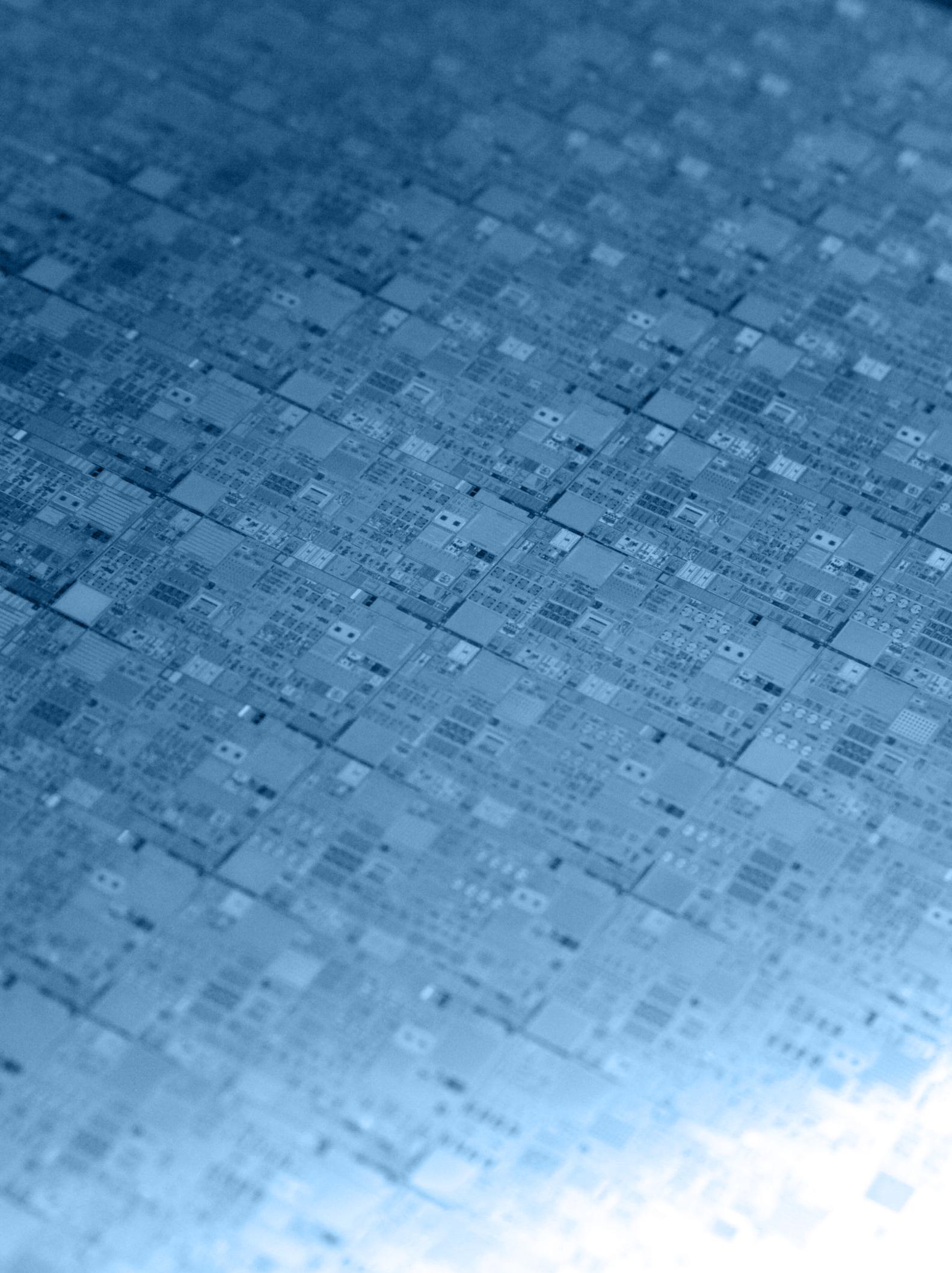
Ein wesentliches Merkmal des IHP ist sein vertikales Forschungskonzept. Das Institut verfügt über Kernkompetenzen, die in der Regel das Ergebnis langjähriger und kontinuierlicher Arbeit sind. Das IHP muss gewährleisten, dass es bei diesen Kernkompetenzen eine internationale Spitzenposition einnimmt und langfristig beibehält. Durch die aufeinander abgestimmte Zusammenarbeit der Kernkompetenzen Materialforschung, Prozesstechnologie, Schaltkreisdesign, Systemarchitekturen und drahtlose Systeme werden Synergieeffekte erreicht, die zu vertikal optimierten Lösungen führen. Ein markantes Beispiel für eine solche Kernkompetenz ist die SiGe-BiCMOS-Technologie einschließlich der Fähigkeit, damit Partnern unter industrienahen Bedingungen zuverlässig Prototypen und Kleinserien verfügbar zu machen. Für diese Fähigkeit ist das IHP international bekannt.

IHP'S RESEARCH

IHP researches and develops silicon-based systems, radio frequency circuits and technologies including new materials. It thus realises prototype solutions for application areas such as wireless and broadband communication, security, medical technology, space travel, mobility and industrial automation.

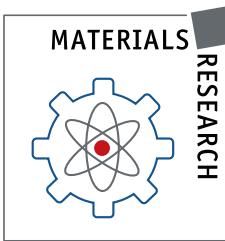
As a Leibniz Institute, IHP works on long-term, strategic research tasks. In doing so, it specifically combines basic research with applied research. Through its pilot line with its own very powerful SiGe BiCMOS technologies, it is able to demonstrate complex solutions through innovative and industrially relevant prototypes. Developed technologies are quickly brought to a high level to offer them as a research-based service.

A key feature of IHP is its vertical research concept. The institute has core competencies that are usually the result of many years of continuous work. IHP must ensure that it adopts and maintains a leading international position in these core competencies over the long term. Through the coordinated cooperation of the core competencies of materials research, process technology, circuit design, system architectures and wireless systems, synergy effects are achieved that lead to vertically optimised solutions. A striking example of such a core competence is the SiGe BiCMOS technology including the capability to reliably make prototypes and small series available to partners under near-industrial conditions. IHP is internationally renowned for this capability.



Materialien für die Mikro- und Nanoelektronik

Materials for Micro- and Nanoelectronics



In diesem Forschungsprogramm werden neue Materialien für die Nano- und Mikroelektronik untersucht. In den drei Arbeitsgruppen des Forschungsprogramms werden vielversprechende Ansätze der Materialwissenschaft für zukünftige Bauelemente in der Mikroelektronik identifiziert. Das Forschungsprogramm umfasst ein weites Spektrum – von den Materialwissenschaften bis zur angewandten Forschung an modernen Bauelementen. In komplexen Bauelementen wird eine Vielfalt heterogener Materialsysteme zur analogen, digitalen, neuromorphen, quantenmechanischen und optischen Signal- und Datenverarbeitung zusammengeführt. Neben diesen Forschungskonzepten für moderne Bauelemente bietet die „More than Moore“-Strategie der Mikroelektronik eine gute Ausgangsposition für Innovationen im medizintechnischen Bereich. Die drei Arbeitsgruppen der Abteilung Materials Research: 2D Materialien, Halbleiter-Optoelektronik und Adaptive Materialien haben die folgenden Forschungsschwerpunkte:

2D Materialien

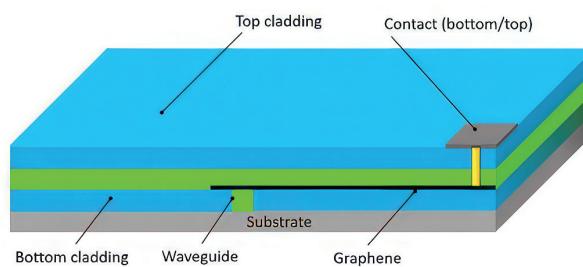
Die Gruppe beschäftigt sich mit fundamentalen Fragen zur metallfreien Synthese von 2D-Materialien auf Germaniumsubstraten, zur Passivierung oder zur elektrischen Kontaktierung dieser innovativen Materialien. Die Synthese von Graphen hoher Qualität in Bezug auf geringe Flächenwiderstände und hohe Ladungsträgermobilität bleibt ein Schlüsselfaktor für die Herstellung von Graphenbauelementen mit hoher Leistungsfähigkeit. Graphen ist ein 2D-Material, das für seine außergewöhnlichen elektronischen Eigenschaften bekannt ist. Um diese Eigenschaften in realen Bauelementen nutzen zu können, muss die elektronische Kopplung mit dem

In this research programme new materials for nano- and microelectronics are investigated. In three working groups of the research programme, promising approaches in materials science for future components in microelectronics are identified. The research programme covers a broad spectrum: from basic research in materials science to applied research on modern devices. A variety of heterogeneous material systems for analog, digital, neuromorphic, quantum mechanical and optical signal and data processing are combined in complex devices. In addition to these research concepts for modern devices, the "More than Moore" strategy of microelectronics offers a good starting position for innovations in the medical technology sector. The three research groups of the Materials Research Department: 2D Materials, Semiconductor Optoelectronics and Adaptive Materials have the following research foci:

2D Materials

The group addresses fundamental questions on metal-free synthesis of 2D materials on germanium substrates, passivation or electrical contacting of these innovative materials. The synthesis of high quality graphene in terms of low sheet resistance and high carrier mobility remains a key factor for the fabrication of high performance graphene devices.

Graphene is a 2D material known for its exceptional electronic properties. However, to exploit these properties in real devices, the electronic coupling with the substrate and with the surrounding material must be greatly reduced. Hexagonal boron nitride (hBN), another 2D material, is very promising for this purpose. It could be used both to isolate graphene from the sub-



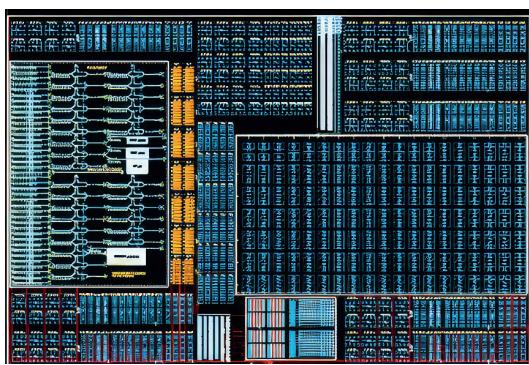
Substrat und mit dem umgebenden Material jedoch stark reduziert werden. Hexagonales Bornitrid (hBN), ein weiteres 2D-Material, ist für diesen Zweck sehr vielversprechend. Es könnte sowohl zur Isolierung von Graphen vom Substrat als auch als Gate-Dielektrikum verwendet werden. Obwohl durch mechanische Exfoliation und Transfer erhaltene Bauelemente die Möglichkeiten von Graphen/hBN-Heterostrukturen bestätigten, muss noch eine skalierbare und zuverlässige Wachstumstechnik demonstriert werden: Die Entwicklung neuer Ansätze zur Herstellung von 2D-Heterostrukturen ist von großer Bedeutung. Durch die Kombination des Know-hows und der Ressourcen der Projektpartner innerhalb des FLAG-ERA-Projektes 2DHetero sollen verschiedene Möglichkeiten zur Herstellung von Graphen/hBN-Heterostrukturen auf Substraten, die mit der Si-Mikroelektronik kompatibel sind, erforscht und entwickelt werden. Um diese Ziele zu erreichen, sollen Graphen/hBN-Heterostrukturen mit zwei Hauptmethoden hergestellt werden: Molekularstrahlepitaxie und chemische Gasphasenabscheidung. Atomistische Berechnungen mittels ab-initio-Dichtefunktionaltheorie, ergänzt durch kinetische Monte-Carlo-Simulationen im großen Maßstab, werden durchgeführt, um die Wachstumsmechanismen und optimalen Prozessbedingungen zu verstehen. Das Verständnis der Mechanismen ist nicht nur von grundlegendem wissenschaftlichem Interesse, sondern auch für die weitere Entwicklung von Graphen/hBN und ähnlichen Systemen von Bedeutung.

Erste Untersuchungen zeigen, dass hBN-Schichten, die auf Ge(001)/Si aufgewachsen sind, ab einer Dicke von ~2 nm nachgewiesen werden können. Die erhaltenen Ellipsome-

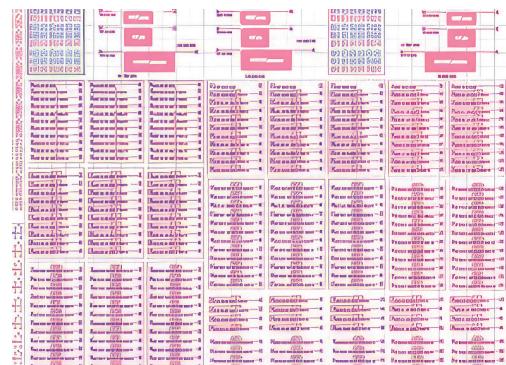
strate and as a gate dielectric. Although devices obtained by mechanical exfoliation and transfer confirmed the potential of graphene/hBN heterostructures, a scalable and reliable growth technique remains to be demonstrated: the development of new approaches to fabricate 2D heterostructures is of great importance. By combining the know-how and resources of the project partners within the FLAG-ERA project 2DHetero, different ways to fabricate graphene/hBN heterostructures on substrates compatible with Si microelectronics will be explored and developed. To achieve these goals, graphene/hBN heterostructures will be fabricated using two main methods: Molecular Beam Epitaxy and Chemical Vapor Deposition. Atomistic calculations using ab initio density functional theory, complemented by large scale kinetic Monte Carlo simulations, will be performed to understand the growth mechanisms and optimal process conditions. Understanding the mechanisms is not only of fundamental scientific interest, but also important for further development of graphene/hBN and similar systems.

First investigations show that hBN films grown on Ge(001)/Si can be detected starting at ~2 nm thickness. The obtained ellipsometry spectra are fitted using a Tauc-Lorentz model and the refractive index n and extinction coefficient k are extracted. Noticeably, the extinction coefficient is nonzero only in the deep-UV range (>5 eV), as expected from a good quality material with a bandgap close to 6 eV. The refractive index at 633 nm (1.96 eV) is in the range of 1.7–2.5.

2D Experimental Pilot Line (2D-EPL), a four-year project funded by the European Commission with 20 million euros, has set itself the task of closing the gap between laborato-



Erster Proof-of-Concept-Layout auf Basis von 2D-Materialien am IHP.
First proof of concept device layout based on 2D Materials at IHP.



Verbessertes Layout von auf 2D-Materialien basierenden photonischen Bauelementestrukturen
Enhanced 2D material based photonic device structure layout

triespektren werden mit einem Tauc-Lorentz-Modell gefittet und der Brechungsindex n und der Extinktionskoeffizient k werden extrahiert. Auffallend ist, dass der Extinktionskoeffizient nur im tiefen UV-Bereich (> 5 eV) ungleich Null ist, wie von einem Material guter Qualität mit einer Bandlücke nahe 6 eV erwartet. Der Brechungsindex bei 633 nm (1,96 eV) liegt im Bereich von 1,7 – 2,5.

2D Experimental Pilot Line (2D-EPL), ein von der Europäischen Kommission über vier Jahre mit 20 Millionen Euro finanziertes Projekt, hat sich zur Aufgabe gemacht, die Lücke zwischen der Fertigung im Labormaßstab und der Großserienproduktion von elektronischen Bauelementen auf der Basis zweidimensionaler (2D) Materialien zu schließen. Mit der ersten experimentellen Produktionsanlage ihrer Art, in der europäische Unternehmen, Forschungszentren und akademische Institutionen zusammenarbeiten, können neuartige Bauelemente auf der Basis von 2D-Materialien im Pilotmaßstab hergestellt werden. Das Ziel des Projektes ist es, zu demonstrieren, wie man Bauelemente auf der Basis von 2D-Materialien in einer für Marktanwendungen effektiven Art und Weise herstellen und skalieren kann. Dies ist ein entscheidender Schritt, bevor Graphentechnologien auf die Herstellung im Großmaßstab übertragen werden können.

Als Partner im Rahmen des Graphen-Flaggschiffs wird das IHP Multi-Projekt-Wafer (MPW) anbieten, bei denen Universitäten, Forschungsinstitute und Unternehmen ihre Entwürfe auf gemeinsamen Wafern unterbringen können.

Halbleiter-Optoelektronik

Diese Arbeitsgruppe beschäftigt sich mit der Integration alternativer Halbleitermaterialien (insbesondere III/V-Halbleiter mit InP und GaN) und Gruppe IV-Materialien (Germanium, GeSn und SiGeSn) in die Siliziumtechnologie, deren optoelektronische Eigenschaften denen des Siliziums im Bereich der Photonik- und der THz-Anwendungen überlegen sind. Die Kontrolle und Herstellung der Verspannungseigenschaften von Mikro- und Nano-Heterostrukturen zur weiteren Leistungssteigerung des Materials nimmt hierbei eine zentrale Rolle ein. Seit einigen Jahren beschäftigt sich die Arbeitsgruppe auch mit halbleiterbasierten Spinqubits.

Halbleiterbasierte Spinqubits sind aufgrund ihrer ausgezeichneten Kohärenzeigenschaften und demonstrierten Kompatibilität mit Halbleitertechnologie eine vielversprechende Plattform, um langfristig Quantencomputer mit Fehlerkorrektur und der für eine weitreichende Nutzung er-

ry-scale manufacturing and large-scale production of electronic components based on two-dimensional (2D) materials. With the first experimental production facility of its kind, in which European companies, research centres and academic institutions work together, new types of components can be manufactured on the basis of 2D materials on a pilot scale. The aim of the project is to demonstrate how to manufacture and scale components based on 2D materials in a way that is effective for market applications. This is a crucial step before graphene technologies can be transferred to large-scale manufacturing.

As a partner in the Graphene Flagship, IHP will provide Multi Project Wafer (MPW) runs where universities, research institutes and companies can include their designs as dies on joint wafers.

Semiconductor Optoelectronics

This research team evaluates the integration opportunities of alternative semiconductor materials (especially III/V semiconductors with InP and GaN) and group IV materials (germanium, GeSn and SiGeSn) into silicon technology, whose optoelectronic properties are superior to those of silicon in the field of photonics and THz applications. The control and fabrication of the straining properties of micro- and nano-heterostructures to further enhance the performance of the material takes a central role here. For several years, the group has also been working on semiconductor-based spin qubits.

Due to their excellent coherence properties, semiconductor-based spin qubits demonstrated their compatibility with semiconductor technology and are promising candidates to realise quantum computers with error correction in the long term. Single-qubit fidelities meet the requirements

forderlichen Qubitzahl zu realisieren. Ein-Qubit-Fidelitäten entsprechen den Anforderungen und bereits demonstrierte Zwei-Qubit-Gatter lassen dies mit Optimierung ebenfalls erwarten. Verglichen mit supraleitenden Qubits haben Spin-qubits die Vorteile einer geringeren Größe und bei höheren Temperaturen (bis zu etwa 1 K) funktionsfähig zu sein. Eine ungelöste Herausforderung ist jedoch die Demonstration einer skalierbaren Quantenarchitektur.

Im Rahmen des BMBF-Projektes QUASAR soll eine Mikroarchitektur ohne geometrische Skalierungsgrenzen auf der Quantenebene mit in Deutschland industriell verfügbarer Halbleitertechnologie realisiert werden. Kernidee ist dabei, zweidimensionale Konnektivität durch spin-kohärentes „Shutteln“ von Elektronen in gatterdefinierten Quantenpunktstrukturen zu erreichen. Unterstützt durch realistische Simulationen soll im Projekt die industrielkompatible Fertigung entwickelt und die Funktionsfähigkeit der einzelnen Quantenbauelemente demonstriert werden: Ein-Qubit-Gatter mit 99 Prozent Fidelität, Zwei-Qubit-Gatter mit 95 Prozent Fidelität, Spin-kohärentes „Shutteln“ von Elektronen und optional die Kopplung von bis zu fünf Qubits. Als technologische Basis werden Si/SiGe-Quantentöpfe, für die die Reproduzierbarkeit und Realisierbarkeit von Multi-Quantenpunkt-Strukturen bereits gezeigt wurde, verwendet und hinsichtlich ihrer qubitrelevanten Eigenschaften weiterentwickelt.

Das Projekt schafft somit die Grundlage für einen Demonstrator mit ca. 25 2D-gekoppelten Qubits, welcher in einem Nachfolgeprojekt realisiert und über die „Jülicher Nutzer-Infrastruktur für Quantencomputing“ (JUNIQ) mit Cloud-Zugang in die modulare HPC-Umgebung des Jülich Supercomputing Centers eingebunden werden soll. Eine darauf aufbauende Weiterentwicklung zu 1000 und mehr Qubits wird angestrebt. Hervorzuheben ist, dass die gesamte technologische Wertschöpfungskette für Si-basierte Quantenprozessoren im Rahmen des Projekts bereits industriell oder mit direktem Transferpotential in Deutschland aufgebaut wird. Die Einbindung von Infineon Dresden (mit dem größten Fabrikationsanteil) und eines geplanten Startups (als zukünftigen Systemintegrator) eröffnet konkrete Perspektiven für eine Kommerzialisierung.

Fortgeschrittene, selektive Epitaxieverfahren sind ein elementares Forschungsthema im Bereich der Wachstumsphysik, um für diverse Anwendungen in der Halbleitertechnologie (z. B. Sensoren, Einzelphotonenquellen für Quantentechnologie etc.), Heterostruktursysteme hoher

and already demonstrated two-qubit gates also suggest this with optimisation. Compared to superconducting qubits, spin qubits have the advantages of being smaller in size and functional at higher temperatures (up to about 1 K). However, an unsolved challenge is the demonstration of a scalable quantum architecture.

The BMBF project QUASAR aims to realise a microarchitecture without geometric scaling limits at the quantum level using semiconductor technology that is industrially available in Germany. The core idea is to achieve two-dimensional connectivity by spin-coherent "shuttling" of electrons in gate-defined quantum dot structures. Supported by realistic simulations, the project will develop industry-compatible fabrication and demonstrate the functionality of the individual quantum devices: One-qubit gates with 99 percent fidelity, two-qubit gates with 95 percent fidelity, spin-coherent "shuttling" of electrons, and optional coupling of up to five qubits. Si/SiGe quantum wells, for which the reproducibility and feasibility of multi-qubit structures has already been demonstrated, will be used as the technological basis and further developed with respect to their qubit-relevant properties.

Thus the project creates the basis for a demonstrator with about 25 2D-coupled qubits, which will be realised in a follow-up project and integrated into the modular HPC environment of the Jülich Supercomputing Center via the "Jülich User Infrastructure for Quantum Computing" (JUNIQ) with cloud access. A further development to 1000 and more qubits based on this is envisaged. It should be emphasised that the entire technological value chain for Si-based quantum processors is already being established industrially or with direct transfer potential in Germany as part of the project. The involvement of Infineon Dresden (with the largest fabrication share) and a planned startup (as a future system integrator) opens up concrete commercialisation prospects.

Advanced selective epitaxy processes are an elementary research topic in the field of growth physics in order to provide high quality heterostructure systems for various applications in semiconductor technology (e.g. sensors, single photon sources for quantum technology, etc.). An international team comprising scientists from IHP has demonstrated for the first time THz light emission from n-type quantum structures made of germanium and silicon, the materials that are the basis of most commonly used electronic devices. THz light energy is between that of microwaves and infrared, and has special characteristics, such as the ability to pene-

Qualität zur Verfügung zu stellen. Ein internationales Team aus Wissenschaftlern des IHP konnte erstmals die THz-Lichtemission von Quantenstrukturen des n-Typs aus Germanium und Silizium nachweisen. Die Lichtenergie liegt zwischen der von Mikrowellen und Infrarot und weist besondere Merkmale auf, wie z. B. die Fähigkeit, durch viele im sichtbaren Bereich undurchsichtige Materialien, wie Papier und Stoffe, zu dringen, nicht zu ionisieren und lebendige Materie nicht zu beschädigen. Darüber hinaus macht die Tatsache, dass viele biologische Moleküle und chemische Verbindungen komplexer Materialien, wie Sprengstoffe und Arzneimittel, in diesem Spektralbereich einzigartige „Fingerabdrücke“ besitzen, THz-Licht aus anwendungsbezogener Sicht äußerst interessant.

Mit einem Quantenbus (Qubus) können einzelne Elektronen über Claviaturelektroden zwischen Qubits hin- und herbewegt werden. Führende Synchrotronmessungen ermöglichen es, a) das Fluoreszenzsignal von b) solchen Qubus-Teststrukturen abzubilden, während parallel dazu c) die Dehnungsfluktuationen innerhalb eines vergraben 10 nm Silizium-Quantentopfs (QW) untersucht werden können.

With a quantum bus (Qubus) single electrons can be shuttled between Qubits via claviature electrodes. Leading-edge synchrotron measurements enable to map a) the fluorescence signal of b) such Qubus test structures while in parallel c) the strain fluctuations within a buried 10 nm Silicon quantum well (QW) can be studied.

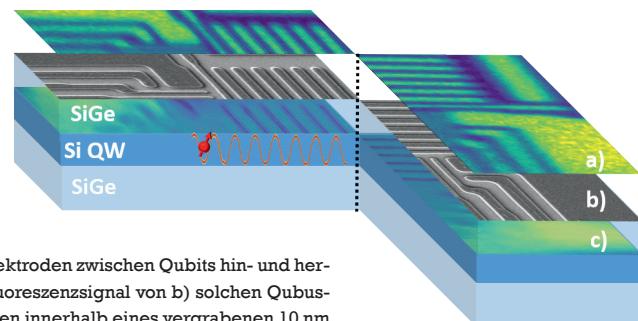
Adaptive Materialien

Die Gruppe ist stark mit anderen IHP-Abteilungen vernetzt, um mittels des vertikalen IHP-Ansatzes innovative Lösungen technologisch zu bewerten. Die Aktivitäten umfassen zur Zeit Biosensorik mittels Halbleiterplasmonik und memristive Schaltkreise mit künftig neuromorpher Funktionalität.

Derzeit verwendete Technologien, wie Halbleitersensoren und anspruchsvolle optische Systeme, weisen oftmals signifikante Nachteile auf, insbesondere können exotische, aber leistungsfähigere Materialien für sensitive Schichten und Detektoren bislang nicht in Standard-Halbleiterfertigungsprozesse integriert werden. Die Performance der in der ersten Phase des iCampus-Projektes entwickelten resistiven und optischen Sensoren soll in der zweiten Phase zunächst durch gezielte Design- und Materialoptimierungsschritte gesteigert werden.

Aus Anwendungssicht stellt die Verwendung chemisch aktiver Metalloxide, wie Ceroxid in nanostrukturierten Widerstandssensoren zur H₂-Detektion, eine attraktive Möglichkeit dar, funktionale Materialien mit existierender Silizium-CMOS-Technologie zu verknüpfen und damit die Sensoren insgesamt preiswerter herzustellen. Zusätzlich kann der Sensor durch kontrollierte Beimischung geeigneter Übergangsmetalle in die aktive Oxidschicht und die damit

trate through many materials that are opaque in the visible range, such as paper and fabrics, is not ionizing and therefore do not damage living matter. Furthermore, the fact that many biological molecules and chemical compounds underlying complex materials such as explosives and drugs possess unique "fingerprints" in this spectral range, makes THz light extremely interesting from an application point of view.

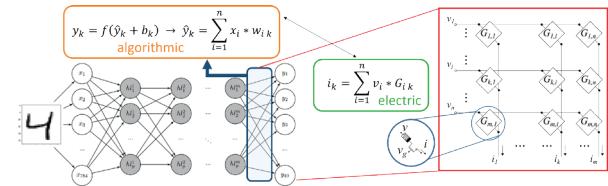
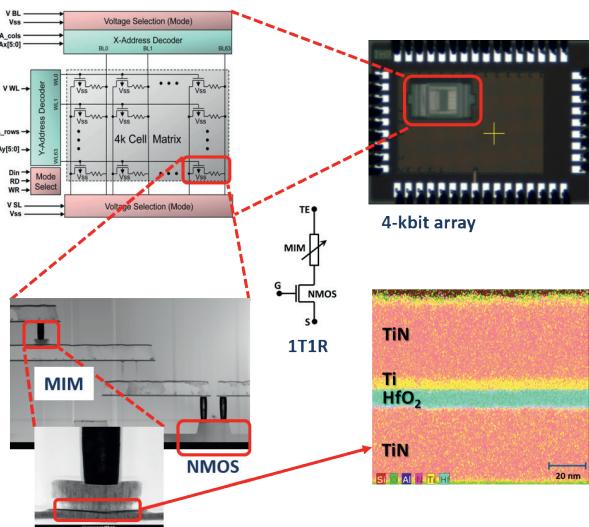


Adaptive Materials

The team is strongly networked with other IHP departments to technologically evaluate innovative solutions by means of the vertical IHP approach. Activities currently include biosensing using semiconductor plasmonics and memristive circuits with future neuromorphic functionality.

Currently used technologies such as semiconductor sensors and sophisticated optical systems often have significant drawbacks. In particular, exotic but higher-performance materials for sensitive layers and detectors cannot yet be integrated into standard semiconductor manufacturing processes. The performance of the resistive and optical sensors developed in the first phase of the iCampus Project is to be increased in the second phase, initially through targeted design and material optimisation steps.

From an application perspective, the use of chemically active metal oxides such as cerium oxide in nanostructured resistive sensors for H₂ detection represents an attractive opportunity to combine functional materials with existing silicon CMOS technology, thereby making the sensors cheaper to produce overall. In addition, the sensor can be improved in terms of critical parameters such as detection and cross-sensitivity by controlled admixture of suitable transi-



Neuronales Netz auf RRAM-Kreuzschienen abgebildet
Neural Network mapped on RRAM crossbars

Schema und Foto des 4-Bit-Arrays und TEM-Querschnittsbilder der 1T1R-Zelle, des memristiven Bauelements auf der Metallleitung 2 und des MIM-Stapels Neuronales Netz, abgebildet auf RRAM-Querbalken
Schematic and photograph of the 4-kbit array and cross-sectional TEM images of the 1T1R cell, of the memristive device on metal line 2 and of the MIM stack

verbundene Modulation der aktiven Zentren hinsichtlich kritischer Kenngrößen, wie Nachweis- und Querempfindlichkeit, verbessert werden.

In analoger Weise ermöglicht der gezielte Einsatz von Nanostrukturen eine Vergrößerung des Wellenlängenbereichs optischer Sensoren auf Siliziumbasis im Nahinfrarotbereich, wobei außerdem die Quanteneffizienz durch die Dickenreduzierung der Metallkontakte schicht und die Verstärkung plasmonischer Effekte gesteigert wird. Eine besondere Herausforderung ist hierbei die Optimierung der Geometrie und ihre technologische Umsetzung.

Die Einsatzmöglichkeiten für On-Chip-Brechungsindexsensoren umfassen unter anderem Prozessdiagnose, Biosensorik und Chemosensorik. Als Ergebnis der Phase I des iCampus-Projektes liegt ein On-Chip-Brechungsindexsensor vor, der auf der IHP-Technologieplattform gefertigt wurde und durch seine hohe Sensitivität auch kleine Brechungsindexänderungen detektieren kann. Die potentiellen Anwendungsbereiche für On-Chip-Brechungsindexsensor sind breit, ein konkreter Einsatz erfordert allerdings im Anschluss an die Ergebnisse der Phase I weitere Entwicklungsarbeit, insbesondere auf Systemebene, um den Brechungsindexsensor in seine Anwendungsumgebung einbetten zu können. Hier sei als beispielhaftes Anwendungsszenario die Messung der Zusammensetzung von Kühl schmierstoffen genannt – ein Brechungsindexsensorsystem muss hier beispielsweise die Kompatibilität mit existierender Anlagensteuerung aufweisen, Temperaturschwankungen berücksichtigen und das Einbetten des Sensors in vorgegebene Gehäuseformen ermöglichen. Daher soll eine anwendungs-

tion metals into the active oxide layer and the associated modulation of the active centers.

In an analogous way, the targeted use of nanostructures enables an enlargement of the wavelength range of silicon-based optical sensors in the near-infrared range, while also increasing quantum efficiency by reducing the thickness of the metal contact layer and enhancing plasmonic effects. A particular challenge here is the optimisation of the geometry and its technological implementation.

Possible applications for on-chip refractive index sensors include process diagnostics, biosensing and chemosensing. As a result of phase I of the iCampus, an on-chip refractive index sensor is available, which was manufactured on the IHP technology platform and can detect even small refractive index changes due to its high sensitivity. The potential application areas for on-chip refractive index sensor technology are broad, but a concrete application requires further development work following the results of phase I, especially at the system level, in order to be able to embed the refractive index sensor in its application environment. An example application scenario is the measurement of the composition of cooling lubricants – a refractive index sensor system must, for example, be compatible with existing plant control systems, take temperature fluctuations into account and enable the sensor to be embedded in specified housing shapes. Therefore, application-oriented further development and demonstration of sensor functionality will be pursued.

Memristive devices exhibit a variable resistance-based memory function. This type of device is of particular interest as a switchable element for non-volatile RRAM memories,

orientierte Weiterentwicklung und die Demonstration von Sensorfunktionalität verfolgt werden.

Memristive Bauelemente weisen eine variable, widerstandsisierte Speicherfunktion auf. Von besonderem Interesse ist diese Art von Bauelementen als schaltbares Element für nichtflüchtige RRAM-Speicher, aber auch für den Bereich der analogen neuronalen Schaltungstechnik. In der neuronalen Schaltungstechnik eröffnen die memristiven Bauelemente die Möglichkeit, die derzeitig bestehenden Hürden digitaler Datenverarbeitung im Bereich kognitiver Aufgabenstellungen, wie z. B. der Mustererkennung, zu überwinden. Im Mittelpunkt der Forschung steht die Entwicklung der memristiven Bauelemente für zukünftige elektronische Schaltungen mit starker Orientierung an biologischen Systemen.

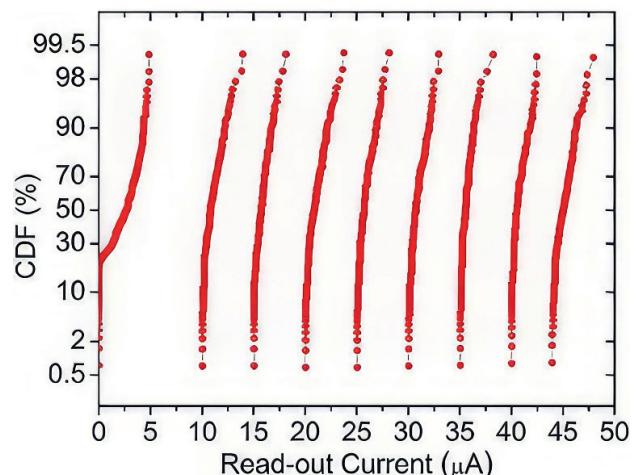
Die Fortschritte bei der Arbeit an memristiven Schaltungen und Systemen nehmen rasch zu. Sie finden Anwendung in nichtflüchtigen Speichern, fortgeschrittenen Rechen-technologien, z. B. bei KI-Anwendungen oder in künstlichen neuronalen Netzen (ANN) mit memristiven Elementen, als synaptische Elemente. Die elektrischen Eigenschaften von memristiven Zellen ermöglichen die Modellierung der synaptischen Gewichte neuronaler Synapsen und die Implementierung neuronaler Netzarchitekturen. In der Zwischenzeit werden auf memristischen Bauelementen basierende Ansätze für neuromorphe Chips umfassend untersucht, wobei auch Herausforderungen, wie die Variabilität der Schaltparame-ter und die mit der Analog-Digital- und Digital-Analog-Wandlung verbundenen Energiekosten, deutlich werden. Die Bewältigung dieser Herausforderungen wird nun mit dem neuesten Angebot des Multi-Project-Wafer-Service des IHP möglich. IHP bietet ein vollständig in CMOS-integriertes memristives Modul (MEMRES) auf der Basis von resistiven TiN/HfO_{2-x}/TiN-Schaltbauelementen in seiner SG13S-Technologie an, zusammen mit einem Process Design Kit, einschließlich Layout und VerilogA-Simulationsmodell. Durch die Bereitstellung des MEMRES-Moduls gibt das IHP Schaltungsentwicklern auf der ganzen Welt die Möglichkeit, in naher Zukunft neuromorphe Schaltungen mit integrierten memristiven Technologien zu entwickeln.

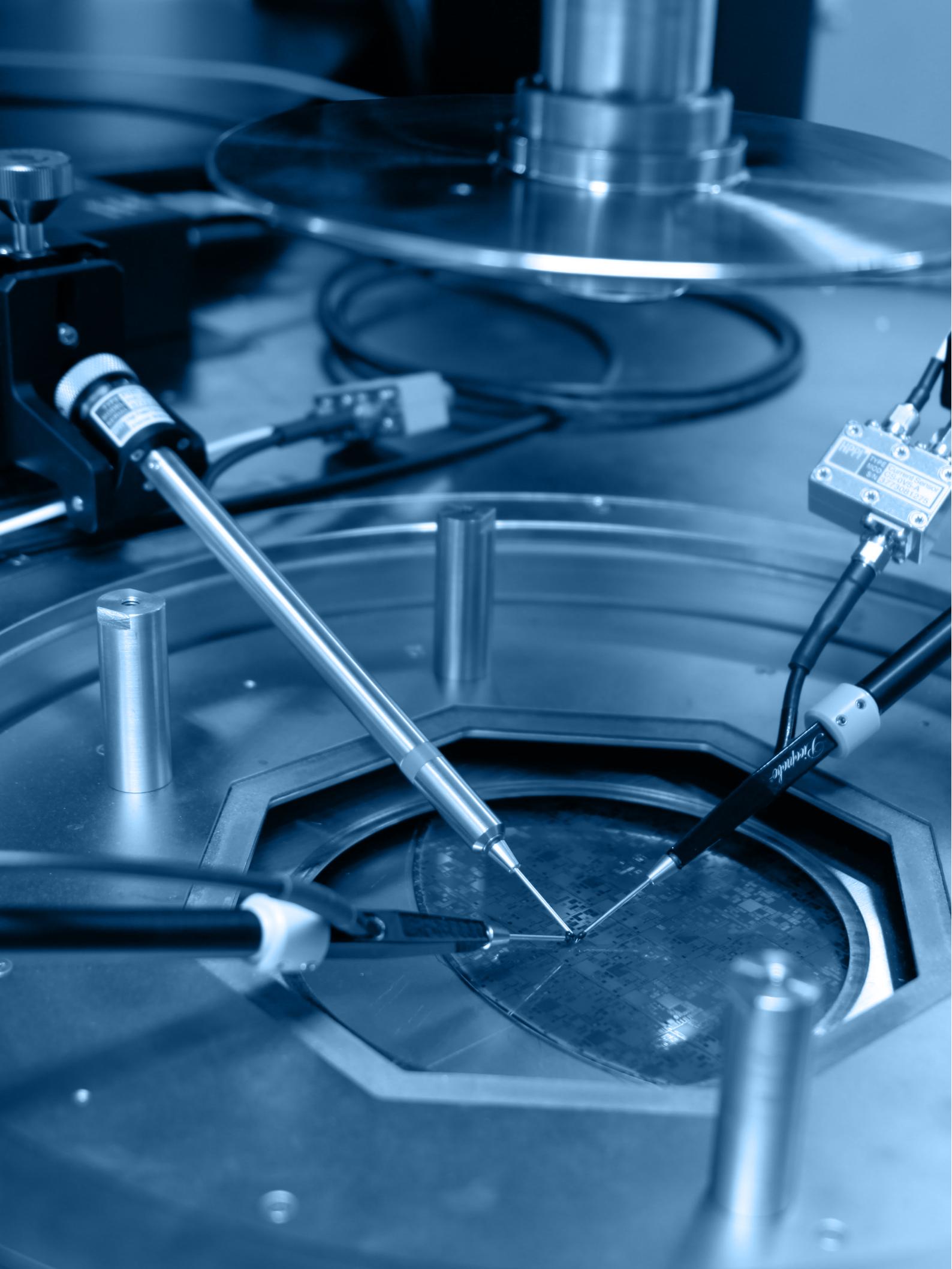
Strom-CDFs von 9 Stufen bei inkrementeller Gatespannung mit Verifizierungsalgorithmus (IGVVA)

Current CDFs of 9 levels during incremental gate voltage with verify algorithm (IGVVA)

but also for the field of analog neural circuitry. In neural circuit technology, memristive devices open up the possibility of overcoming the currently existing hurdles of digital data processing in the field of cognitive tasks, such as pattern recognition. The research focuses on the development of memristive devices for future electronic circuits with a strong orientation towards biological systems.

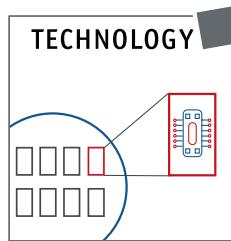
Progress in work on memristive circuits and systems is growing rapidly. They find applications in non-volatile memories, advanced computing technologies, e. g. edge AI computing applications, or in hardware artificial neural networks (ANNs) with memristive elements as synaptic elements. The electrical characteristics of memristive cells enable modeling of synaptic weights of neuronal synapses and implementation of neural network architectures. Meanwhile, memristive device-based approaches to neuromorphic chips are widely investigated, revealing also challenges, such as the variability of switching parameters and the energy costs associated with analog-to-digital and digital-to-analog conversion. Addressing these challenges will be now possible with the latest offering in IHP's Multi Project Wafer Service. IHP offers a fully CMOS integrated memristive module (MEMRES) based on resistive TiN/HfO_{2-x}/TiN switching devices in its SG13S technology, along with a Process Design Kit including layout and VerilogA simulation model. By providing the MEMRES module IHP gives circuit designers around the world the opportunity to create neuromorphic circuits with integrated memristive technologies in the near future.





Technologien für smarte Systeme

Technologies for Smart Systems



Smart Systeme benötigen smarte Technologien. Die Erweiterung existierender, hochleistungsfähiger Si-Technologien durch neuartige Bauelemente und Funktionen bleibt daher weiterhin das Kernthema der Technologieforschung am IHP, um auch zukünftig smarte Technologielösungen bereitzustellen. Die Anforderungen bzgl. Performanz und die damit verbundene Komplexität einzelner Technologien nehmen dabei stetig zu. Daher ist eine der zentralen Fragestellungen bei der Entwicklung neuer Technologieplattformen, welcher Integrationsansatz die geeignete Lösung bietet. Das Forschungsprogramm Technologien für smarte Systeme bietet den einzigartigen Vorteil, dass hier neben Neuentwicklungen konkreter Bauelemente und Prozessmodule auch neuartige Integrationstechniken und die möglichen Erweiterungen und Verbesserungen von existierenden Basistechnologien, wie SiGe-BiCMOS und SiGe-EPIC, erforscht werden können. Insbesondere der letztgenannte Punkt erlaubt zudem sehr anwendungsnahe Entwicklungen dieser stabilen und qualifizierten Technologien, z. B. für Spezialanwendungen bei cryogenen Temperaturen oder unter extremen Strahlungsbedingungen, wie im Weltraum. Auf Basis einer 200-mm-Si-Technologieplattform werden diese verschiedenen Aspekte entwickelt. Damit kann mittlerweile ein sehr breites Anwendungsspektrum abgedeckt werden. Neben Entwicklungen, die für die drahtlose und Breitbandkommunikation auf Basis von siliziumbasierten elektrischen und optoelektronischen Hochfrequenztechnologien genutzt werden, stehen auch Forschungs- und Entwicklungsprojekte für sensorische Anwendungen (z. B. optoelektronische Sensoren) sowie die Integration neuartiger Bauelemente und Prozesse für den Bereich Künstliche Intelligenz und Quantentechnologien im Fokus. Um die umfangreichen Aufgaben im Bereich der Forschung zielgerichtet zu organisieren, hat sich das Forschungsprogramm in 2022 in vier Tätigkeitsbereiche gegliedert, die eng miteinander abgestimmt die Entwicklungsarbeiten umsetzen. Im Zentrum steht der Bereich Operation mit drei Arbeitsgruppen, der neben der Waferfertigung die gesamte technologische und technische Betreuung der Reinraum- und Laborinfrastruktur absichert. Die als Satelli-

Smart systems need smart technologies! The expansion of existing high-performance Si technologies through novel components and functions therefore remains the core topic of technology research at IHP in order to provide smart technology solutions in the future. The performance requirements and the associated complexity of individual technologies are constantly increasing. Therefore, one of the central questions in the development of new technology platforms is which integration approach offers the most suitable solution. The research programme Technologies for Smart Systems offers the unique advantage that, in addition to new developments of specific components and process modules, novel integration techniques and the possible extensions and improvements of existing basic technologies such as SiGe-BiCMOS and SiGe-EPIC can be researched here. The latter point in particular also allows very application-oriented developments of these stable and qualified technologies, e.g. for special applications at cryogenic temperatures or under extreme radiation conditions, such as in space. These various aspects are being developed on the basis of a 200 mm Si technology platform. In the meantime, a very wide range of applications can be covered. In addition to developments used for wireless and broadband communication based on silicon-based electrical and optoelectrical high-frequency technologies, the focus is also on research and development projects for sensory applications (e.g. optoelectronic sensors) and the integration of novel components and processes for the field of artificial intelligence and quantum technologies. In order to organise the extensive tasks in the area of research in a targeted manner, the research programme in 2022 has been divided into four areas of activity, which implement the development work in close coordination with each other. In the center is the Operation division with three working groups, which, in addition to wafer production, provides the entire technological and technical support for the clean room and laboratory infrastructure. The Research, Engineering, and Integration & Service divisions, which are arranged as satellites, work on different focal points and in coordination with each other to implement the strategic

ten angeordneten Bereiche Research, Engineering sowie Integration & Service arbeiten an verschiedenen Schwerpunkten und untereinander abgestimmt an der Umsetzung der strategischen Ziele des Forschungsprogramms. In 2022 wurden über alle Bereiche und Arbeitsgruppen insgesamt acht neue, öffentlich geförderte Projekte, ein industrielles Transferprojekt sowie zwei interne Projekte erfolgreich gestartet.

Forschung

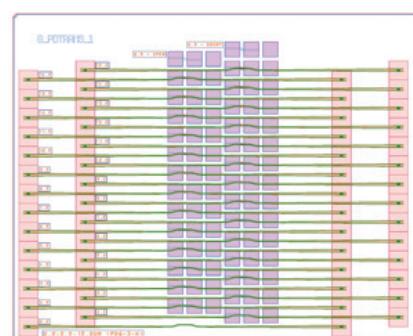
Der Tätigkeitsbereich Research besteht aus drei Arbeitsgruppen: High-Performance-Technologies (HPT), Si-Photonic (SiPh) und Heterointegration of Devices and Technologies (HDT). Ziel aller Arbeitsgruppen ist es, neue Integrations-techniken und Bauelementtechnologien zu entwickeln, die mithilfe der aktuell vorhandenen Prozessinfrastruktur und einem hohen Maß an Kompatibilität für eine 200-mm-Fertigung umgesetzt werden können. Hierzu zählen Weiterentwicklungen im Bereich der Photonik, wie SiN-basierte PIC-Plattformen und deren monolithische Integration in ein SiGe-EPIC-BEOL oder auch die Integration von extern bereitgestellten InP-chiplets für eine quasi-monolithische Laser-integration in das BEOL einer SiGe-EPIC-Technologie. Die Entwicklungen im Bereich Siliziumphotonik konnten insbesondere durch die Fortsetzung der DFG-Projekte EPIC-Sense II und ULTRA II vorangebracht werden. Zusätzlich wurde ein internes Projekt (HIBCOS) zur hybriden Integration einer IHP-PIC-Technologie mit einer fortschrittlichen SiGe-BiCMOS-Variante (SG13G2) gestartet und deren Machbarkeit nachgewiesen. Hierzu wurden neu verfügbare Prozesse, wie das Aluminium-zu-Aluminium (Al2Al) -Waferbonding auf einem Hochvakuum-Bonding-Tool entwickelt und eingesetzt. Heterogene Integrationstechniken entwickeln sich zunehmend zu Schlüsselprozessen im Bereich der SoC (System-on-Chip) -Technologien. Ein weiteres Beispiel hierfür sind die begonnenen Entwicklungen im BMBF-Projekt ES-

goals of the research programme. In 2022, a total of eight new, publicly funded projects, one industrial transfer project and two internal projects were successfully launched across all areas and working groups.

Research

The Research area of activity consists of three working groups: High-Performance-Technologies (HPT), Si-Photonic (SiPh) and Heterointegration of Devices and Technologies (HDT). The goal of all working groups is to develop new integration techniques and device technologies that can be implemented with the help of the currently available process infrastructure and a high degree of compatibility for 200 mm production. This includes further developments in the field of photonics, such as SiN-based PIC platforms and their monolithic integration into a SiGe-EPIC BEOL or the integration of externally provided InP-chiplets for a quasi-monolithic laser integration into the BEOL of a SiGe-EPIC technology. The developments in the field of Si photonics could be continued in particular through the continuation of the DFG projects EPIC-Sense II and ULTRA II. In addition, an internal project (HIBCOS) on hybrid integration of an IHP-PIC technology with an advanced SiGe-BiCMOS variant (SG13G2) was started and its feasibility demonstrated. For this purpose, newly available processes such as aluminum-to-aluminum (Al2Al) wafer bonding on a high-vacuum bonding tool were developed and applied. Heterogeneous integration techniques are increasingly becoming key processes in the field of SoC (System-on-Chip) technologies. Another example of this are the developments started in the BMBF project ESSENCE-6G. With the aim of demonstrating a complex transceiver system, technology platforms are being developed here that al-

Absorptions-Modulator Test-Strukturen. Projekt EPIC-Sense
Absorption-modulator test structures. Project EPIC-Sense

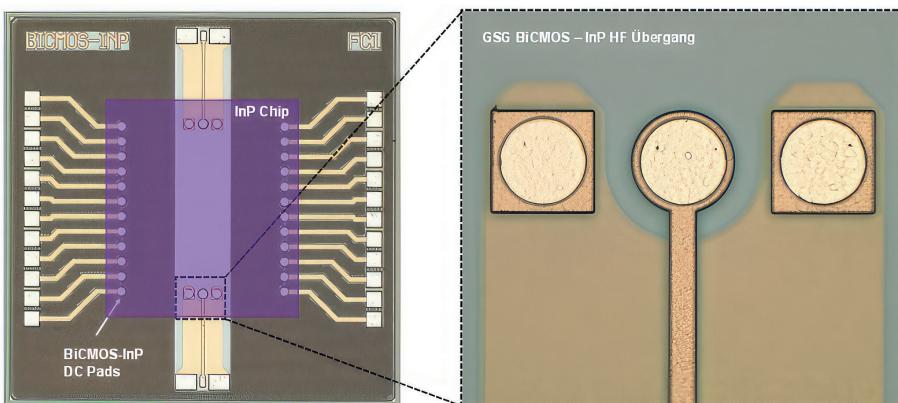


SENCE-6G. Mit dem Ziel der Demonstration eines komplexen Transceiver-Systems werden hier Technologieplattformen entwickelt, die eine kompakte Integration von hochleistungsfähigen SiGe-BiCMOS- (IHP) und hochskalierten RF-CMOS- (FDSOI von GlobalFoundries) Technologien erlaubt. Das durch die enge Kooperation innerhalb der FMD initiierte Großprojekt GreenICT wird bezüglich der technologischen Entwicklungsthemen in der Arbeitsgruppe HPT bearbeitet. Neben den Aktivitäten im Bereich der Systementwicklung, die durch das Forschungsprogramm Communication- and Embedded System Architectures bearbeitet wird, gibt es zwei technologische Ziele des Projektes. Zum einen sind dies der Vergleich und die Bewertung von hybriden Integrationsplattformen gegenüber monolithischen Ansätzen. Hierfür werden die Prozesstechniken des Al2Al-Waferbondings weiter optimiert, an Testdurchläufen eingesetzt und deren Potential zum Einsparen von Ressourcen vs. Leistungsfähigkeit der Technologie bewertet. Außerdem werden neue Verfahren der Rapid-Thermal-Oxidation (RTO) als Einzelwaferprozesse und deren Einsatz in CMOS-Umgebungen bewertet, da dies insbesondere für kleine bis mittlere Stückzahlen in der Waferfertigung eine ressourcenschonendere Alternative sein kann. Als letzte neue Projektaktivität ist das FMD-QNC-Vorhaben, welches vom BMBF gefördert wird, zu nennen. Das Projekt wird ebenfalls aus dem Bereich Research und der Arbeitsgruppe HPT koordiniert, verlangt aber aufgrund der komplexen Aufgabenstellungen (Investitionen, Pilotlinie für QT- und Open-PDK-Entwicklungen, u. a. für die Nutzung innerhalb der Mikroelektronikakademie) eine gruppenübergreifende Zusammenarbeit.

Neben den neugestarteten Aktivitäten müssen auch die fortgesetzten Aktivitäten in dem Projekt Velektronik, in welchem das IHP mittlerweile als verantwortlicher Koordinator der institutsübergreifenden Fertigungsplattform (Säule F) fungiert.

low compact integration of high-performance SiGe-BiCMOS (IHP) and highly scaled RF-CMOS (FDSOI from GlobalFoundries) technologies. The large-scale project GreenICT initiated by the close cooperation within FMD is being worked on with regard to the technological development topics in the HPT working group. In addition to the activities in the area of system development, which is handled by the Communication- and Embedded System Architectures research programme, there are two technological goals of the project. One is the comparison and evaluation of hybrid integration platforms vs. monolithic approaches. For this purpose, the process techniques of Al2Al wafer bonding will be further optimised, applied to test runs and their potential for saving resources vs. performance of the technology will be evaluated. In addition, new rapid thermal oxidation (RTO) processes are being evaluated as single wafer processes and their use in CMOS environments, as this may be a more resource-efficient alternative, especially for small to medium volume wafer fabrication. The last new project activity is the FMD-QNC project, which in turn is funded by the BMBF. This project is also being coordinated by the Research area of activity and the HPT working group, but due to the complex tasks involved (investments, pilot line for QT and open-PDK developments for use within the Microelectronics Academy, among others), it requires cross-group cooperation.

In addition to the newly launched activities, the continued activities in the Velektronik project, in which IHP now acts as the responsible coordinator of the cross-institutional manufacturing platform (pillar F), must also be taken into account.



Mikroskopaufnahmen einer heterogenen SiGe-BiCMOS – InP-Chiplet Integration. BiCMOS-InP RF-Übergang
Microscope images of SiGe BiCMOS – InP chiplet heterogeneous Integration. BiCMOS-InP RF transition

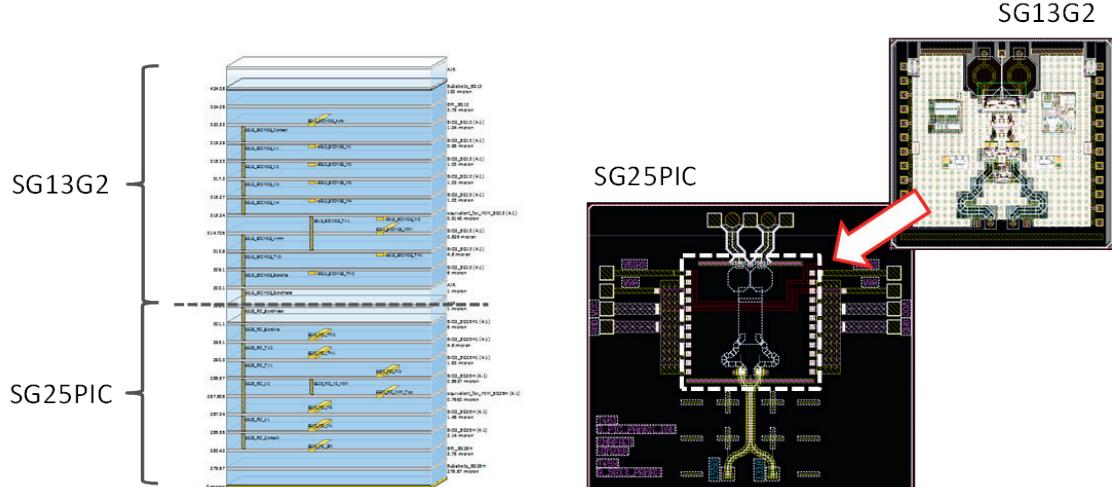
Engineering

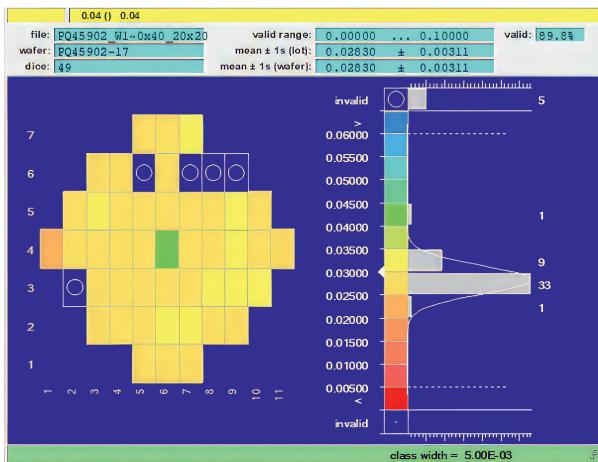
Die drei Arbeitsgruppen Material Analysis & Metrology, Electrical Characterization und Process & Device Research stellen im Bereich Engineering ihre Fähigkeiten für die Bearbeitung interner und externer Forschungsprojekte vor und wirken so als aktive Projektpartner mit. So wurden beispielsweise die Arbeiten im BMBF-geförderten Projekt Si-GeSn-FETs erfolgreich fortgesetzt, in denen das IHP neben Substratentwicklungen auch für umfangreiche Materialanalysen tätig war. Die Entwicklung und Evaluierung von Bauelementen und deren Integration in Gesamttechnologien, die in strahlenbelasteten Umgebungen, wie beispielsweise im Bereich der Teilchenphysik, zur Entwicklung spezieller Detektorelektronik genutzt werden können, wurde ebenfalls fortgesetzt und hier insbesondere durch die Gruppe Electrical Characterization neuartige Charakterisierungsmöglichkeiten aufgebaut und eingesetzt. Eine weitere Thematik ist der Aufbau einer auf Wafer-Level einsetzbaren, nutzbaren Kryo-Charakterisierung. Die daraus gewonnenen Erkenntnisse sollen in Projekte für neue Quantensysteme und für zukünftige Quantencomputing-Anwendungen genutzt werden. Dies ist notwendig, da viele der aktuellen Qubit-Ansätze nur bei Temperaturen unterhalb von 4 K funktionieren und eine elektrodynamische Manipulation durch ein entsprechendes Hochfrequenzsignal, die durch entsprechende Tieftemperatur-Elektronik bereitgestellt wird, gegeben sein muss. Dafür muss die Elektronik auch bei diesen geringen Temperaturen charakterisiert, modelliert und funktionsfähig sein und durch ein sogenanntes Prozess-Design-Kit abgebildet sein.

Engineering

The three working groups Material Analysis & Metrology, Electrical Characterization and Process & Device Research provide their capabilities in the field of engineering for the processing of internal and external research projects and thus participate here as active project partners. For example, the work in the BMBF-funded project SiGeSn-FETs was successfully continued, in which IHP was active not only for sub-start developments but also for extensive material analyses. The development and evaluation of components and their integration into overall technologies, which can be used in radiation-loaded environments, such as in the field of particle physics, for the development of special detector electronics, was also continued, and here, especially by the Electrical Characterization group, new characterization possibilities were established and used. Another topic is the development of a usable cryo-characterization that can be used at wafer level. The knowledge gained from this will be used in projects for new quantum systems and for future quantum computing applications. This is necessary because many of the current qubit approaches only work at temperatures below 4 K and require electrodynamic manipulation by a corresponding high-frequency signal provided by appropriate cryogenic electronics. For this to happen, the electronics must be characterized, modelled and functional even at these low temperatures and represented by a so-called process design kit. The Process & Device Research group ensures the continuous operation of the existing process clusters in the clean room and is also dedicated to re-

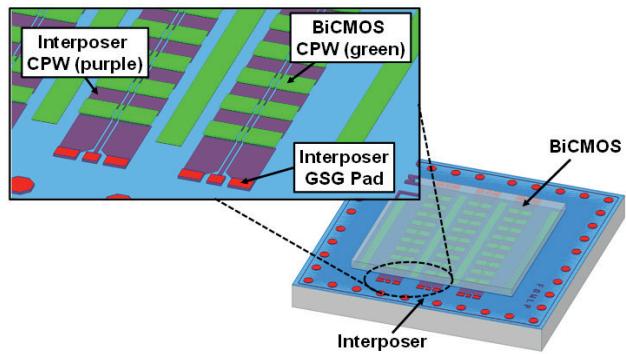
Schichtstapel aus PIC- und SiGe-BiCMOS-Technologie ermöglicht EM-Co-Simulation
Layer-stack of PIC and SiGe BiCMOS technology enabling EM co-simulation





PKM-Messungen auf Waferebene des Widerstands der Al-Al-Bond-Grenzfläche
Wafer-level PCM measurements of Al-Al bonding interface resistance

Die Gruppe Process & Device Research sichert zum einen den kontinuierlichen Betrieb der vorhandenen Prozesscluster im Reinraum ab und widmet sich zum anderen der Erforschung von neuartigen Prozessen und der Integrationen neuer Materialien. Hierbei werden auch erste Proof-of-Concept-Studien für die Bauelementintegration umgesetzt. Die Arbeitsgruppe arbeitet eng mit dem Forschungsprogramm Materials for Micro- and Nanoelectronics zusammen. Ein Beispiel sind die Entwicklungen im Bereich der widerstandsbasierten Hafniumdioxidzellen (sogenannte memristive Zellen) in RRAM-Konfigurationen. In 2022 wurden neue AL-Möglichkeiten auf Basis sogenannter Batch-Prozesse geschaffen, die zum einen für diese Entwicklungen eingesetzt werden sollen und auch für die Verbesserung existierender HF-Bauelemente im FEOL bewertet werden sollen. Die ALD-Anlagen zur Abscheidung der funktionalen Schichten unter hochqualitativen Prozessbedingungen werden bereits in verschiedenen Projekten genutzt, die so Anwendungen im Bereich hardware-basierter Künstlicher Intelligenz (KI) und neuromorphen Computing ermöglichen. Die Projekte laufen auch in enger Zusammenarbeit mit den Forschungsprogrammen Materials for Micro- and Nanoelectronics und eingebettete Kommunikations- und Systemarchitekturen am IHP. Sie sind damit ein gutes Beispiel für die vertikale Zusammenarbeit. Ein weiteres Beispiel dieser guten Zusammenarbeit ist die Integration von 2D-Materialien in 200-mm-Si-Technologien. Hier konnte ebenfalls in Kooperation mit den anderen Forschungsprogrammen das EU-Projekt Graph-X gestartet werden. Ziel ist, graphenbasierte Modulatoren mit einer SiN-basierten Photoniktechnologie effizient und skalierbar zu kombinieren. Auch im Bereich Quantentechnologien (QT) wurden die



3D-Modell der Al-Al-Bonding-Verbindung
3D model of Al-Al bonding interconnection

searching new processes for and integrating new materials. In this context, the first proof-of-concept studies for device integration are also being implemented. The working group works closely with the research programme Materials for Micro- and Nanoelectronics. One example is the development in the field of resistance-based hafnium dioxide cells (so-called memristive cells) in RRAM configurations. In 2022, new AL capabilities based on so-called batch processes were created, which will be used for these developments on the one hand and will also be evaluated for the improvement of existing RF devices in FEOL. The ALD equipment for the deposition of functional layers under high-quality process conditions is already being used in various projects, which thus enable applications in the field of hardware-based artificial intelligence (AI) and neuromorphic computing. The projects are also running in close cooperation with the research programmes Materials for Micro- and Nanoelectronics and Embedded System Architectures at IHP. They are thus a good example of vertical collaboration. Another example of this good cooperation is the integration of 2D materials in 200 mm Si technologies. Here, the EU project Graph-X was also started in cooperation with the other research programmes. The aim is to combine graphene-based modulators with SiN-based photonics technology in an efficient and scalable way. Work in the area of quantum technologies (QT) has also been continuously advanced. A central point is the work in the BMBF-funded QUASAR project, in which a technology platform is being developed together with Infineon, the Fraunhofer IPMS and partners from RWTH Aachen University, which uses electrostatic, SiGe-based qubit architectures. However, these platforms also require the use of new SiGe

Arbeiten kontinuierlich vorangetrieben. Zentraler Punkt sind die Arbeiten im BMBF-geförderten QUASAR-Projekt, in welchem zusammen mit Infineon, dem Fraunhofer IPMS und Partnern der RWTH Aachen eine Technologieplattform entwickelt wird, die elektrostatische SiGe-basierte Qubit-Architekturen nutzt. Diese Plattform verlangt aber auch die Nutzung neuer SiGe-Epitaxieprozesse am IHP, die durch krisenbedingte Verzögerungen in der Installation noch nicht final abgeschlossen sind. Das IHP steuert hier seine Kompetenz im Bereich des Materialwachstums der speziellen SiGe-Substrate bei.

Ketan Anand von der PDR-Gruppe erhielt den Best Student Award des G03-Symposiums: SiGe, Ge und verwandte Materialien: Materialien, Verarbeitung und Bauelemente

Ketan Anand from PDR group received the Best Student Award from G03 Symposium: SiGe, Ge and Related Materials: Materials, Processing and Devices

epitaxy processes at IHP, which have not yet been finalised due to delays in installation caused by the crisis. Here, IHP contributes its expertise in the field of material growth of the special SiGe substrates.



Integration & Service

Kernaufgabe der Arbeitsgruppen Prozess-Integration und Research- & Prototyping Service ist die Bereitstellung, Optimierung und Stabilisierung eines breiten Portfolios an Basistechnologien. Es ist weiterhin das Alleinstellungsmerkmal des IHP, im Vergleich zu anderen nationalen (z. B. Fraunhofer Gesellschaft) und internationalen (z. B. CEA-Leti & IMEC) Forschungseinrichtungen, die entwickelten Technologien als Plattformen in einem kontinuierlichen Forschungs- und Prototypenservice anzubieten und so den Partnern die Möglichkeit zu geben, sich eigene, maßgeschneiderte Lösungen zu generieren. Dafür sind ein kontinuierlicher interner Transfer von Neuentwicklungen und die Pflege des existierenden Portfolios an Technologien notwendig. Aktuell sind dies die verschiedenen SiGe-BiCMOS-Plattformen sowie ausgewählte EPIC-Varianten. Das Team der Prozess-Integration arbeitet kontinuierlich an Verbesserungen dieser Basis-technologien. So wurden die Arbeiten für eine neue Generation der weltbesten SiGe-BiCMOS-Plattform im internen SG13G3-Projekt fortgesetzt und erste Volldurchläufe erfolgreich umgesetzt. Aus diesem Grund kann in 2023 der erste MPW-Durchlauf mit Zugang für akademische und industrielle Partner in einem sogenannten Early Access angeboten und genutzt werden. All diese Technologieangebote verlangen eine professionelle Design-Plattformen, die durch Research

Integration & Service

The core task of the Process Integration and Research & Prototyping Service working groups is to provide, optimise and stabilise a broad portfolio of basic technologies. It is also the unique selling point of IHP compared to other national (e.g. Fraunhofer Gesellschaft) and international (e.g. CEA-Leti & IMEC) organisations to offer the developed technologies as platforms in a continuous research and prototyping service, thus giving partners the opportunity to generate their own customised solutions. This requires a continuous internal transfer of new developments and the maintenance of the existing portfolio of technologies. Currently, these are the various SiGe-BiCMOS platforms and selected EPIC variants. The process integration team is continuously working on improvements to these basic technologies. For example, work on a new generation of the world's best SiGe-BiCMOS platform was continued in the internal SG13G3 project and the first full runs were successfully implemented. For this reason, the first MPW run with access for academic and industrial partners can be offered and used in 2023 in a so-called early access. All of these technology offerings require professional design platforms that are developed, continuously improved and provided by the Research & Prototyping Service. Especially in this area, there are currently numerous activities and projects aimed at

& Prototyping Service entwickelt, kontinuierlich verbessert und bereitgestellt werden. Speziell in diesem Bereich gibt es derzeit zahlreiche Aktivitäten und Projekte, die die Entwicklung von PDK-Umgebungen für cryogene Elektronik, z. B. für Anwendungen im Bereich von Quantentechnologien, zum Ziel hat. Nachdem bereits 2021 das BMBF-Projekt HiQuP gestartet wurde, konnten 2022 mit der Mitwirkung des IHP im vom Bund (BMBF) und Bundesland Bayern finanzierten Munich-Quanten-Valley-Projekt, namens MUNIC-SC, ein neues Großprojekt in diesem Bereich gestartet werden. Ziel der Arbeiten ist es, für die existierenden Technologieplattformen Modelle zu entwickeln, die das Bauelementverhalten bei cryogenen Temperaturen unter 70 K beschreiben und so komplexe ASIC-Designs ermöglichen. Diese können dann insbesondere für Manipulations- und Ausleseschaltkreise für Quantencomputing genutzt werden.

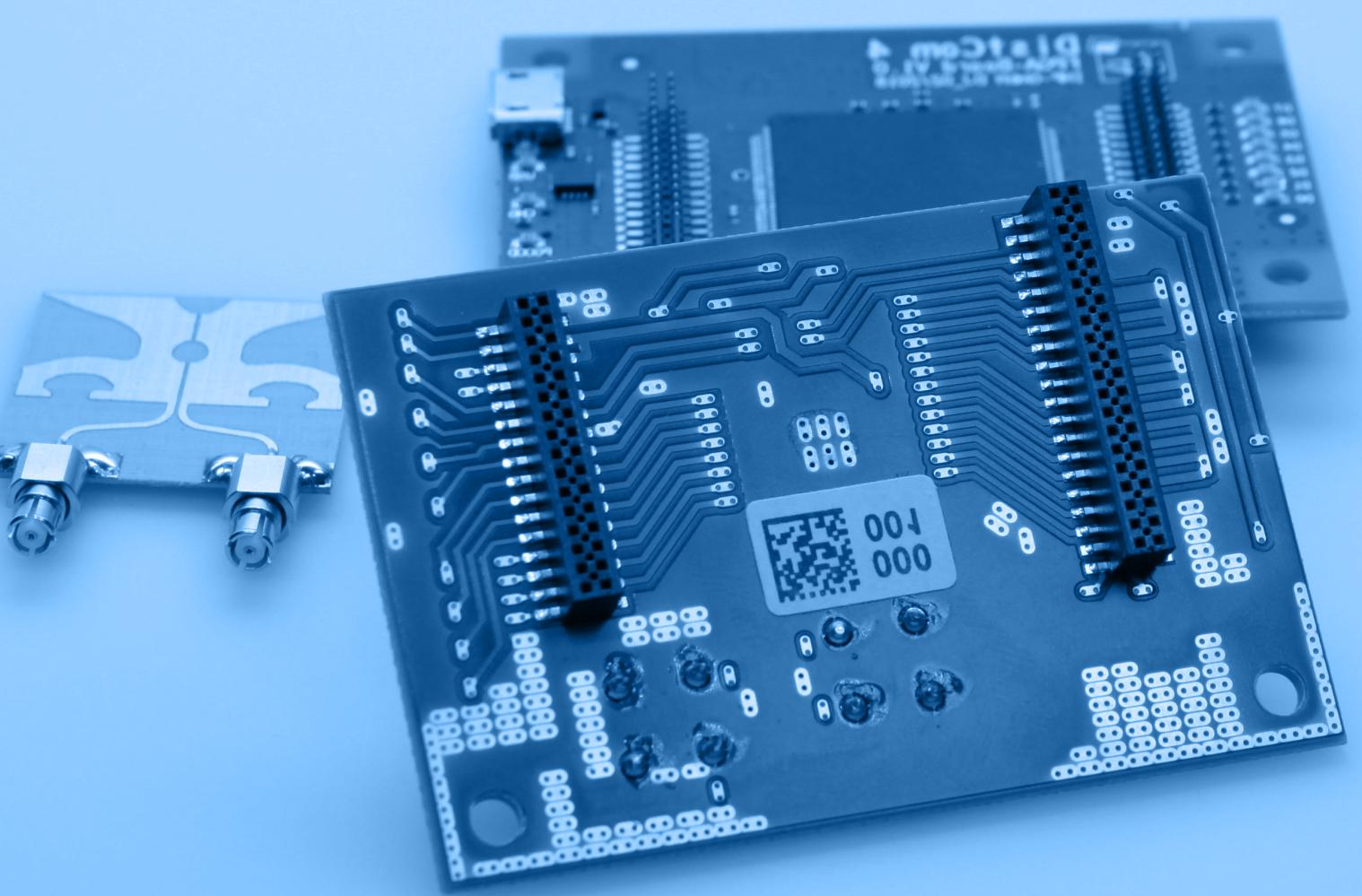
Neben diesen Entwicklungs- und Forschungsaktivitäten konzentriert sich der Bereich Integration und Service auch auf die direkte Kooperation mit Halbleiterherstellern für großvolumige Produktion bis hin zum Technologietransfer. Die bestehende Kooperation mit X-FAB im Bereich der hybriden Technologiefertigung (130-nm-SiGe-BiCMOS vom IHP plus Cu-Verdrahtung von X-FAB) wurde weiter fortgesetzt. Zudem wurde die strategische Partnerschaft durch den gestarteten Technologietransfer des SG13S-HBT-Moduls in eine RF-CMOS-Umgebung bei X-FAB komplettiert. Nach dem Transfer des notwendigen Know-hows seitens des IHP wird es 2023 das erklärte Ziel sein, die Machbarkeit und Leistungsfähigkeit dieser neuen Technologie nachzuweisen. Mit den genannten Projekten und Aktivitäten verfolgt das IHP den klaren Auftrag, anwendungsorientierte und hochleistungsfähige Mikroelektroniktechnologien in einem sehr kurzen time-to-market-Modell Partnern aus akademischer Forschung und Industrie anzubieten.

developing PDK environments for cryogenic electronics, e.g. for applications in the field of quantum technologies. After the BMBF project HiQuP was started in 2021, a new major project in this area was started last year with the participation of IHP in the Munich Quantum Valley project called MUNIC-SC, which is funded by the federal government (BMBF) and the state of Bavaria. The aim of the work is to develop models for the existing technology platforms that describe the device behavior at cryogenic temperatures below 70 K and thus enable complex ASIC designs. These can then be used in particular for manipulation and readout circuits for quantum computing.

In addition to these development and research activities, the Integration and Service division also focuses on direct cooperation with semiconductor manufacturers for large-volume production and technology transfer. The existing cooperation with X-FAB in the area of hybrid technology manufacturing (130 nm SiGe BiCMOS from IHP plus Cu wiring from X-FAB) was continued. In addition, the strategic partnership between the partners was completed by the technology transfer of the SG13S-HBT module into an RF-CMOS environment at X-FAB. After the transfer of the necessary know-how on the part of IHP, the declared goal in 2023 will be to prove the feasibility and performance of this new technology. With the aforementioned projects and activities, IHP continues to pursue its clear mission of offering application-oriented and high-performance microelectronics technologies in a very short time-to-market model to partners from academic research and industry.

TID-Messanordnung für die Bestrahlung mit einer 60 Co-Quelle.
TID measurement set-up for irradiation with a 60 Co source.

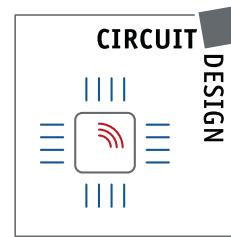






Hochfrequenz-Schaltungen

RF-Circuits



Im Forschungsprogramm Hochfrequenzschaltungen werden integrierte Mikrowellen- und Millimeterwellenschaltungen, Breitband-Mischsignal-Schaltungen sowie Schaltungen mit hoher Energieeffizienz für die Kommunikation und die Sensorik entworfen und realisiert.

Millimeterwellen- und THz-Sensorschaltungen

Ein wichtiger Schwerpunkt im RF-Circuit-Programm ist die Realisierung von integrierten Millimeterwellenschaltungen. Insbesondere Sende- und Empfangsschaltungen sowie Frequenzsynthesizer mit Betriebsfrequenzen bis zu 720 GHz stehen im Mittelpunkt der Forschungs- und Entwicklungsaktivitäten, die alle auf IHP-eigenen SiGe-BiCMOS-Prozessen basieren.

Es wird erwartet, dass Radarsensoren in Zukunft robuste und hochauflösende Systeme sowie neuartige innovative Anwendungen im Bereich der berührungslosen Abtastung und der mehrdimensionalen Umgebungsabtastung mit einem hohen Grad an Miniaturisierung ermöglichen werden. Um Transceiver-Frontend-Schaltungen für viele Anwendungen, von einzelnen Radarsensoren bis hin zu MIMO-Systemen (Multiple Input Multiple Output), bereitzustellen, wird eine Plattform kaskadierbarer Radar-ICs kontinuierlich weiterentwickelt. Kürzlich wurde das IC-Portfolio um Transceiver für Betriebsfrequenzen von 60 bis 300 GHz erweitert, wobei ein drahtloses monostatisches Radar mit kurzer Reichweite bei 256 GHz demonstriert und freigegeben wurde. Bei diesen Entwicklungen geht es auch darum, die neuesten Entwicklungen der IHP-Technologie zu nutzen, um bei sehr hohen Frequenzen (z. B. 300 GHz) die beste Leistung zu erzielen.

Ein besonderer Schwerpunkt liegt auf batteriebetriebenen Geräten mit geringem Stromverbrauch. In diesem Zusammenhang wurde ein Ultra-Low-Power-Radar-Transceiver-Chipsatz für das V-Band entwickelt, verifiziert und bei der Live-Überwachung von Vitalparametern (Atmung, Herzschlag) demonstriert.

Ein neuer Trend bei Millimeterwellenanwendungen ist die Kombination von Sensor- und Kommunikationsfunktio-

In the research programme RF Circuits integrated micro-wave and millimeter-wave circuits, broadband mixed-signal circuits, and circuits with high energy efficiency for communication and sensing applications are designed and realized.

Millimeter-Wave & THz Sensor Circuits

One important key activity within the programme RF Circuits is the realisation of integrated millimeter-wave circuits. In particular, transmit and receive circuits as well as frequency synthesizers with operating frequencies up to 720 GHz are in the focus of the research and development activities, all based on the IHP in-house SiGe BiCMOS processes.

In the future, radar sensors shall enable robust and high-resolution systems as well as novel innovative applications in the area of contactless sensing and multidimensional surround scanning with a high level of miniaturisation. In order to provide transceiver frontend circuits for many applications ranging from single radar sensors up to multiple-input multiple-output (MIMO) systems, a platform with cascadable radar-ICs is in continuous development. Recently the IC portfolio was extended to contain transceiver targeting operation frequencies from 60 – 300 GHz, demonstrating and publishing a wireless short range monostatic radar at 256 GHz. These developments also focus on utilising the latest IHP technology developments in order to reach state-of-the-art performances at very high frequencies (e.g. 300 GHz).

A special focus lies on low power, battery powered devices. In this context an ultra-low power radar transceiver chip-set was developed in the V-band, verified and demonstrated during the live monitoring of vital parameters (respiration, heartbeat).

A new trend in millimeter wave applications is the combination of sensing and communication capabilities. This aspect is carefully addressed by the current programme to design radar chipsets which are also able to communicate data across the sensing nodes. Another crucial aspect in the pro-

nen. Dieser Aspekt wird im laufenden Programm sorgfältig berücksichtigt, um Radarchipsätze zu entwickeln, die auch in der Lage sind, Daten über die Sensorknoten zu übertragen. Ein weiterer wichtiger Aspekt des Programms ist der Entwurf von Schaltkreisen, die widerstandsfähig sind und die Betriebsbedingungen erkennen. Dazu gehört die Integration von On-Chip-Sensoren und -Detektoren, um den Betrieb der Sende- und Empfangsknoten zu überwachen.

Im Bereich der On-Chip-Antennen wurden die bestehenden Erfahrungen mit On-Chip-Antennen auf der Grundlage des lokalen Rückseitenätzens erweitert, um lineare On-Chip-Arrays für das D- und J-Band zu entwickeln. Drahtlose Demonstratoren haben gezeigt, dass die Antennen-Arrays erfolgreich zur Steuerung des Signalstrahls eingesetzt werden können. Gegenwärtig wird diese Erfahrung auf zweidimensionale Arrays ausgeweitet, um eine Strahlabtastung in Azimut- und Horizontalebenen zu ermöglichen.

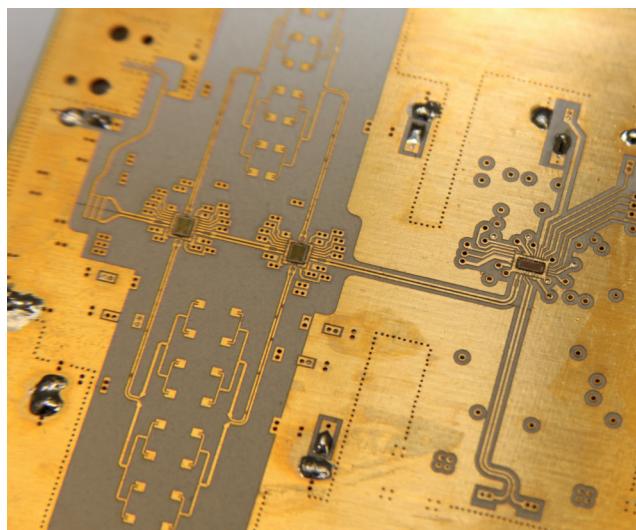
Die fortschreitende technische Erforschung des THz-Bereichs im Schaltungsdesign ermöglicht zunehmend Anwendungen in der Gaspektroskopie und Sensorik zur Materialcharakterisierung. Die Aktivitäten konzentrieren sich weiterhin auf die On-Chip-Integration von Mikrofluidik, Nahfeldsensoren und Ausleseelektronik mit dem Ziel, sehr kompakte und kostengünstige Lab-on-Chip-Lösungen zu schaffen.

2 x 2 MIMO Radar bei 79 GHz
2 x 2 MIMO Radar at 79 GHz

gramme is to design circuits which are resilient and aware of the operating conditions, this involves integrating on-chip sensors and detectors to track the mode of operation of the transmitting and receiving nodes.

In the area of on-chip antennas, existing experience in on-chip antennas based on local back-side etching was expanded to develop linear on-chip arrays at D- and J-bands. Wireless demonstrators have shown that the antenna arrays can be successfully used to control the signal beam. Currently, these experiences are to be extended towards 2-dimensional arrays to allow beam scanning in azimuth and horizontal planes.

The continuing technical exploration of the THz range in circuit design increasingly enables applications in the area of gas spectroscopy and sensing for material characterisation. The activities are still focused on the on-chip integration of micro-fluidics, nearfield sensors and readout electronics aiming for highly compact and cost-effective lab-on-chip solutions.



Kommunikationsschaltungen für hohe Datenraten

Der Schwerpunkt dieses Teils des Forschungsprogrammes adressiert breitbandige elektronische Schaltungen als entscheidende Komponenten für die glasfasergestützte und drahtlose Breitbandkommunikation. Hier werden neue Konzepte für höchste Datenraten und damit extrem großen Signalbandbreiten entwickelt. Die innovative Kombination von Siliziumphotonik mit der Treiber- bzw. der Verstärker-elektronik auf einem Chip erlaubt die kostengünstige Voll-integration komplexer Systeme in Siliziumtechnologie und

High Data-Rate Communication Circuits

The key activity within this part of the research programme addresses broadband electronic circuits as important components for fiber-optical and wireless broadband communication. Here, novel concepts for very high data rates will be developed requiring extremely high signal bandwidth. The innovative combination of Si-Photonic with driver and amplifier electronics on one chip allows the cost-effective integration of complex systems in Si-technology and leads to a significant reduction of parasitic elements at the optic-elec-

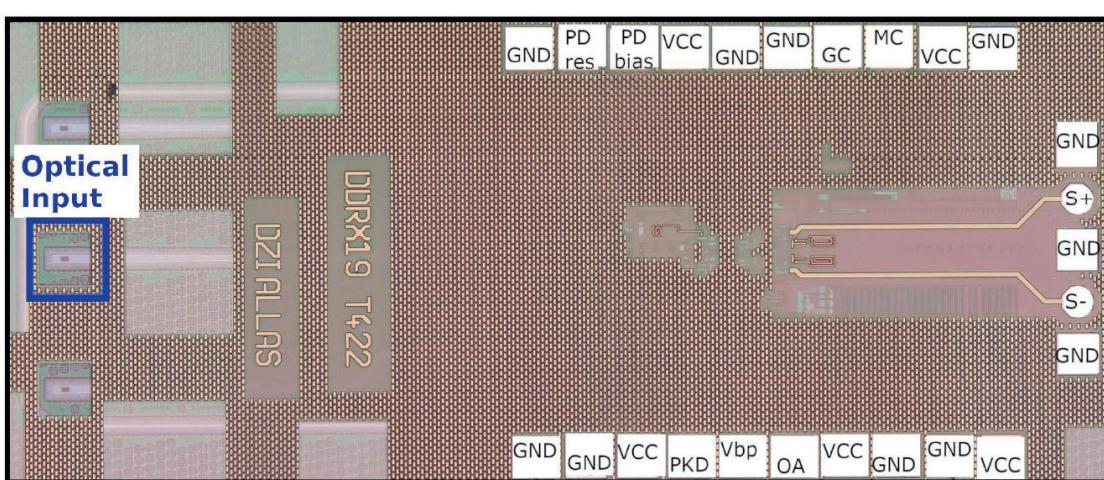
führt zu einer signifikanten Reduktion parasitärer Elemente an der elektrooptischen Schnittstelle. Hierdurch können neuartige Anwendungen der optischen Verbindungstechnik, z. B. in Datenzentren, bedient werden. Um den permanenten Bedarf nach der Verarbeitung immer größerer Datenmengen erfüllen zu können, werden senderseitig Treiberschaltungen und empfängerseitig Transimpedanz-Verstärker mit immer größerer Signalbandbreite und Linearität entwickelt. Das längerfristige Ziel ist, Datenraten von bis zu 400 Gbit/s pro Faser und Wellenlänge zu ermöglichen, womit dann zukünftig Systemübertragungsraten von 1 Tbit/s und mehr erzielbar sind. Die ultrakompakte Integration mit optischen Komponenten (beispielsweise Laser) ist ein weiteres Forschungsziel. Hier wurde zum Beispiel ein differentieller Transimpedanz-Verstärker sowie ein travelling-wave-Treiber entwickelt, welche zusammen mit vollständig in der EPIC-Technologie integrierten optoelektronischen Transmittern und Empfängern Datenraten von 120 Gbit/s erreichten.

Die Entwicklung von Funk-Frontend-Lösungen für die drahtlose Datenübertragung mit extrem hohen Datenraten (bis zu 100 Gbit/s) hat signifikante Fortschritte gemacht. Typische Anwendungen liegen im Feld der Mobilfunkkommunikation (aktuelle Generation 5G und zukünftige Generationen), Satellitenkommunikation und Nahbereichsanwendungen. Erhebliche Fortschritte wurden bei Sende- und Empfangsschaltungen für die Frequenzbereiche um 26,5 – 29,5 GHz, 50 – 75 GHz, 110 – 170 GHz und 225 – 255 GHz erzielt. In einer Labordemonstration wurden in drahtlosen Übertragungen Datenraten von mehr als 25 Gbit/s mittels QPSK-Modulation und mehr als 100 Gbit/s mittels QAM16-Modulation erreicht. Weiterführende Forschungsaktivitäten konzentrieren sich auf die Erhöhung der Trägerfrequenzen auf 300 GHz.

trical interface. Hereby, novel applications of optical connections, for instance in data centers, become feasible. New driver circuits on the transmitter side and trans-impedance amplifiers on the receiver side with enhanced signal bandwidth and linearity are developed in order to satisfy the permanent demand for increasing data throughput. The long-term goal is to reach data rates of 400 Gbit/s per fiber and wavelength and an overall system data throughput above 1 Tbit/s. The ultra-compact integration with optical components like laser is another research goal. Here, examples are the development of a differential transimpedance amplifier and a travelling-wave driver showing a speed of 120 Gbit/s, along with fully integrated optoelectronic transmitters and receivers in EPIC technology.

The development of radio frontends for wireless data transmission providing extremely high data rates has shown significant progress (up to 100 Gbit/s). Typical applications for such circuits lie in the field of mobile communication (5G and beyond), satellite communication and short range communication. Considerable progress has been shown for transceivers at operation frequencies of 26.5 – 29.5 GHz, 50 – 75 GHz, 110 – 170 GHz and 225 – 255 GHz. In recent laboratory demonstrations, a record wireless data transmission speed of 200 Gbit/s using QAM32 modulation has been achieved. Ongoing research activities in frontend design will focus on carrier frequencies around 300 GHz.

Lineare Transimpedanz-Verstärker für integrierte photonische Empfänger
Linear Transimpedance Amplifiers for Integrated Photonic Receivers



Energieeffiziente drahtlose und analoge Schaltungen

Die Energieeffizienz von HF-Schaltungen wird in vielen Anwendungsbereichen immer wichtiger. Neben den allseits bekannten mobilen und drahtlosen Kommunikationssystemen, beispielsweise drahtlose Sensornetzwerke im Internet der Dinge, rücken auch Raumfahrt- und Tieftemperaturanwendungen weiter in den Fokus dieser Arbeitsgruppe. Auch hier ist die Energieeffizienz der HF-Schaltungen essentiell und erfordert entsprechende Konzepte auf Schaltungs- und Systemebene. Die Herausforderungen reichen von Designmethoden für effiziente, robuste und strahlungsharte Schaltungen, bis hin zu einem intelligenten, anwendungsspezifischen Powermanagement.

Neben der Datenübertragung spielt auch die Abstands- oder Positionsbestimmung in vielen drahtlosen Netzwerken eine zunehmend wichtigere Rolle. Impulse-Radio-UWB-Schaltungen erlauben in diesem Feld eine besonders gute Ortsauflösung bei hohen Aktualisierungsraten, wodurch sie hier wieder an Bedeutung gewinnen. Aktuell stehen Funklösungen nach dem zukünftigen Standard IEEE 802.15.4z im Fokus des Interesses. In enger Kooperation von System- und Schaltungsentwurf wurde eine 3D-Lokalisierungslösung mit Zentimetergenauigkeit entwickelt und in einer Flugdrohnenanwendung demonstriert.

Ein neues Anwendungsfeld sind HF-Schaltungen, die bei extrem tiefen Temperaturen, beispielsweise 4 K, agieren sollen. Die Eigenerwärmung der Schaltungen ist hier das kritische Problem, welches durch den Einsatz entsprechender Kühlleistung kompensiert werden muss. Aktuell werden HF-Schaltungen für die Ansteuerung von Qubits in zukünftigen Quanten-Computing-Systemen entwickelt, die einen höchstmöglichen Integrationsgrad und gleichzeitig geringstmögliche Verlustleistung aufweisen sollen.

Die Entwicklung von Wake-Up-Empfängern wird weiter fortgesetzt. Solche Empfänger können bei der Verbesserung der Energieeffizienz in komplexen drahtlosen Sensornetzwerken eine wichtige Rolle spielen. Derzeit wird ein Ansatz mit einem speziellen SAW-Resonator erprobt.

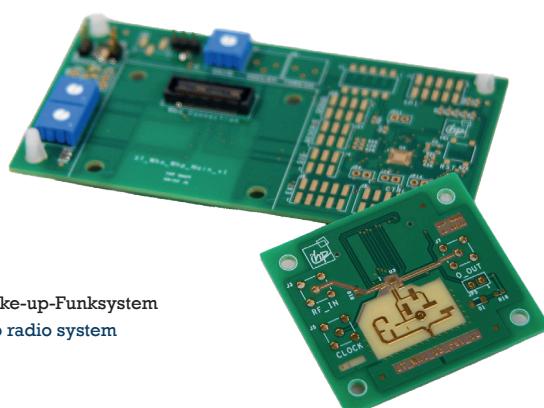
Energy-Efficient Wireless & Analog Circuits

Energy efficiency of radio frequency circuits is becoming more and more important in many application fields. Besides well known mobile and wireless communication systems, e.g. wireless sensor networks in the Internet of Things, other applications like space or deep temperatures (4 K) move into the focus of the research group. These applications also require energy efficient RF circuits and therefore demand appropriate concepts on the circuit and system level. Challenges are seen in terms of design methodology for efficient, robust and radiation-hard circuits as well as for intelligent and application specific power management.

Besides data transmission the determination of distances and positions of members in wireless networks become more and more important. In this field, Impulse-Radio UWB circuits allow very good spatial precision while having high update rates, whereby they gain importance again. Today, radio circuits following the standard IEEE 802.15.4z are of interest. In tight collaboration with the system and circuit design groups a 3D-localisation solution with centimeter accuracy was developed and demonstrated in a flying drone application.

A new application field for the research group are RF circuits dedicated to operation at very low temperatures (e.g. 4 Kelvin). The self-heating of the circuits is the critical issue, which imposes the application of corresponding cooling power for compensation. Currently, RF circuits will be developed to control Qubits in future quantum computing systems. The development is aiming for highest integration level while achieving lowest DC power dissipation.

The development of wake-up receivers continues. Such receivers can play an important role in improving the energy efficiency of wireless sensor networks. Currently, one approach of using a special SAW resonator is in a trial phase.



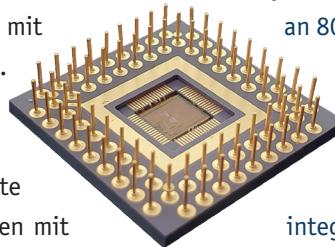
Evaluierungsplatine für ein Wake-up-Funksystem
Evaluation board for a wake up radio system

AD/DA-Konverter und Hochgeschwindigkeits-Logikschaltungen

Die Forschungsschwerpunkte der Gruppe liegen im Schaltungsdesign, in der Forschung und Entwicklung von Analog-Digital- (ADC) und Digital-Analog-Wandler- (DAC) ICs sowie im Bereich von neuromorphen Computerarchitekturen.

Die Verfügbarkeit einer schnellen 130-nm-SiGe-BiCMOS-IHP-Technologie treibt die Forschung zur Erhöhung der maximalen Abtastrate und Bandbreite von ADC- und DAC-ICs voran. Derzeit konzentriert sich die Arbeit auf die Entwicklung eines 80 GS/s ADC Front-End ICs mit einer Frequenzbandbreite von mehr als 50 GHz. Eine weitere Aktivität zielt darauf ab, eine energieeffiziente 70-GS/s-DAC-IC-Architektur zu entwerfen und zu optimieren. Der zweite Forschungszweig will ADC- und DAC-Schaltungen mit bestehenden IHP-Funk-Transceivern auf demselben Chip integrieren. Die erste Machbarkeitsstudie führte zu einer energieeffizienten Analog-Digital-Schnittstelle für einen voll integrierten MIMO-Radarempfänger.

Ein Memristor oder programmierbarer Widerstand ist ein Kernelement für den Aufbau einer resistiven RAM-Array-Schaltung (RRAM). Dieses Element wurde kürzlich durch das IHP entwickelt und als Modul in die kommerziell erhältliche IHP-SG13S-Technologie integriert. Auf der Grundlage von RRAM-Arrays ist es möglich, eine energieeffiziente Vektor-Matrix-Multiplikation zu realisieren, die das Schlüssel-Element für die Realisierung künstlicher neuronaler Netze ist. Das Forschungsziel der Gruppe bestand darin, den Memristor in den Schaltungsentwurf einzubinden, und zwar im Hinblick auf die Modellierung und die Erhöhung der Anzahl der programmierbaren Werte für einen einzelnen Memristor. Als Ergebnis wurde ein praktisches Memristor-Modell entwickelt und erfolgreich im Schaltungsentwurfsablauf eingesetzt. Mithilfe dieses Modells wurden neue RRAM-Strukturen mit höherer Auflösung entworfen und hergestellt. Um diese neuen Strukturen zu charakterisieren wurde ein „Lab-on-board“-Konzept entwickelt. Damit lassen sich die wichtigsten Parameter verschiedener Memristorstrukturen außerhalb der Laborumgebung demonstrieren. Die aktuelle Arbeit zielt auf die Herstellung und Charakterisierung eines RRAM-Arrays ab, um ein künstliches neuronales Netzwerk zu realisieren, das den Ansatz der analogen Vektor-Matrix-Multiplikation nutzt.

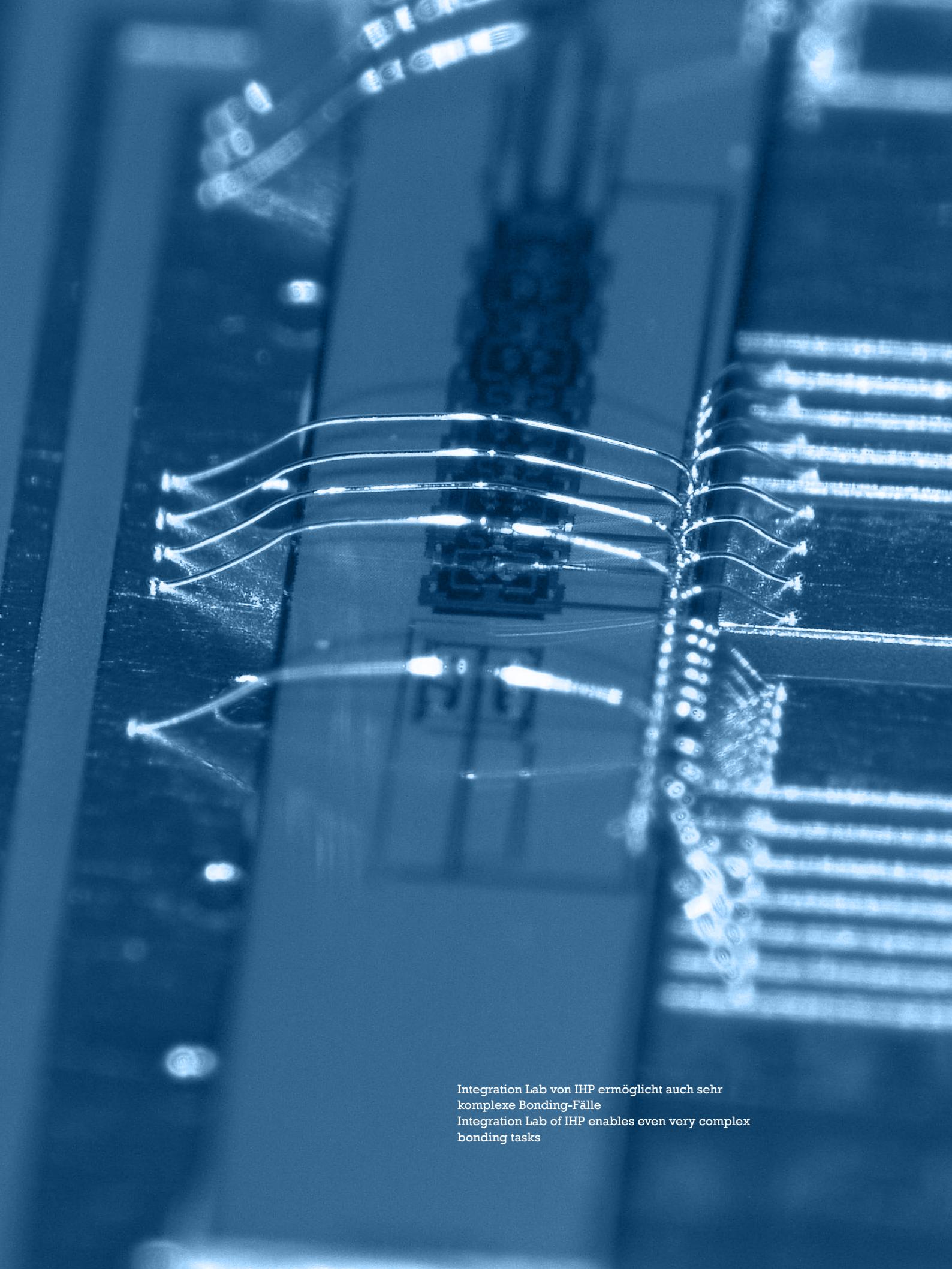


Data Converters & High-Speed Logic Circuits

The research focus of the group lies in circuit design, research and development of the analog-to-digital (ADC) and digital-to-analog converter (DAC) ICs, as well as in the area of neuromorphic computing.

The availability of the fast in-house 130 nm SiGe BiCMOS technology naturally drives research to increase the maximum sampling rate and bandwidth of ADC and DAC ICs. Currently, the design work focuses on the development of an 80 GS/s ADC front-end IC covering a frequency bandwidth of more than 50 GHz. Another activity aims to design and optimise an energy-efficient 70 GS/s DAC IC architecture. The second line of research aims to integrate ADC and DAC circuits with existing IHP radio transceivers on the same chip. The first feasibility study resulted in an energy-efficient analog-to-digital interface for a fully integrated MIMO radar receiver.

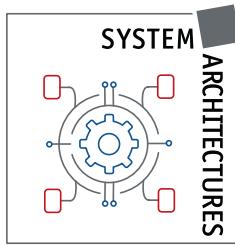
A memristor device, or programmable resistor, is the basic element for building a resistive RAM (RRAM) array circuit. This element has recently been developed at IHP and has been integrated as a module into commercially available IHP SG13S technology. Based on RRAM arrays, it is possible to realise low-power vector matrix multiplication, which is the key element for the realisation of artificial neural networks. The research objective was to incorporate the memristor into the circuit design flow in terms of modelling and increasing the number of programmable values for a single memristor. As a result, a practical memristor model has been developed and is successfully used in circuit design. Using this model, new RRAM structures with higher resolution have been designed and fabricated. In order to characterise these new structures, we have developed a „lab-on-board“ concept. This will allow the key parameters of different memristor structures to be demonstrated outside the laboratory environment. The current work aims at the fabrication and characterisation of an RRAM array to realise an artificial neural network using the analog vector matrix multiplication approach.



Integration Lab von IHP ermöglicht auch sehr
komplexe Bonding-Fälle
Integration Lab of IHP enables even very complex
bonding tasks

Kommunikations- und eingebettete Systemarchitekturen

Communication and Embedded System Architectures



Um den vertikalen Ansatz des IHP zu unterstützen, bezieht sich eine der Schlüsselrollen auf Systemarchitekturen der Kommunikation und allgemein auf eingebettete Systeme. Die Abteilung System Architectures ist in vier Arbeitsgruppen organisiert, die sich mit drahtlosen Breitbandkommunikationssystemen, Entwurfs- und Testmethoden, Hardware Security sowie fehlertolerantem Computing befassen. Zwei der vier Arbeitsgruppen betreiben parallel Joint Labs mit Universitäten aus Brandenburg und Berlin. 2022 wurde von den Wissenschaftlern der Arbeitsgruppen an insgesamt 34 extern finanzierten Projekten gearbeitet. Die Drittmittelfinanzierung lag bei etwa 75 Prozent.

Drahtlose Breitbandkommunikation

Zur Abdeckung des steigenden Bedarfs an Datenraten sind die Erhöhung der spektralen Übertragungseffizienz und die Nutzung weiterer Spektralbereiche, z. B. im Millimeterwellen-Band und im D-Band (~ 140 GHz) notwendig. Insbesondere sind Strahlformung und MIMO-Techniken im Fokus unserer Forschung und Entwicklung. Strahlformung (Beamforming) erlaubt größere Reichweiten für drahtlose Kommunikation und die Verringerung von Interferenz- und Abschattungseffekten. Durch die geringe Wellenlänge kann die Größe des benötigten Antennen-Arrays klein gehalten werden. Weiterhin wird die Belastung der Umwelt durch elektromagnetische Wellen verringert und die Energieeffizienz steigt. Die in der Gruppe Drahtlose Breitbandkommunikation seit langer Zeit laufenden Arbeiten zur Lokalisierung mittels drahtloser Kommunikationssysteme bilden eine exzellente Grundlage für den neuen Themenkomplex Joint Communication and Sensing (JCAS). Diese Techniken werden unter anderem zur Realisierung von 5G/6G-Netzen eingesetzt und weiterentwickelt.

Basierend auf Ergebnissen von großen Gemeinschaftsprojekten im Rahmen der europäischen 5G Public Private Partnership (5GPPP) wurden einige nationale Projekte zur

To support the vertical approach of IHP, one of the key roles is related to system architectures of communication and in general to embedded systems. The System Architectures Department is organised into four working groups dealing with wireless broadband communication systems, design and test methods, fault-tolerant computing and hardware security. Two of the four working groups run Joint Labs with universities from Brandenburg and Berlin. In 2022, the scientists in the working groups worked on a total of 34 externally funded projects. Third-party funding was around 75 percent.

Wireless Broadband Communication

To cover the increasing demand for data rates, the increase in the spectral transmission efficiency and the use of higher spectral ranges, e.g. in the millimetre wave band and in the D-band (~ 140 GHz), is necessary. In particular, beam-forming and MIMO techniques are in the focus of research and development activities. Beamforming allows greater ranges for wireless communication and the reduction of interference and shadowing effects. Due to the short wavelength, the size of the required antenna array can be kept small. Furthermore, the environmental pollution by electromagnetic waves is reduced and the energy efficiency increases. The long-standing work on localisation using wireless communications systems forms an ideal basis for the new topic of Joint Communication and Sensing (JCAS). These technologies are required and used, among other things, to implement 5G/6G networks.

Based on the results of some large projects in the framework of the 5G-PPP, some national projects on the development of 6G-Technology and components were started. One of those is 6G-CAMPUS, in which the consortium aims to develop and customise cost-efficient technology and components for 6G Campus networks. The main contribution of IHP is the

Entwicklung von 6G eingeworben und gestartet. Dazu zählt u. a. das Projekt 6G-CAMPUS, welches zum Ziel hat, 6G-Technologie kosteneffizient für Campus-Netze zu entwickeln und zu konfigurieren. Vom IHP werden dabei insbesondere Beiträge zum Themenkomplex Joint Communication and Sensing geleistet. In einer Industrienumgebung soll der Zustand von Maschinen, Fahrzeugen und Personen durch die sensornischen Funktionen der Mobilfunktechnik überwacht und gesteuert werden.

In dem Projekt Green ICT, welches ebenfalls im Jahr 2022 bewilligt und begonnen wurde, werden Infrastrukturkomponenten am IHP weiterentwickelt und für die Nutzung durch Industriepartner ertüchtigt. Dazu werden insbesondere die Antennenmesskammer ausgebaut sowie das 5G/6G-Testbed erweitert.

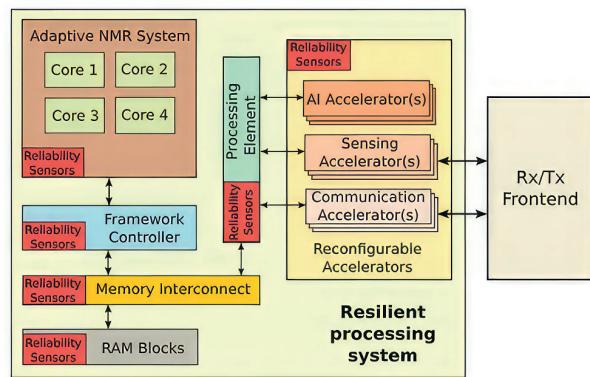
Im Rahmen des 5G-PPP-Phase-IIIb-Projektes mit dem Akronym 5G-VICTORI wurden gemeinsam mit dem Projekt-partner Deutsche Bahn Untersuchungen zur Anbindung von Zügen an die Kommunikationsinfrastruktur unternommen. Dazu wurden mm-Wellen-Knoten in einer S-Bahn aufgebaut und die Verbindung zur Infrastruktur an den Gleisen im Bereich des S-Bahnhofes Schöneweide untersucht und vermessen. Damit sind wichtige Grundlagenarbeiten, die für die abschließende Demonstration im Jahr 2023 notwendig sind, erfolgreich abgeschlossen.

Im Rahmen des von Dr. Lopacinski eingeworbenen Emmy-Noether-Projektes (DFG) werden ultraschnelle MAC-Prozessoren für Datenraten von 100 Gbit/s und mehr entwickelt. Dieses Projekt ermöglicht es Dr. Lopacinski, eine eigene Forschungsgruppe mit drei Doktoranden aufzubauen und sich so für eine spätere Führungsposition zu qualifizieren. Erste Ergebnisse dieser Arbeiten haben bereits zu einer Reihe hochwertiger Veröffentlichungen geführt. In diesem Zusammenhang erhielt Alireza Hasani einen Track Paper Award auf der PIMRC 2022. Um seine Karriere im akademischen Bereich zu unterstützen, bietet Dr. Lopacinski seit Herbst 2022 eine Lehrveranstaltung am Institut für Informatik der Humboldt-Universität zu Berlin an. In die Lehrveranstaltung fließen direkt aktuelle Ergebnisse aus seinem Forschungsprojekt ein.

Für die beiden großen BMBF-Projekte 6G-RIC und Open6GHub wurde jeweils ein Aufstockungsantrag bewilligt, der es erlaubt, mit zusätzlichen Ressourcen detailliertere Untersuchungen voranzutreiben und die Komponentenentwicklung zu höherer Reife zu bringen. Im Rahmen von 6G-RIC wurden gemeinsam mit der Abteilung Circuit Design erste Messungen von D-Band-Frontend-Chips durchgeführt.

application of Joint Communication and Sensing functionality for monitoring and controlling the status of machines, humans and vehicles in industrial environment.

The BMBF-funded Project GreenICT was also granted in 2022. In the project IHP strives to enhance the operation and availability of key infrastructures such as the anechoic chamber and the 5G-Testbed. The goal is to enable external customers from industries to perform own measurements and benefit from the research experience of IHP.



Ausfallsichere Quad-Core-Verarbeitungsplattform für FPGA
Resilient Quad-core Processing Platform for FPGA

In the framework of the 5G-PPP Phase IIIb project 5G-Victory, together with project partner Deutsche Bahn, investigations on communication links between trains and railway infrastructure were conducted. One S-Bahn train was equipped with a mmWave node. Then, its connectivity to the stationary infrastructure at the station Berlin Schöneweide was verified and analysed. This lays a good basis for the final project demonstration, which is planned for 2023.

In the Emmy-Noether-Project (DFG) acquired by Dr. Lopacinski, ultra-fast MAC processors for data rates of 100 Gbit/s and beyond are being developed. This successful acquisition enables Dr. Lopacinski to set up his own research group with three doctoral researchers and thus qualify for a later leading research position. First results of this work have already led to a number of high-level publications. Amongst these is a Track Paper Award for a paper of Alireza Hasani published at PIMRC2022. To further promote his career in academia, Dr. Lopacinski offers a seminar at Humboldt-University of Berlin since fall 2022.

For both large BMBF-Projects 6G-RIC and Open6GHub additional funding was granted in 2022. This allows allocating additional resources for more detailed investigations as well as achieving a higher TRL-level for the components being developed. In the context of 6G-RIC, together with the

Im Rahmen von Open6GHub wird intensiv an Konzepten und Verfahren zur Anomaliedetektion gearbeitet. Eine Veröffentlichung dazu ist in Vorbereitung.

Am Joint Lab mit der HU Berlin begann im Juli 2022 das DFG-Projekt 5G-REMOTE, welches sich mit der Optimierung von 5G-Netzen hinsichtlich Energieverbrauch und Zuverlässigkeit befasst. Dazu wird gezielt die Interferenz von Knoten durch koordinatives Beamforming verringert.

Design & Testmethodik

Die Arbeitsgruppe Design & Testmethodik (DTM) bearbeitet Themenfelder in den Bereichen neue Designmethoden für zuverlässige Schaltungen sowie Testmethodik am Chip bzw. Wafer. Neue Anforderungen an Fehlertoleranz und Strahlenhärte führen zu innovativen Ansätzen im Schaltkreisdesign, um integrierte Schaltungen in Weltraumanwendungen einzusetzen zu können.

Eine wichtige Aktivität der Gruppe umfasst die Entwicklung neuartiger strahlengehärteter (rad-hard) IPs. Diese sind aus Forschungssicht interessant und wichtig, sollen aber auch zu neuen IP-Blöcken im IHP-IP-Portfolio führen. In diesem Zusammenhang waren 2022 vier Projekte aktiv. In das Projekt SPAD (ILB) wurde rad-hard ADC implementiert und in diesem Jahr fertiggestellt, um die Machbarkeit von ADC für Weltraumanwendungen zu zeigen. 2022 startete das neue EU-Projekt COCHISA, in dem diese Gruppe zur Entwicklung digitaler Controller für Beamforming-ICs beiträgt. Schließlich gibt es zwei Projekte, die eine effektive Vernetzung im Bereich der Weltraumanwendungen ermöglichen: das EU-Projekt ELICSIR und das INTERREG-Projekt SpaceRegion. Darüber hinaus gibt es zahlreiche Aktivitäten mit der ESA und anderen wichtigen Interessengruppen für Raumfahrtanwendungen.

Die erfolgreiche Zusammenarbeit im Joint Lab mit der Universität Potsdam wurde fortgesetzt. Das DFG-Projekt ENROL wurde in 2022 abgeschlossen und erzielte signifikante Ergebnisse im Bereich des fehlertoleranten „bundle-data“ asynchronen Entwurfs. Diese Ergebnisse führten zu einer Reihe von Veröffentlichungen in Zeitschriften und Konferenzen. Darüber hinaus hat das Joint Lab das Projekt BB-KI-Chips (BMBF) gestartet, das sich mit Lehraspekten für Hardwareansätze für KI befasst.

department of Circuit Design, first measurements of D-Band modules were successfully performed. In the Open6GHub project, investigations on anomaly detection were performed. Together with other project partners, a publication of the results is currently in preparation.

At the Joint Lab of the HU Berlin, the DFG project 5G-REMOTE started in July 2022. This project focuses on the optimisation of beamforming techniques for reduction of power dissipation and interference mitigation. The approach investigates techniques for coordinated control of beamforming of the nodes in the network.

Design & Test Methodology

The working group Design & Test Methodology (DTM) works on topics in the areas of new design methods for reliable circuits, as well as test methodology on the chip or wafer. New requirements for fault tolerance and radiation hardness lead to innovative approaches at the level of IC design in order to be able to use integrated circuits in space applications.

An important activity of the group includes the development of novel radiation-hardened (rad-hard) IPs. These are interesting and important from a research perspective, but should also lead to new IP blocks in the IHP-IP portfolio. In this context, four projects were active in 2022. In the project SPAD (ILB) rad-hard ADC has been implemented and finalised in this year, showing the feasibility of ADC for space applications. In this year the new EU project COCHISA started, in which this group contributes to the development of digital controllers for beamforming IC. Finally, there are two projects that enable effective networking in the field of space applications: the EU project ELICSIR and the INTERREG project SpaceRegion. Additionally, there are plenty of activities together with ESA and other important stakeholders for space applications.

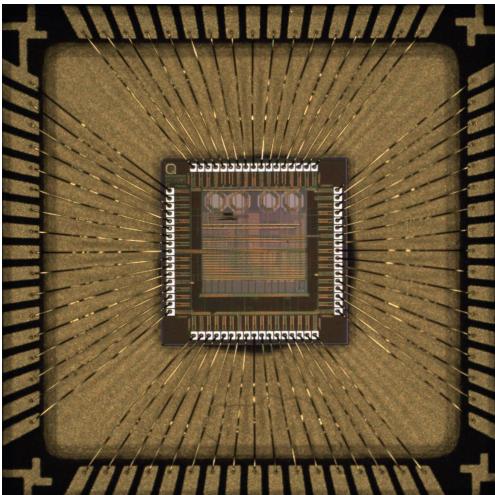
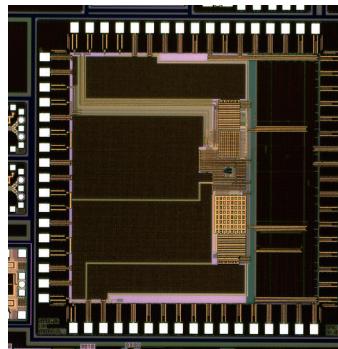
The successful collaboration in the Joint Lab with the University of Potsdam was continued. The DFG project ENROL has been finished in this year, achieving significant results in the area of fault tolerant bundle data asynchronous design. These results led to a number of publications in journals and conferences. Moreover, a project BB-KI-Chips (BMBF) has started at the Joint Lab focusing on teaching aspects for hardware approaches for AI.

An important part of the activities of the group is related to various services: from integration, over testing to design

Ein wichtiger Teil der Aktivitäten der Gruppe bezieht sich auf verschiedene Dienstleistungen: von der Integration über das Testen bis hin zum Designservice. Dort wurde im Rahmen der weiteren Professionalisierung und synergetischen Integration dieser Services der große Durchbruch erzielt, der zu einer kürzeren Bearbeitungszeit führte.

Die DTM-Gruppe bietet ASIC-Design und -Integration an (Fotobeispiele aus dem Projekt SPAD)

DTM group provides ASIC design and integration service (photo examples from project SPAD)



Fault Tolerant Computing

Hochautomatisierte, prozessorbasierte Systeme werden immer mehr zu einem integralen Bestandteil in vielen Bereichen des privaten und professionellen Umfelds. Da sie dabei mit Aufgaben betraut werden, die teilweise das Wohlbefinden oder die Gesundheit der Nutzer betreffen, müssen sie höchsten Anforderungen an Zuverlässigkeit und Fehlertoleranz gerecht werden. Die Arbeitsgruppe zum Thema Fault Tolerant Computing hat als Teil der Abteilung System Architectures das Ziel, unterschiedliche Methoden zur Minimierung von Alterungs- und Fehlereffekten zu untersuchen und diese auf Systemebene zu implementieren. Dadurch bildet sie die Brücke von der reinen Entwicklung von State-of-the-art-Systemen hin zu ihrem Einsatz in sicherheitskritischen Anwendungen mit hohen Anforderungen an deren Zuverlässigkeit.

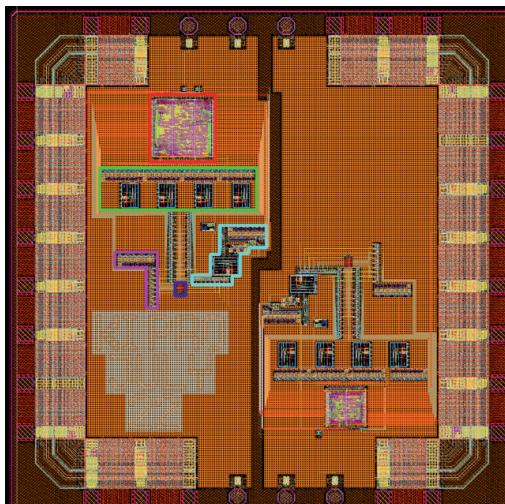
In den vergangenen Jahren hat die Abteilung in verschiedenen Projekten aktiv an der Entwicklung von Multiprozessor-Frameworks mit mehreren Sensoren gearbeitet, um die Fehlertoleranz und Lebensdauer der Systeme zu verbessern. Dabei hat sich der Schwerpunkt von kommerziellen oder proprietären Prozessoren auf die Arbeit mit Open-Source-Hardware verschoben. Ein Beispiel hierfür ist das Projekt Scale4Edge, bei dem der Pulpissimo SoC als adaptives Vierkernsystem ausgelegt wurde. Ausgestattet mit Alterungs-, Temperatur- und SEU-Sensoren ist das sogenannte TETra Core System based on RISC-V (TETRISC SoC) in der Lage,

service. The major breakthrough has been achieved there in the context of further professionalisation and synergistic integration of these services, leading to shorter processing time.

Fault Tolerant Computing

Highly automated, processor-based systems are increasingly becoming an integral part in many areas of the private and professional environment. Since they are entrusted with tasks that partly affect the well-being or health of the users, they must meet the highest requirements for reliability and fault tolerance. The Fault Tolerant Computing working group, as part of the System Architectures department, aims to investigate different methods for mitigating aging and fault effects and to implement them at the system level. In this way, it forms the bridge from the pure development of state-of-the-art systems to their use in safety-critical applications with high demands on their reliability.

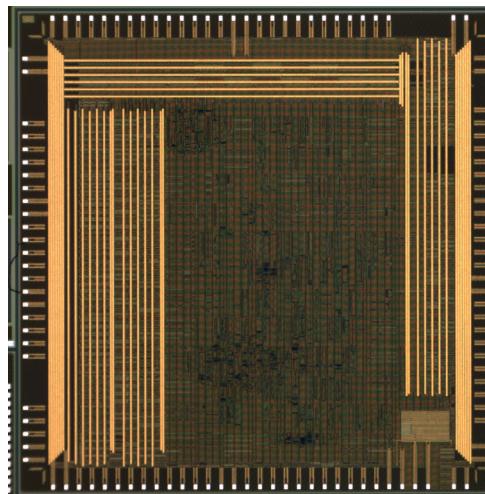
In recent years, the System Architectures department has been actively involved in various projects to develop multiprocessor frameworks with multiple sensors to improve the fault tolerance and lifetime of the systems. In the process, the focus has shifted from commercial or proprietary processors to working with open source hardware. One example is the Scale4Edge project, in which the Pulpissimo SoC was designed as an adaptive quad-core system. Equipped with aging, temperature and SEU sensors, the so-called TETra Core System based on RISC-V (TETRISC SoC) is able to actively respond to changing performance and reliability requirements by adopting different performance and fault tolerance states. After the first two years of the project were mainly characterised by the design of the system and the



Chip-Layout für RRAM-Chip im Projekt KI-PRO
Chip-layout for RRAM chip in project KI-PRO

durch das Einnehmen unterschiedlicher Leistungs- und Fehlertoleranzzustände aktiv auf sich ändernde Anforderungen an Performance und Zuverlässigkeit zu reagieren. Nachdem die ersten beiden Jahre der Projektlaufzeit im Wesentlichen vom Entwurf des Systems sowie der soft- und hardwareseitigen Implementierung geprägt waren, stand 2022 das physische Design im Vordergrund. In Zusammenarbeit mit der Universität Paderborn und Arquimea Deutschland entstand mit einer Gesamtfläche von 43,56 mm² einer der größten je am IHP gefertigten Chips. Zur Validierung der Funktionalität des TETRISC wurden weiterhin ein FPGA-basierter Demonstrator und eine speziell entwickelte Leiterplatine (PCB) entwickelt, die beim Abschlussworkshop in 2023 vorgeführt werden.

Das BMBF-Projekt KI-PRO fokussiert sich auf das spannende Thema zuverlässiger RRAM-basierter KI-Beschleuniger. 2022 stand hier das Chip-Design im Vordergrund, um zum Projektende 2023 einen voll funktionsfähigen RRAM-basierten Demonstrator präsentieren zu können. Dazu wurde der bereits 2021 entwickelte und als Testchip produzierte Digitalteil umfassend überarbeitet und mit einem 256 Zellen großen RRAM-Array ausgestattet. Das eigens entwickelte Printed Circuit Board dient als Träger für den Chip und stellt die Verbindung zu einem PC dar. Weiterhin fand eine eingehende Qualifizierung unterschiedlicher technologischer Implementierungen von RRAM-Zellen statt, die wichtige Informationen über die Zuverlässigkeit dieser Speicherzellen lieferte. Die so gewonnenen Informationen sind in ein mit der Universität Lübeck gemeinsam entwickeltes Systemmodell eingeflossen, mit dessen Hilfe Aussagen über die Zuverlässigkeit von neuromorphen Anwendungen getroffen



Chip-Layout für das fehlertolerante System von Scale4edge
Chip layout for the fault-tolerant system from Scale4edge

software and hardware implementation, the focus in 2022 was on the physical design. In cooperation with the University of Paderborn and Arquimea Germany, one of the largest chips ever manufactured at IHP was created with a total area of 43.56 mm². To validate the functionality of the TETRISC, an FPGA-based demonstrator and a specially designed printed circuit board (PCB) were further developed and will be demonstrated at the final workshop in 2023.

The BMBF project KI-PRO focuses on the exciting topic of reliable RRAM-based AI accelerators. In 2022, the focus here was on chip design in order to be able to present a fully functional RRAM-based demonstrator at the end of the project in 2023. To this end, the digital part already developed in 2021 and produced as a test chip was extensively revised and equipped with a 256-cell RRAM array. The specially developed printed circuit board serves as a carrier for the chip and provides the connection to a PC. Furthermore, a detailed qualification of different technological implementations of RRAM cells took place, which provided important information about the reliability of these memory cells. The information gained in this way has been incorporated into a system model developed jointly with the University of Lübeck, which can be used to make statements about the reliability of neuromorphic applications executed via this hardware. In addition, investigations were also carried out on the artificial neural networks themselves. The goal was to determine how training a network with and without knowledge of the variations and possible defects of the RRAM cells affects the accuracy of the results. Also for this purpose, the measured reliability information was integrated into a software model and corresponding simulations were performed. Initial re-

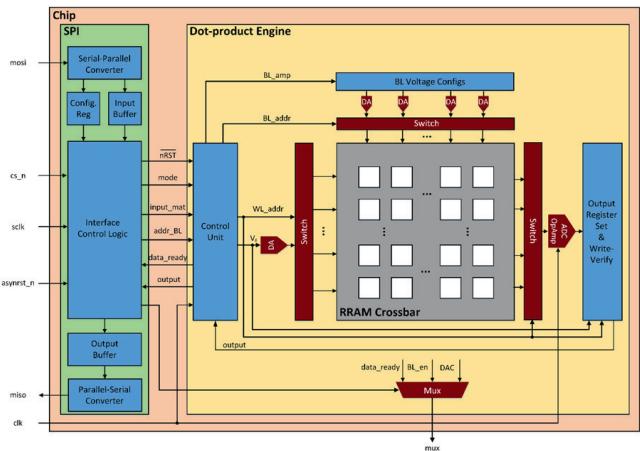
werden können, die über diese Hardware ausgeführt werden. Zusätzlich wurden auch auf Seite der künstlichen neuronalen Netze selbst Untersuchungen durchgeführt. Ziel war es, zu ermitteln, wie das Training eines Netzes mit und ohne Kenntnis der Variationen und eventueller Defekte der RRAM-Zellen die Genauigkeit der Ergebnisse beeinflusst. Auch hierzu wurden die gemessenen Informationen zur Zuverlässigkeit in ein Software-Modell integriert und entsprechende Simulationen durchgeführt. Erste Ergebnisse zeigen, dass sich das sogenannte Fault-Aware-Training auch bei RRAM-basierten Beschleunigern positiv auf die Genauigkeit auswirkt.

Ein weiterer projektübergreifender Schwerpunkt der Gruppe findet derzeit in der Entwicklung einer Hardwareplattform für den Data Link Layer für 6G-Komponenten statt. Hier gilt es, gleich mehrere zukunftsweisende Themen miteinander zu verbinden. Grundlage bildet die Entwicklung einer hochperformanten, RISC-V-basierten Mehrkernplattform, die zuverlässig in der Lage ist, extreme Anforderungen an Leistung und Datenrate zu erfüllen. Da dies ausschließlich prozessorbasiert kaum erreichbar ist, werden außerdem dedizierte Beschleuniger entwickelt, die die entsprechenden Datenraten für unsere 60 und 140 GHz Frontends erst ermöglichen. Um hier frühzeitig wichtige Designentscheidungen gründlich evaluieren zu können, wird die Entwicklung der Plattform durch die vorausgehende Implementierung als Systemmodell ergänzt.

Architektur für einen RRAM-Chip im Projekt KI-PRO
Architecture for RRAM chip in project KI-PRO

sults show that fault-aware training also has a positive effect on the accuracy of RRAM-based accelerators.

Another cross-project focus of the group is the development of a hardware platform for the data link layer for 6G components. The aim here is to combine several forward-looking topics at the same time. The basis is the development of a high-performance, RISC-V-based multi-core platform that is reliably capable of meeting extreme performance and data rate requirements. However, since this is hardly achievable solely on a processor basis, dedicated accelerators are also being developed to enable the corresponding data rates for our 60 and 140 GHz front ends in the first place. In order to be able to thoroughly evaluate important design decisions at an early stage, the development of the platform is supplemented by the preceding implementation as a system model.



Hardware Security

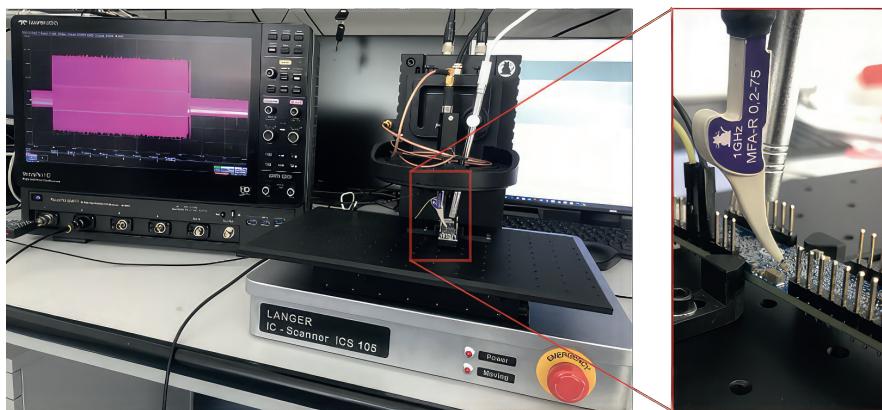
Die Arbeitsgruppe Hardware Security untersucht die Resistenz von in Hardware-implementierten kryptographischen Algorithmen gegen physikalische Angriffe, mit Fokus auf horizontale Seitenkanalangriffe sowie auf lokalisierte optische Fehlerinjektionen. Das Ziel der Untersuchungen ist es, in Zukunft ein automatisiertes Design-Tool entwickeln zu können, das eine Implementierung von Schaltungen mit einer hohen Resistenz gegen viele Angriffe ermöglicht.

Untersuchungen der Resistenz unterschiedlicher IHP-Beschleuniger für Elliptische-Kurven-Kryptographie gegen horizontale Seitenkanalangriffe haben gezeigt, dass die weltweit bekannten Regularity- und Atomicity-Prinzipien keinen ausreichenden Schutz bieten. Außerdem zeigen die

Hardware Security

The Hardware Security working group investigates the resistance of hardware implementations of cryptographic designs against physical attacks, focusing on horizontal side-channel analysis (SCA) attacks as well as localised optical Fault Injection (FI) attacks. The long-term goal of the investigations is to develop an automated design tool that will enable to implement cryptographic circuits which are highly resistant to a broad spectrum of physical attacks.

Investigations of the resistance of different IHP accelerators for Elliptic Curve Cryptography against horizontal SCA attacks have shown that the worldwide known regularity and atomicity countermeasure principles are not effective against single-trace attacks. In addition, the results of the



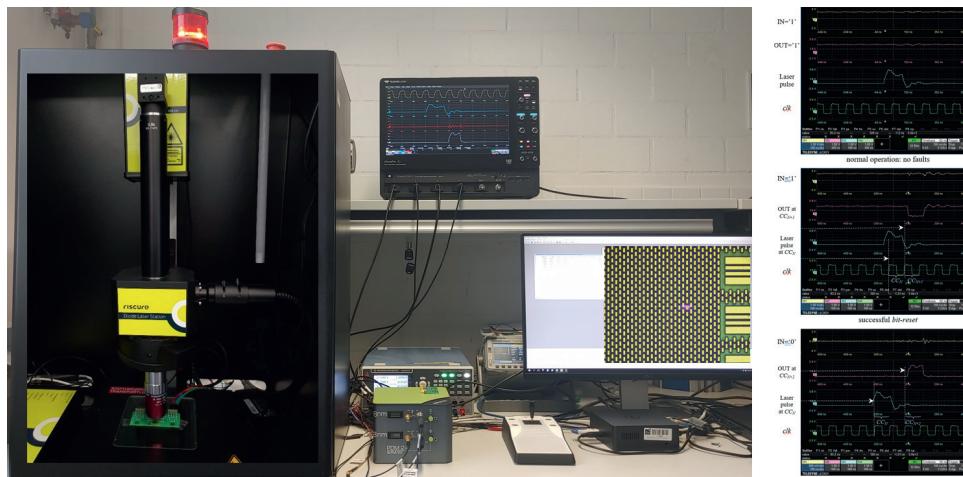
Horizontale Adressbit-Seitenkanalanalyse-Angriffe gegen kryptografische Beschleuniger
Horizontal address-bit side-channel analysis attacks against cryptographic accelerators

Ergebnisse der Untersuchungen, dass die Resistenz kryptografischer Designs nicht nur von der Technologie des Chip-Herstellers, sondern auch von der verwendeten Bibliothek der logischen Gatter abhängig ist. Im Bereich von lokalisierter Fehlerinjektion mittels eines Lasers wurden IHP-radiation-tolerant-TMR-Register untersucht. Unterschiedliche transiente Fehler wurden erfolgreich in die Register injiziert, was die Manipulierbarkeit der TMR-Register demonstriert.

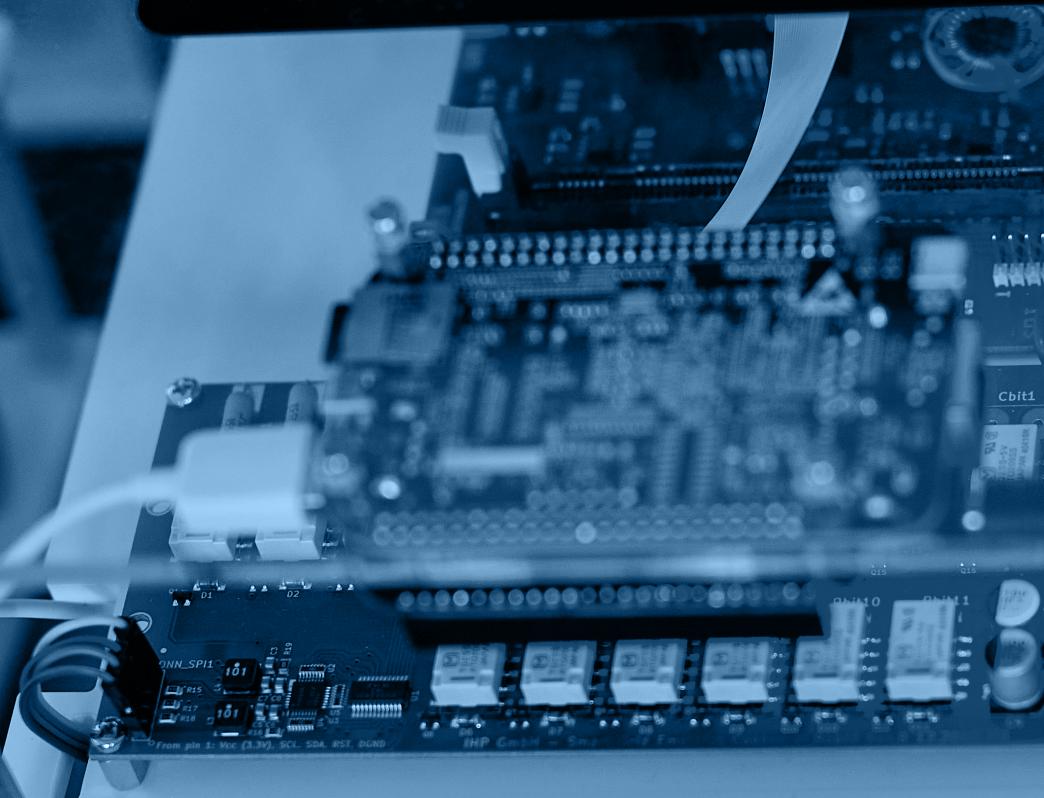
Die gewonnenen Kenntnisse sind Schritte zum Sammeln, Analysieren, Überprüfen und Systematisieren grundlegender Erkenntnisse sowie von „Teillösungen“, als Basis für eine Designmethodik zum Entwurf manipulationssicherer Systeme. Einige Ideen zur Erhöhung der Resistenz kryptografischer Schaltungen, die besonders geeignet sind, um Maßnahmen gegen ein breites Spektrum physikalischer Angriffe zu entwickeln, wurden in einem IHP-Patent Ende 2022 beschrieben. Basierend auf den patentierten Ideen wird die Möglichkeit der Integration der gewonnenen Kenntnisse in den Designflow untersucht.

investigations show that the resistance of cryptographic designs depends on the applied semiconductor manufacturing process as well as on the logic gate libraries. In the area of localised laser FI attacks, IHP radiation-tolerant TMR registers were investigated. Different transient faults were experimentally injected into the registers, demonstrating the sensitivity of the TMR registers to manipulations.

The knowledge gained are steps in building the basis for the design methodology of engineering resistant systems. Some ideas for increasing the resistance of cryptographic circuits, which are suitable for developing countermeasures against different physical attacks, were described in an IHP patent at the end of 2022. Based on the patented ideas, a way to integrate single countermeasures into Designflow may be found.

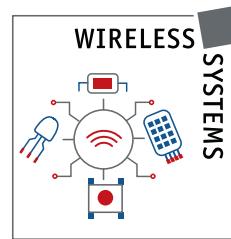


Erfolgreicher FI-Angriff auf ein strahlungstolerantes TMR-Schieberegister des IHP
Successful FI attack against an IHP radiation-tolerant TMR shift register



Drahtlose Systeme und Anwendungen

Wireless Systems and Applications



Das Forschungsprogramm Drahtlose Systeme und Anwendungen untersucht individuelle Lösungen, Konzepte, Methodiken und Werkzeuge zur Entwicklung komplexer resilenter Cyber-Physischer Systeme von Systemen (CPSoS). Dabei wird ein holistischer Ansatz verfolgt, dem intrinsisch eine extrem hohe Komplexität bei der Untersuchung und Realisierung von Lösungen inne wohnt. Es müssen hier sowohl Hardware- als auch Softwareansätze inklusive ihrer Abhängigkeiten berücksichtigt werden. Im Detail werden Fragestellungen zu den Themen IT-Sicherheit, Zuverlässigkeit, Resilienz und Künstliche Intelligenz untersucht. Dabei liegt der Fokus im Rahmen komplexer CPSoS wie Edge/Fog/Cloudsystemen auf ressourcenbeschränkten Systemen, bei denen Aspekte wie Energieeffizienz und Datensparsamkeit von besonderer Bedeutung sind. Diese Untersuchungen werden in vier Arbeitsgruppen durchgeführt.

Die Entwicklung generell anwendbarer Prinzipien wird dadurch unterstützt, dass unterschiedliche Anwendungsbereiche, wie das Internet der Dinge (IoT), E-Health, Industrie 4.0, Landwirtschaft 4.0, Smart Grid, Smart City oder Umweltmonitoring, nach deren Anforderungen untersucht werden. Diese Anwendungsbereiche stellen unterschiedliche Anforderungen an die zu entwickelnden Lösungen und müssen deswegen individuell betrachtet werden. Damit können universelle aber konfigurierbare, anpassbare Lösungen entwickelt werden.

Die Arbeiten wurden in 17 drittmittelfinanzierten Projekten durchgeführt und konnten, trotz der auch 2022 teilweise noch geltenden pandemiebedingten Einschränkungen, dank des herausragenden Engagements der Mitarbeitenden erfolgreich durchgeführt werden.

Im Jahr 2022 wurden die hervorragenden Kenntnisse im Bereich der Systementwicklung für die Realisierung komplexer Demonstratoren (Fast-Gait, HyPhox, Neutronics, Permittivity Sensing Device) mit den anderen Abteilungen des IHP genutzt. Im Rahmen des Programms werden zwei Joint Labs betrieben: eines mit der Brandenburgischen Technischen Universität Cottbus-Senftenberg und eines mit der Universität Zielona Góra, Polen.

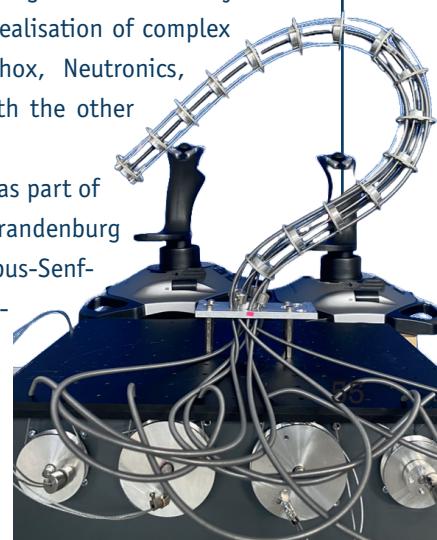
The Wireless Systems and Applications programme investigates individual solutions, concepts, methodologies, and tools for the development of complex resilient Cyber-Physical Systems of Systems (CPSoS). A holistic approach is taken, which intrinsically involves an extremely high level of complexity in the investigation and realisation of solutions. Both hardware and software approaches, including their interdependencies, must be taken into account. In detail, questions on the topics of IT security, reliability, resilience and artificial intelligence are examined. In the context of complex CPSoS such as edge/fog/cloud systems, the focus is on resource-constrained systems where aspects such as energy efficiency and data economy are of particular importance. These investigations are carried out in four working groups.

The development of generally applicable principles is supported by the fact that different application areas, such as the Internet of Things (IoT), e-health, Industry 4.0, Agriculture 4.0, Smart Grid, Smart City or environmental monitoring, are examined according to their requirements. These application areas place different requirements on the solutions to be developed and must therefore be considered individually. In this way, universal but configurable, adaptable solutions can be developed.

The work was carried out in 17 externally funded projects and was successfully completed despite the pandemic-related restrictions that still partially applied in 2022, thanks to the outstanding commitment of the employees.

In 2022, the excellent knowledge in the field of system development was used for the realisation of complex demonstrators (Fast-Gait, HyPhox, Neutronics, Permittivity Sensing Device) with the other departments of IHP.

Two Joint Labs are operated as part of the programme: one with the Brandenburg University of Technology Cottbus-Senftenberg and one with the University of Zielona Góra, Poland.



Sensornetzwerke und Middleware-Plattformen

Das Ziel dieser Gruppe ist die Untersuchung von Daten austausch, Verarbeitungskonzepten und Entwicklung von Middleware-Plattformen für drahtlose Sensornetze, IoT oder allgemeiner CPSoS. Hierbei werden Aspekte wie Zuverlässigkeit und Verfügbarkeit der Netzwerkverbindungen, Energieeffizienz und Datenkonsistenz untersucht. Um ein Höchstmaß an Adaptierbarkeit zu erreichen, werden konfigurierbare Hardware- und Softwarekomponenten, Methodiken sowie Werkzeuge untersucht und entwickelt.

Digitale Systeme werden ein immer wichtigerer Aspekt für unser Leben. Drahtlose Sensornetze (WSN) sind ein wichtiger Bestandteil verteilter Mess- und Steuersysteme. Diese Netzwerke bestehen aus kostengünstigen Komponenten mit beschränkten Ressourcen. Sie nehmen eine spannende Entwicklung mit dem Potential, einen signifikant positiven Einfluss auf jeden Aspekt unseres Lebens zu erlangen. Mit dem Aufkommen des Future Internet oder des Internet of Things (IoT) werden drahtlose Sensornetze zu einem wesentlichen Bestandteil des Internets. Neben den relativ bekannten Anwendungen im Bereich des Umweltmonitorings, gewinnen Anwendungsfelder wie Smart City, Smart Grid und Fabrik automatisierung kontinuierlich an Bedeutung. In diesen Anwendungsgebieten werden drahtlose Sensornetze immer stärker als wichtiger Teil der Lösung für die Prozessoptimierung betrachtet. Im Bereich des Heimatschutzes (Homeland Security) werden drahtlose Sensornetze als ein potentielles Mittel zur Überwachung von kritischen Infrastrukturen, wie Stromleitungen, Pipelines etc. angesehen. Ein weiteres wesentliches Anwendungsgebiet sind körpernahe Funknetzwerke in den Bereichen Telemedizin und Telerehabilitation.

Im Rahmen der INTERREG-Förderung werden aktuell die Projekte SmartRiver und SpaceRegion durchgeführt. Letzteres dient der Vernetzung akademischer und industrieller Partner auf deutscher und polnischer Seite und hat sich zusätzlich zum Ziel gesetzt, robuste, also für Raumfahrtmissionen taugliche, Lösungen zu entwickeln. Im Projekt SmartRiver wird eine datenzentrische Middleware Plattform für Smart-City-Anwendungen entwickelt. Darüber hinaus werden Lösungen für unterschiedliche Umweltmonitoring-Sensornetzwerk-Anwendungen, wie z. B. Hochwasserschutz, Dürren monitoring und Luftqualitätsmonitoring, untersucht. Es wurden die Spezifikationen für die Messstationen (Soft- und Hardware) festgelegt und erste Komponenten erfolg-

Sensor Networks and Middleware Platforms

The aim of this group is to investigate data exchange and processing concepts and to develop middleware platforms for wireless sensor networks, IoT or more general CPSoS. Aspects such as reliability and availability of network connections, energy efficiency and data consistency are investigated. In order to achieve the highest degree of adaptability, configurable hardware and software components as well as methodologies and tools are investigated and developed.

Digital systems are becoming an increasingly important aspect of our lives and Wireless Sensor Networks (WSNs) are an important component of distributed measurement and control systems. These networks consist of low-cost components with limited resources. They are undergoing an exciting development with the potential to have a significant positive impact on every aspect of our lives. With the emergence of the Future Internet or the Internet of Things (IoT), wireless sensor networks are becoming an essential part of the internet. In addition to the relatively well-known applications in the field of environmental monitoring, application fields such as smart city, smart grid and factory automation are continuously gaining importance. In these application areas, wireless sensor networks are increasingly being considered as an important part of the solution for process optimisation. In the field of Homeland Security wireless sensor networks are seen as potential means for the monitoring of critical infrastructure, such as power supply lines, pipelines, etc. Another major application area is body-worn wireless networks in the fields of telemedicine and telerehabilitation.

The projects SmartRiver and SpaceRegion are currently being carried out within the framework of INTERREG funding. The latter serves to network academic and industrial partners on the German and Polish sides and has also set itself the goal of developing robust solutions, i.e. solutions suitable for space missions. In the SmartRiver project, a data-centric middleware platform for smart city applications is being developed. Furthermore, solutions for different environmental monitoring sensor network applications, such as flood protection, drought monitoring, air quality monitoring, are being investigated. The specifications for the measuring stations (software and hardware) have been defined and the first components have been successfully realised. These are now being integrated, tested and will soon be

reich realisiert. Diese werden jetzt integriert, getestet und sollen demnächst in größeren Stückzahlen gefertigt und ausgebracht werden. Das Projekt soll eine Grundlage für die Realisierung einer Smart-City-Plattform bereitstellen. Hierfür werden Methoden für Datenhaltung und -verarbeitung untersucht und entwickelt. Die smartDSM Middleware ist die Hauptkomponente dieser Lösung.

In dem BMBF-Projekt AMMOD sollen Messstationen für Biodiversität entwickelt werden. Die Aufgaben hier sind verbunden mit der Energieversorgung der Messstationen, Energiemonitoring und -management. Die Energieflussensorik wird entwickelt und es wird an Softwarelösungen, die anhand der Messungen eine Vorhersage der verfügbaren Energiemenge machen, gearbeitet. Die Basisstation soll auch eine Variante der smartDSM Middleware beinhalten, um die Messdaten und Parameter zu speichern und deren Verarbeitung zu ermöglichen.

Die smartDSM Middleware wurde ursprünglich in dem EU-FP7-Projekt e-balance entwickelt. Sie wird in dem Folgeprojekt ebalance-plus eingesetzt und weiter als die Datenaustauschplattform für Energiemanagement in Smart-Grid-Netzen entwickelt. Das EU-H2020-Projekt ebalance-plus soll weitere Lösungen für das Energiemanagement auf dieser Basis entwerfen. Diese Lösungen sollen die energetische Flexibilität und Resilienz unterstützen. Zusammen mit den Projektpartnern entwickeln wir eine Energie-Management-Plattform auf Basis der smartDSM Middleware. Die Lösungen werden in vier Demonstratoren evaluiert.

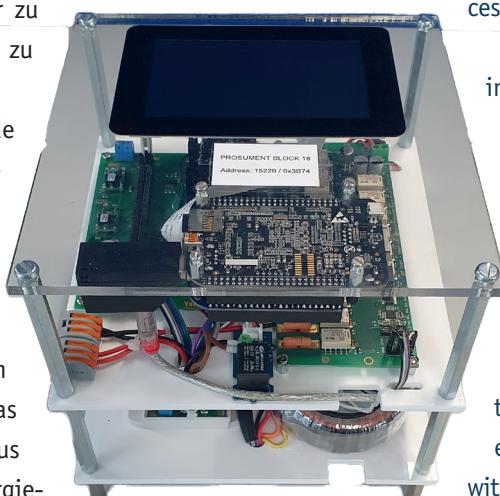
Im Projekt Digital Agricultural Knowledge and Information System (DAKIS) wurden zwei Sensorplattformen zur Erfassung von meteorologischen Parametern (Lufttemperatur, -feuchtigkeit und -druck, UV-Index, Sonnenscheindauer, Windrichtung/-geschwindigkeit, Niederschlag) sowie der Bodenfeuchtigkeit entwickelt. In 2022 wurden an drei Standorten in Brandenburg (Müncheberg, Löwenberger Land, Mühlenbecker Land) drahtlose Sensornetze mit insgesamt 52 Sensorknoten auf Grünland- sowie Agroforstflächen installiert, die momentan praktisch erprobt werden und Sensordaten erheben. An zwei Standorten wurden dafür insgesamt 66 Bodenfeuchtigkeitssensoren in unterschiedli-

manufactured and deployed in larger quantities. The project is intended to provide a basis for the realisation of a smart city platform. For this purpose, methods for data management and processing are being investigated and developed. The smartDSM middleware is the main component of this solution.

In the BMBF project AMMOD, measuring stations for biodiversity are to be developed. Our tasks in the project are connected with the energy supply of the measuring stations and energy monitoring and management. We developed energy flow sensor technology for this and are working on software solutions that use the measurements to predict the amount of energy available. The base station will also include a variant of the smartDSM middleware to store the measurement data and parameters and to enable their processing.

The smartDSM middleware was originally developed in the EU FP7 project e-balance. It will be used in the follow-up project ebalance-plus and further developed as the data exchange platform for energy management in smart grid networks. The EU-H2020 project ebalance-plus will design further solutions for energy management on this basis. These solutions should support energy flexibility and resilience. Together with the project partners, an energy management platform based on the smartDSM middleware is being developed. The solutions will be evaluated in four demonstrators.

In the Digital Agricultural Knowledge and Information System (DAKIS) project, two sensor platforms were developed to record meteorological parameters (air temperature, humidity and pressure, UV index, sunshine duration, wind direction/speed, precipitation) and soil moisture. In 2022, wireless sensor networks with a total of 52 sensor nodes were installed on grassland and agroforestry areas at three locations in Brandenburg (Müncheberg, Löwenberger Land, Mühlenbecker Land), which are currently being tested in practice and collecting sensor data. At two locations, a total of 66 soil moisture sensors were installed at different depths in the test fields. Parallel to the hardware, software was developed to reliably transfer sensor data from the sensors in



Auf dem Bild Prosumer-Block für smartDSM
In the picture Prosumer block for smartDSM

chen Tiefen in die Testfelder eingebracht. Parallel zur Hardware wurde Software entwickelt, um Sensordaten zuverlässig von den Sensoren im Feld über lokale Gateway-Knoten und das NarrowBand-IoT-Mobilfunknetz in eine Datenbank zu übertragen, über ein webserverbasiertes Dashboard zu visualisieren und zu überwachen.

Elastic Computing

Das Ziel dieser Gruppe ist es, eine Architektur sowie ausgewählte Lösungen zu entwickeln, die es komplexen verteilten Systemen ermöglichen soll, ihr Verhalten an Veränderungen, z. B. der Bandbreite etc., anzupassen. KI-basierte Methoden sollen zur Vorhersage der künftigen Netzwerk- und Rechenauslastung, potentiellen Störungen, Überlastungen und Angriffen genutzt werden. Das Ziel ist es, z. B. den Ort der Datenverarbeitung im Voraus zu adaptieren, also schon bevor potentielle Probleme auftreten. So kann Quality of Service auch in höchstdynamischen Szenarien sichergestellt werden.

Im Projekt zUCKERrübe wird seit Mai 2021 untersucht, ob mithilfe von Drohnen und KI-gestützten Bilderkennungsverfahren Zuckerrüben von Beikräutern unterschieden und die Beikräuter anschließend mit Hilfe von Robotern mechanisch entfernt werden können. Erste Drohnenflüge über dem Testfeld konnten bereits durchgeführt und das Bildmaterial von Pflanzen gesammelt werden. Im Jahr 2022 wurde Bildmaterial zu verschiedenen Saisonzeiten gesammelt, unter anderem um die Frage zu beantworten, in welchen Wachstumsphasen KI-Algorithmen Zuckerrüben überhaupt von Beikräutern unterscheiden können, nämlich dann, wenn die Pflanzen nicht zu klein und nicht zu groß sind.

Im Projekt KISS_KI werden KI-Methoden für die Realisierung von Intrusion Detection Systems untersucht. Eine der wissenschaftlichen Fragestellungen ist, ob KI-Methoden mit wenigen Trainingsdaten eine ausreichend gute Erkennung von bekannten und auch bisher unbekannten Angriffen erreichen können. Mithilfe von öffentlich verfügbaren SWAT-Daten der Universität Singapur sowie Datensätzen aus dem Projektdemonstrator wurden Untersuchungen von KI-Methoden zur Anomalieerkennung durchgeführt. Im nächsten

Schritt werden wir die minimal notwendige Datenmenge zur Erkennung verschiedener Anomalien und Angriffe in Wasserwerken untersuchen.

Im Projekt Fast-Gait soll „freezing of gait“ (FoG) bei Parkinson-Patienten so frühzeitig erkannt werden, dass ein

the field via local gateway nodes and the NarrowBand IoT mobile network to a database and to visualise and monitor it via a web server-based dashboard.

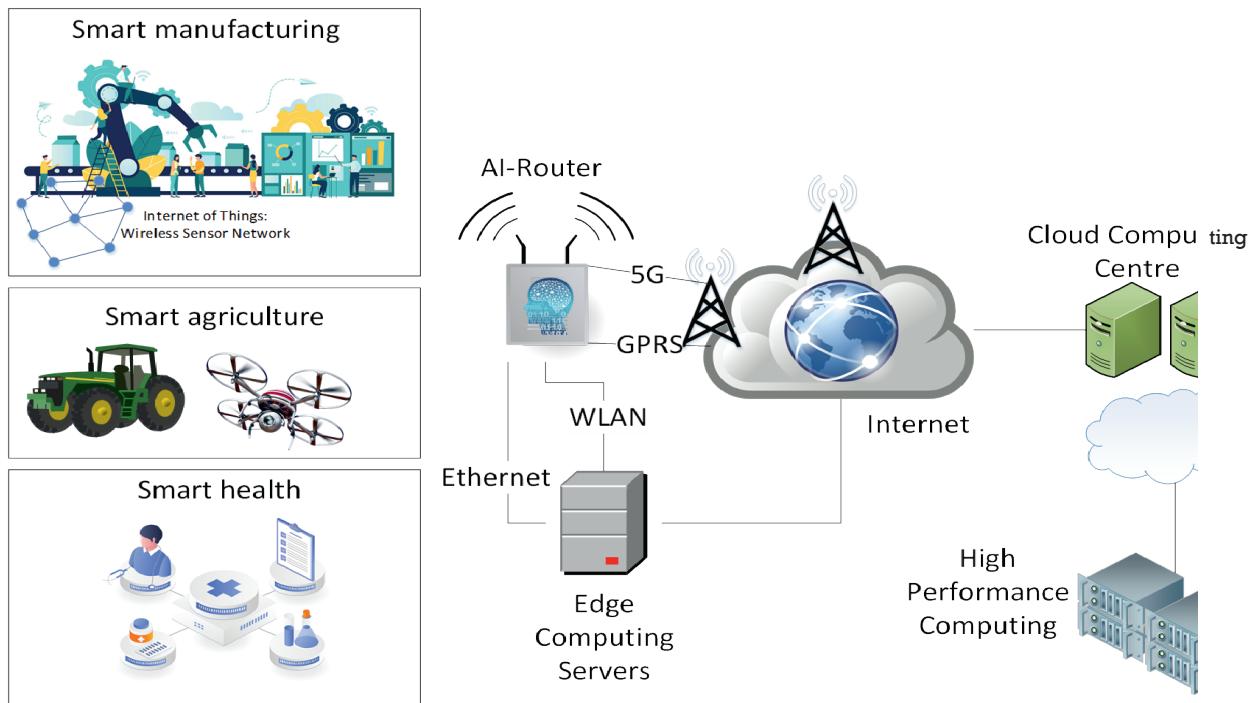
Elastic Computing

The aim of this group is to develop an architecture and selected solutions that will enable complex distributed systems to adapt their behavior to changes in e.g. bandwidth etc. AI-based methods will be used to predict the behavior of distributed systems. AI-based methods will be used to predict future network and computing load, potential failures, congestion and attacks. The aim is, for example, to adapt the location of data processing in advance, i.e. before potential problems occur. In this way, quality of service can be ensured even in highly dynamic scenarios.

Since May 2021, the zUCKERrübe project has been investigating whether drones and AI-supported image recognition methods can be used to distinguish sugar beet from weeds and then mechanically remove the weeds with the help of robots. The first drone flights over the test field have already been carried out and the image material of plants collected. In 2022, image material was collected at different times of the season, among other things to answer the question in which growth phases AI algorithms can distinguish sugar beet from weeds at all, namely when the plants are not too small and not too large.

In the KISS_KI project, AI methods are being investigated for the realisation of Intrusion Detection Systems. One of the scientific questions is whether AI methods can achieve sufficiently good detection of known and also previously unknown attacks with a small amount of training data. Using publicly available SWAT data from the University of Singapore as well as datasets from the project demonstrator, investigations of AI methods for anomaly detection were conducted. In the next step, we will investigate the minimum amount of data required to detect various anomalies and attacks in waterworks.

In the Fast-Gait project, the aim is to detect "freezing of gait" (FoG) in Parkinson's patients so early that a possible fall can still be prevented by triggering a trigger signal. This goal was achieved in 2022. For this purpose, a portable sensor node was developed that patients can wear on their



Aktuelle Anwendungsarchitekturen umfassen IoT- (links), Edge- (Mitte) und Cloud-Ressourcen (rechts)
Current application architectures include IoT (left), Edge (middle), and Cloud (right) resources

möglicher Sturz durch Auslösen eines Triggersignals noch verhindert werden kann. Im Jahr 2022 konnte dieses Ziel erreicht werden. Hierzu wurde ein tragbarer Sensorknoten entwickelt, den Patienten am Unterschenkel tragen können. In diesem Gerät erfolgt die Erkennung des FoG mit Hilfe eines eigens hierfür trainierten und auf ein Coral Mini Board portiertes neuronales Netz, das die Erkennung in nur 35 Millisekunden leistet. So bleibt ausreichend Zeit, das Triggersignal auszulösen. Experimente mit Patienten des Projektpartners Schmieder Kliniken haben die Effektivität der Lösung gezeigt.

Security Engineering

Das Ziel der Arbeitsgruppe ist die Untersuchung und Umsetzung von Methoden und Werkzeugen, mit denen „Security by Design“ für Cyber-Physical Systems of Systems (CPSoS) erreicht werden kann. Die wesentlichen Herausforderungen sind hierbei die beschränkten Ressourcen eines Großteils der Geräte, ihre Verteiltheit und die Komplexität der Angriffe.

Im Projekt Morfeus wurde die genaue Funktionsweise von ROP-Angriffen für die Xtensa-Architektur untersucht. Die Umsetzbarkeit von ROP-Angriffen für den Xtensa core sowie ein Gadget-Katalog für die Xtensa windowed ABI

lower leg. In this device, the FoG is detected with the help of a neural network specially trained for this purpose and ported to a Coral Mini Board, which performs the detection in only 35 milliseconds. This leaves enough time to trigger the trigger signal. Experiments with patients of the project partner Schmieder Kliniken have shown the effectiveness of the solution.

Security Engineering

The aim of the working group is the investigation and implementation of methods and tools with which "Security by Design" can be achieved for Cyber Physical Systems of Systems (CPSoS). The main challenges here are the limited resources of a large part of the devices, their distributed nature and the complexity of the attacks.

In the project Morfeus, the exact functionality of ROP attacks for the Xtensa architecture was investigated. The feasibility of ROP attacks for the Xtensa core, as well as a gadget catalog for the Xtensa windowed ABI were success-

konnten erfolgreich gezeigt und hochkarätig veröffentlicht werden. Während der Untersuchungen wurde außerdem eine Schwachstelle für den Xtensa-LX-Prozessor entdeckt und veröffentlicht. Die untersuchten Gegenmaßnahmen wurden gemeinsam mit der Hochschule Nordhausen veröffentlicht. Für die Erkennung von RoP mithilfe von Performance Countern wurde skalierbare Hardwareimplementierung für Support Vector Machines mit einem hardwarefreundlichen Kernel realisiert, was für one class SVMs so bisher noch nicht betrachtet wurde. Auch zu diesem Ansatz ist eine Veröffentlichung entstanden. Zusätzlich, zu den sechs im Jahr 2022 entstandenen Veröffentlichungen, wurde eine Masterarbeit in diesem Themenkomplex abgeschlossen.

Die starken und für die regionale Wirtschaft wichtigen Transferangebote zu den Themen IT-Sicherheit, DSGVO und Automatisierungssystemen wurden in den Projekten Mittelstand 4.0-Kompetenzzentrum Cottbus und Kompetenzzentrum IT-Sicherheit KITS sehr erfolgreich fortgeführt. Mit den Veranstaltungen des Mittelstand 4.0-Kompetenzzentrum Cottbus konnten im Jahr 2022 über 550 Teilnehmer erreicht werden. Die praxisnahen Ansätze des KITS wurden teilweise auch für die Lehre im Rahmen des Masterstudiengangs Cyber Security genutzt. Hieraus ist eine Veröffentlichung mit Studierenden des Studiengangs bei einer IEEE Konferenz entstanden. Weitere vier Veröffentlichungen sind im Rahmen der Untersuchungen zu möglichen Sicherheitslücken in Automatisierungssystemen am Beispiel der im KITS-Projekt verwendeten Fischertechnikanlage entstanden.

Zusätzlich zu den drittmitfinanzierten Arbeiten wurden Ansätze zur Realisierung verteilter Sicherheitsmechanismen in CPSoS mit eingeschränkten Ressourcen untersucht. Das Ziel ist, bei der Entwicklung der CPSoS IT-Sicherheitsmechanismen so zu verteilen, dass durch ihre Kooperation das gesamte System vollständig geschützt wird. Inspiriert ist diese Idee von ähnlichen Ansätzen in der Pflanzenwelt, in der Bäume Angriffe durch Fressfeinde chemisch kommunizieren, um so ihre Artgenossen über den Angriff zu informieren.

fully demonstrated and published in high quality. During the investigations, a vulnerability for the Xtensa LX processor was also discovered and published. The countermeasures investigated were published together with the Nordhausen University of Applied Sciences. For the detection of RoP with the help of performance counters, a scalable hardware implementation for Support Vector Machines with a hardware-friendly kernel was realised, which has not been considered for one-class SVMs before. A publication has also been written on this approach. In addition to the 6 publications produced in 2022, a master's thesis was completed in this subject area.

The strong transfer offers on the topics of IT security, DSGVO and automation systems, which are important for the regional economy, were continued very successfully in the projects Mittelstand 4.0-Kompetenzzentrum Cottbus and Kompetenzzentrum IT-Sicherheit KITS. The events of the Mittelstand 4.0 Competence Centre Cottbus were able to reach over 550 participants in 2022. The practical approaches of the KITS were also used in part for teaching as part of the Master's degree programme in Cyber Security. This has resulted in a publication with students of the course at an IEEE conference. A further 4 publications were produced as part of the investigations into possible security vulnerabilities in automation systems using the example of the Fischertechnik system used in the KITS project.

In addition to the externally funded work, approaches for the realisation of distributed security mechanisms in CPSoS with limited resources were investigated. The goal in developing CPSoS is to distribute IT security mechanisms in such a way that their cooperation fully protects the entire system. This idea is inspired by similar approaches in the plant world, where trees chemically communicate attacks by predators in order to inform their conspecifics of the attack.

Resilience Engineering

Ziel der Arbeitsgruppe ist es, Methoden und Werkzeuge zu entwickeln, die es ermöglichen, „Resilience by Design“ für Cyber Physical Systems of Systems (CPSoS) sicherzustellen. Die Herausforderung bei der Realisierung von Resilienz ist, dass ein technisches System dazu befähigt werden soll, intelligent auf planbare und nicht planbare Ereignisse zu reagieren, um die Funktionsfähigkeit des Systems in einem sicheren Bereich zu halten oder in diesen Bereich zurückzuführen.

Neben funktionalen Eigenschaften sind nichtfunktionale Eigenschaften wie IT-Sicherheit, Zuverlässigkeit und vor allem die Fähigkeit, Veränderungen des Systems zu erkennen, geeignete Maßnahmen zur Wiederherstellung der Funktionalität des Systems einzuleiten, essentiell für die Resilienz eines Systems. Wichtig hierfür ist insbesondere die Antizipation von Ereignissen, die die Funktionalität beeinträchtigen. Hierfür wurde ein Konzept zur Erkennung von verändertem Verhalten, z. B. aufgrund von Alterung von Hardwarekomponenten, untersucht. Ein Kernaspekt hierbei ist die Nutzung der Weibull-Verteilung für die Modellierung der Störungen. Dieser Ansatz kann rekursiv+izipation möglicher Störungen, um auf diese präventiv reagieren zu können. Um geeignet gerade auf nicht vorhergesehene Störungen reagieren zu können, müssen technische Systeme dazu befähigt werden, eigene „Ideen“ zu entwickeln. Der hier verfolgte Ansatz ist inspiriert von Oktopussen, die über eine „verteilte Intelligenz“ in ihrem Körper verfügen und selbstständig Neues erlernen können, also quasi Dinge erfinden. Für weitere Untersuchungen wurde ein Demonstrator realisiert, mit dem Ansätze der verteilten Intelligenz und des Lernens untersucht werden sollen.

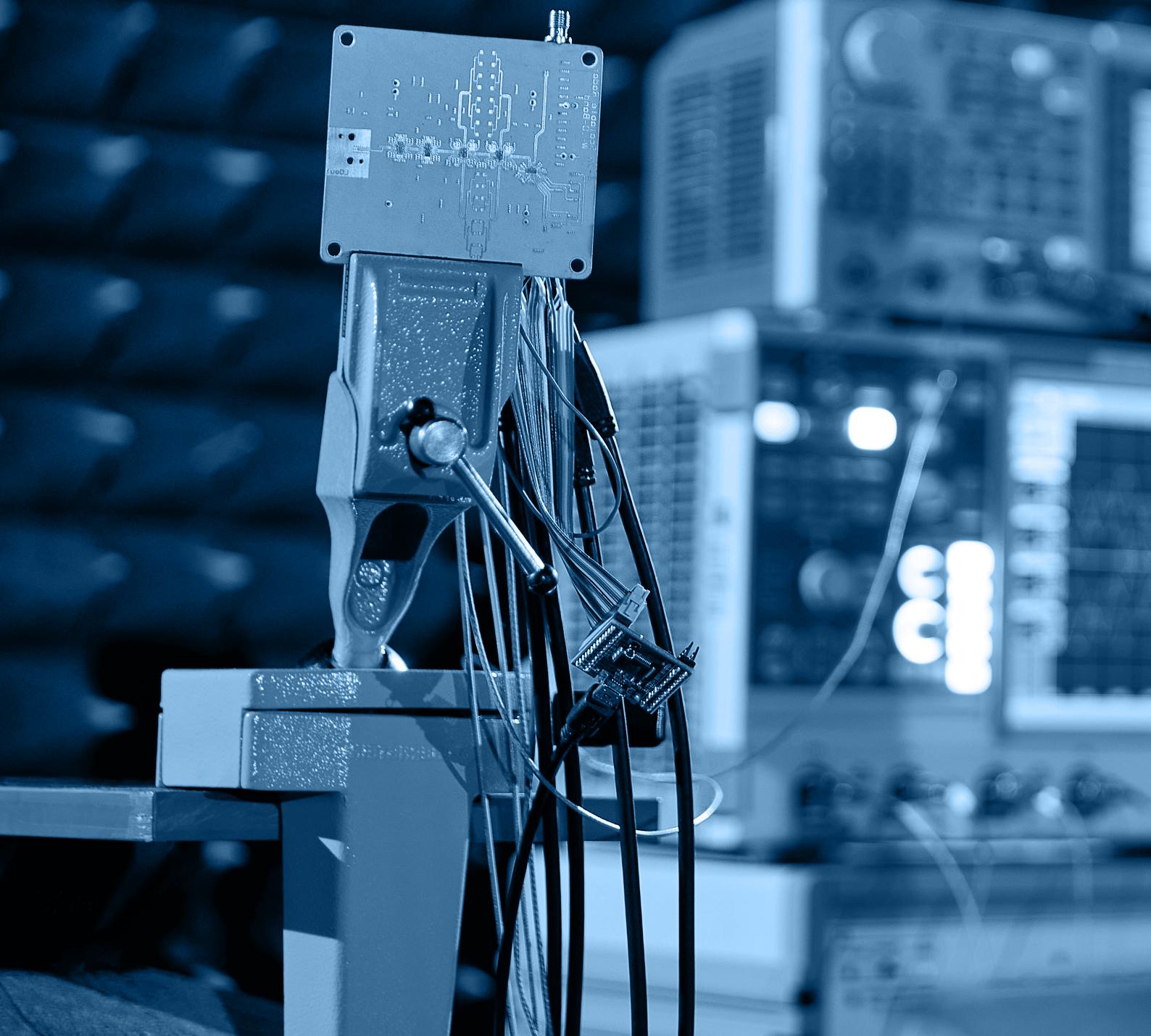
Resilience Engineering

The aim of the working group is to develop methods and tools that enable "Resilience by Design" for Cyber Physical Systems of Systems (CPSoS). The challenge in realizing resilience is to enable a technical system to react intelligently to predictable and unpredictable events in order to maintain the system's functionality in a safe range or to return it to this range.

In addition to functional properties, non-functional properties such as IT security, reliability and, above all, the ability to recognize changes in the system and initiate suitable measures to restore the system's functionality are essential for the resilience of a system. The anticipation of events that impair functionality is particularly important for this. For this purpose, a concept for the detection of changed behavior, e.g. due to ageing of hardware components, was investigated. A core aspect here is the use of the Weibull distribution for modelling the disturbances. This approach can be applied recursively to all subsystems and serves to anticipate possible faults in order to be able to react to them preventively. In order to be able to react appropriately to unforeseen disturbances, technical systems must be enabled to develop their own "ideas". The approach pursued here is inspired by octopuses, which have a „distributed intelligence“ in their bodies and can learn new things independently, i.e. they virtually invent things. For further investigations, a demonstrator was realized with which approaches of distributed intelligence and learning are to be examined.

AUSGEWÄHLTE PROJEKTE

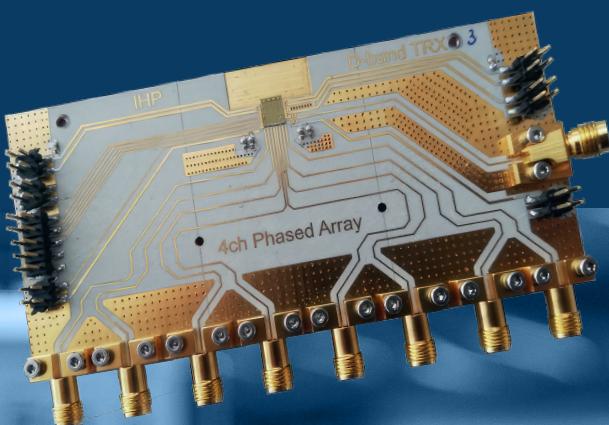
SELECTED PROJECTS



Das IHP ist ein zuverlässiger und renommierter Partner bei Forschungsprojekten in den Bereichen Mikroelektronik und Informationstechnologie. Die eng abgestimmte Zusammenarbeit der IHP-Abteilungen ermöglicht es dem IHP, wichtige Beiträge zu aktuellen und zukünftigen gesellschaftlichen Herausforderungen wie Gesundheit, Sicherheit, Mobilität, Nachhaltigkeit, 5G und darüber hinaus, Industrie und Landwirtschaft zu leisten.

Rund 180 Wissenschaftlerinnen und Wissenschaftler, die von technischen und administrativen Abteilungen unterstützt werden, arbeiteten 2022 an 99 Projekten mit einem Gesamtbudget des IHP von 79 Millionen Euro. In diesen Projekten arbeitete das IHP mit insgesamt 455 Partnern (darunter 325 Forschungspartner, inklusive 74 Universitäten) aus 39 Ländern zusammen. Die durchschnittliche Dauer eines Forschungsprojekts beträgt 36 Monate. Das größte Konsortium, an dem das IHP im Jahr 2022 beteiligt war, war das 6G-RIC-Projekt mit 20 Partnern und 40 assoziierten Partnern. Das Budget beträgt 70 Millionen Euro, die Laufzeit 4 Jahre.

IHP is a reliable and reputable partner in scientific research projects in the fields of microelectronics and information technology. The closely coordinated collaboration of the departments of materials research, technology, circuit design, system architecture and wireless systems with their core competencies results in vertically optimized solutions. These competencies enable IHP to make significant contributions to current and future societal challenges such as health, security, mobility, sustainability, 5G and beyond, industry and agriculture. Approximately 180 scientists supported by technical and administrative departments worked on 99 projects in 2022 with a total budget for IHP of €79 million. In these projects, IHP collaborated with a total of 455 partners (among them 325 research partners, including 74 universities) from 39 countries. The average duration of a research project is 36 months. The largest consortium in which IHP participated in 2022 was the 6G-RIC project, with 20 partners and 40 associated partners and budget of €70 million over 4 years.



Ein 2D-Isolatormaterial für zukünftige mikroelektronische Bauelemente

A 2D Insulator Material for Future Microelectronic Devices

Als zweidimensionale (2D) Materialien werden jene Stoffe bezeichnet, die nur in zwei Raumrichtungen kovalente Bindungen zwischen ihren Atomen ausbilden. Diese monoatomaren Schichten werden dann in der dritten Dimension von schwachen van-der-Waals-Bindungen zusammengehalten. Der bekannteste Vertreter dieser Materialgruppe ist Graphen, eine einzelne Schicht im Honigwabenmuster angeordneten Kohlenstoffs (Abb. 1a) mit einer extrem hohen Elektronenbeweglichkeit. In der Vergangenheit wurde am IHP ein Prozess entwickelt, um hochqualitatives Graphen auf 200-mm-Germaniumsubstraten zu wachsen.

Graphen allein ergibt allerdings noch kein elektronisches Bauelement, es werden Isolatormaterialien benötigt, z. B. als Gate-Dielektrikum oder als Tunnelbarriere. Außerdem bedeutet die Integration von Graphen mit herkömmlichen 3D-Materialien zwangsläufig eine Verschlechterung seiner intrinsischen Eigenschaften: freie Bindungen an der Oberfläche der 3D-Materialien wechselwirken mit den Elektronen des Graphens und bewirken eine drastische Reduzierung der Beweglichkeit. Ein 2D-Isolatormaterial, naturgemäß ohne freie Bindungen, kann hier in Form einer Pufferschicht Abhilfe schaffen. Für alle diese Zwecke besonders geeignet erscheint hexagonales Boronnitrid (hBN), welches über eine zum Graphen analoge atomare Struktur verfügt (Abb. 1b), mit einer Bandlücke von ~6 eV, aber ein elektrischer Isolator ist. Ziel des EU-FLAG-ERA-Projektes 2DHetero ist die Entwicklung eines Wachstumsprozesses für hBN auf CMOS-kompatiblen Substraten sowie die Untersuchung relevanter Wachstumsmechanismen. Perspektivisch sollen hBN/Graphen/hBN-Heterostrukturen hergestellt werden, um die Beweglichkeit des Graphens zu erhalten, vgl. Abb. 1c. Das Konsortium besteht neben dem IHP aus dem IEMN in Frankreich und der Universität Namur in Belgien.

Die Verwendung von metallfreien Substraten ist eine Voraussetzung dafür, dass die gewachsenen Dünnfilme direkt in etablierte CMOS-Technologieprozesse integriert werden können. Herkömmliche Wachstumsprozesse für 2D-Materialien verwenden Metallfolien als Substrat, was den Vorteil hat, dass die katalytischen Eigenschaften dieser Materialien

Two-dimensional (2D) materials are substances forming covalent bonds between their atoms only in two dimensions. These monoatomic layers are then held together by weak van-der-Waals forces in the third dimension. The most prominent member of this class of materials is graphene, a single layer of carbon atoms in a honeycomb lattice (Fig. 1a), with extremely high electron mobility. In the past, a process to grow high-quality graphene on 200 mm germanium substrates has been developed at IHP.

However, one graphene layer does not make a device. Usually, insulator materials are needed as well, e.g. as a gate dielectric or tunnel barrier. Additionally, integration of graphene with conventional 3D materials inevitably leads to degradation of its intrinsic properties: Dangling bonds on the surface of the 3D material interact with the electrons of graphene and cause a drastic reduction of the electron mobility. A 2D insulator material, free of dangling bonds by nature, can alleviate this problem, if it is used as a buffer layer. For all of these applications, hexagonal boron nitride seems especially well suited. It has an atomic structure analogous to graphene (Fig. 1b), with a bandgap of ~6 eV, which makes it an insulator. The goal of the EU FLAG-ERA project 2DHetero is the development of a growth process for hBN on CMOS-compatible substrates, as well as the investigation of relevant growth mechanisms. Ultimately, hBN/graphene/hBN heterostructures are to be fabricated, in order to conserve the electron mobility of graphen (Fig. 1c). Apart from IHP, the consortium consists of IEMN in France and the University of Namur in Belgium.

The use of metal-free substrates is a requirement for direct integration of the grown hBN thin films into established CMOS technology processes. Conventional growth processes for 2D materials use metal foils, which has the advantage of being able to benefit from the catalytic properties of these materials. However, the metal cannot be removed completely in the subsequent transfer process, leaving residual contaminations which prevent the use of the transferred 2D films in a cleanroom environment. Due to its successful use

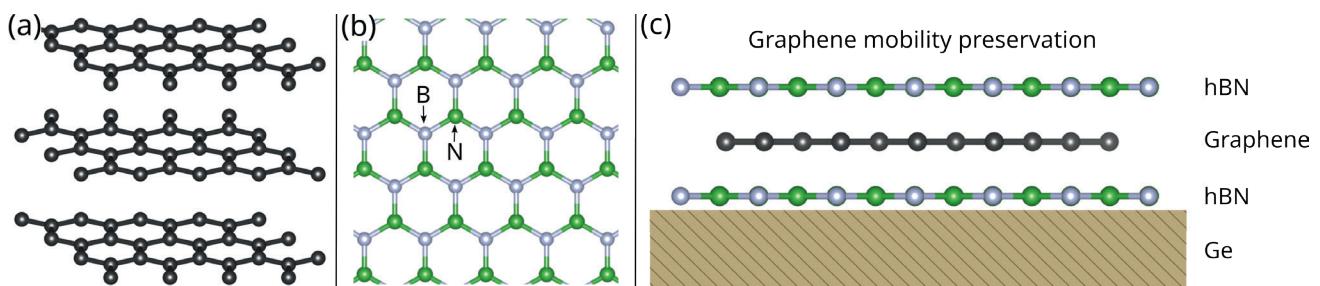


Abb. 1: (a) Honigwabenstruktur von Graphenschichten. (b) Atomare Struktur hexagonalen Bornitrids, analog zu Graphen. (c) Eine mögliche Anwendung von hBN-Dünnsschichten: als Schutzschicht für Graphen, zur Erhaltung dessen intrinsischer Elektronenbeweglichkeit.

Fig. 1: (a) Honeycomb structure of graphene layers. (b) Atomic structure of hexagonal boron nitride, analogous to graphene. (c) A potential application of hBN thin films: As a protection layer for graphene, to preserve its intrinsic electron mobility.

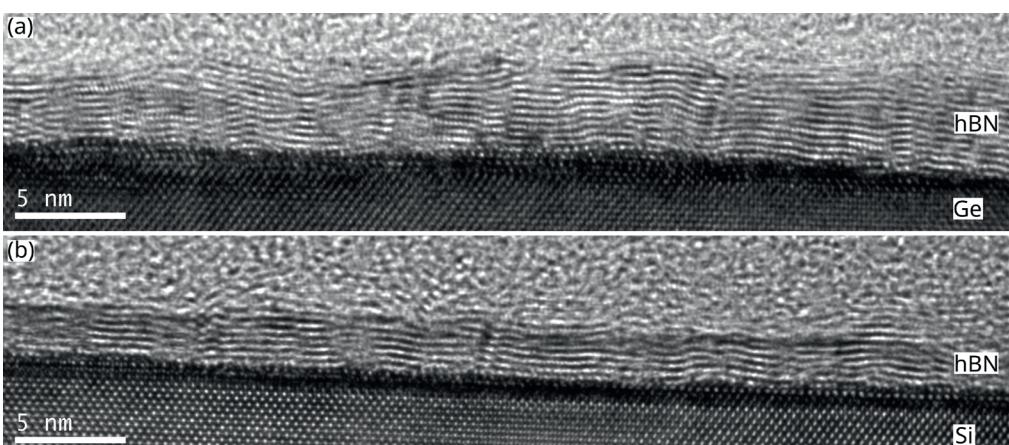


Abb. 2: TEM-Aufnahmen von hBN-Filmen, gewachsen auf (a) Ge(001)- und (b) Si(001)-Substraten.
Fig. 2: TEM images of hBN films, grown on (a) Ge(001) and (b) Si(001) substrates.

genutzt werden können. Allerdings hinterlässt das Metall im anschließenden Transferprozess Kontaminationen, die die Verwendung der separierten 2D-Filme in einer Reinraumumgebung unmöglich machen. Aufgrund der erfolgreichen Verwendung als Substratmaterial für Graphen wurde Ge als Substrat gewählt.

Erste Ergebnisse zeigten das Wachstum von vergleichsweise rauen ($R_{\text{RMS}} = 10 \text{ nm}$), nanokristallinen hBN-Schichten mit einer Dicke von etwa 50 nm. Durch Optimierung der Wachstumsparameter konnte die Schichtqualität wesentlich verbessert werden. Wie in Abb. 2a gezeigt, wachsen die hBN-Dünnschichten in Form vertikal gestapelter 2D-Lagen. Der Zwischenschichtabstand von 3,35 Å stimmt gut mit dem Literaturwert von 3,33 Å überein und die Rauheit wurde auf $R_{\text{RMS}} = 1,6 \text{ nm}$ verringert. Außerdem konnte der Wachstumsprozess auch auf Siliziumsubstraten demonstriert werden (Abb. 2b). Während sich die Wachstumsrate gegenüber Ge-Substraten etwa halbiert, kann von schärferen Grenzflächen und abermals reduzierter Rauheit ($R_{\text{RMS}} = 1 \text{ nm}$) profitiert werden.

as a substrate material for graphene growth, Ge was chosen as the substrate.

First results indicated the growth of relatively rough ($R_{\text{RMS}} = 10 \text{ nm}$), nanocrystalline hBN films with a thickness of approximately 50 nm. Optimisation of the growth parameters achieved considerable improvement of the film quality. As shown in Fig. 2a, the hBN thin films grow as vertical stacks of 2D layers. The interlayer distance is 3.35 Å, agreeing well with the literature value of 3.33 Å, and the roughness was reduced to $R_{\text{RMS}} = 1.6 \text{ nm}$. In addition, the growth process could be demonstrated on Si substrates as well, see Fig. 2b. While the growth rate is approximately halved compared to the case of Ge substrates, this provides sharper interfaces and a further reduced roughness ($R_{\text{RMS}} = 1 \text{ nm}$).

Beyond-5G Campus-Netzwerke mit multiplen drahtlosen Zugangstechnologien

Beyond 5G Private Networks Integrating Multiple Wireless Access Technologies

Mobilfunknetze der fünften Generation bieten neue Funktionen, die für viele Branchen und Unternehmen erforderlich sind. Darüber hinaus werden 5G-Geräte immer erschwinglicher und können von privaten Eigentümern bereitgestellt und betrieben werden, ohne dass ein Telekommunikationsanbieter erforderlich ist. Das IHP ist Partner im europäischen Forschungsprojekt 5G-CLARITY, das sich auf die Untersuchung von 5G und darüber hinausgehenden privaten Netzwerken konzentriert, die mehrere verschiedene drahtlose Zugangstechnologien integrieren.

Die entstehenden 5G-Netze bieten Fähigkeiten und Dienste, die versprechen, unter anderem zwei Anwendungsfälle zu revolutionieren, nämlich Industrie 4.0 und Konnektivität in öffentlichen Veranstaltungsorten. Industrie 4.0 ist ein Sektor, der stark von der Bereitstellung von 5G-Netzen profitieren wird, da Schlüsselfaktoren für eine fortschrittliche Fabrikautomatisierung bereitgestellt werden. Dies betrifft insbesondere Prozesse, die eine hohe Verfügbarkeit, Zuverlässigkeit, geringe Latenz, Sicherheit, Integrität, Wartbarkeit und Positionierung mit hoher Genauigkeit erfordern. Diese Anforderungen wurden von LTE oder den ersten 5G-Netzen nicht vollständig unterstützt, was zu einer vollständigen Abhängigkeit von kabelgebundenen Netzwerken führte. Beyond 5G-Netze werden mit niedriger Latenz und hoher Zuverlässigkeit als Kernparameter entwickelt. Dies wird eine wichtige Rolle in der Industrieautomatisierung spielen, indem neue Dienste und eine enorme Flexibilität ermöglicht werden, was zuvor mit kabelgebundenen Netzwerken nicht möglich war. Öffentliche Orte, wie Stadien, Museen oder Verkehrsknotenpunkte (z. B. Flughäfen, U-Bahnstationen), sind ein weiteres Anwendungsgebiet privater 5G-Netze. Diese Veranstaltungsorte erleben dichte Konzentrationen von Benutzern, die oft zusätzliche Dienste erfordern, wie Indoor-Positionierung, Video-Streaming, Virtual/Augmented Reality usw. Diese Dienste können anspruchsvoll sein und stellen oft kein tragfähiges Geschäftsmodell für einen Mobilfunknetzbetreiber dar. Dies liegt hauptsächlich daran, dass jeder Veranstaltungsort spezifische Anforderungen hat, die nicht auf andere Veranstaltungsorte anwendbar

Fifth generation mobile networks offer new capabilities that are required for many industries and enterprises. Additionally, 5G equipment is becoming more affordable and can be deployed and operated by private owners, without the need of a telecom provider. IHP is a partner in the European research project 5G-CLARITY which is focused on investigating 5G and private networks that go beyond and integrate multiple different wireless access technologies.

The emerging 5G networks offer capabilities and services that promise to revolutionise, among others, two applications, namely Industry 4.0 and connectivity in Public Venues. Industry 4.0 is a sector that will strongly benefit from the deployment of 5G networks, as key enablers for advanced factory automation are introduced, especially in processes requiring high availability, reliability, low latency, safety, integrity, maintainability, and positioning with high-accuracy and precision. These requirements were not completely supported by LTE or the first 5G networks, leading to a complete reliance on wired networks. Beyond 5G networks are being designed with low latency and high reliability as a core principle. This will play an important role in industry automation, by allowing new services and huge flexibility, previously not possible with wired networks. Public venues, including stadiums, museums or transportation hubs (e.g. airports, underground stations), are other targets of private 5G networks. These venues experience dense concentrations of users, many times requiring additional services, like indoor positioning, video streaming, Virtual/Augmented Reality etc., which can be challenging and not a viable business model for a mobile network operator. This is mainly due to the fact that each venue has specific requirements not applicable to other venues. The solution, in this case, is to deploy a private network to offer the services provided by the mobile network operator, together with specific services for the venue.

Within the 5G-CLARITY project a solution for multi-technology private networks was designed and developed. This solution adopts three different wireless access technologies including 5th generation new radio, Wi-Fi and Li-Fi, the lat-



Vertreter des Projektes 5G-CLARITY auf der EuCNC-Konferenz 2022
Representatives of 5G-CLARITY Project at EuCNC conference 2022

sind. Die Lösung besteht in diesem Fall darin, ein privates Netzwerk einzurichten, um die vom Mobilfunknetzbetreiber bereitgestellten Dienste zusammen mit spezifischen Diensten für den Veranstaltungsort anzubieten.

Im Rahmen des 5G-CLARITY-Projekts wurde eine Lösung für private Netzwerke mit mehreren Technologien entworfen und entwickelt. Diese Lösung verwendet drei verschiedene drahtlose Zugangstechnologien, darunter das neue Radio der 5. Generation, Wi-Fi und Li-Fi, wobei letzteres sichtbares Licht für die Datenübertragung verwendet. Darüber hinaus wurden im Rahmen dieses Projekts neue Dienste, wie die präzise Indoor-Ortung, entwickelt. Die präzise Positionierungsfunktion wurde in das private Netzwerk integriert, wobei die gleichen drahtlosen Zugangstechnologien verwendet wurden. Schließlich wurde zur Vereinfachung der privaten Netzwerkkonfiguration und -verwaltung ein Framework für maschinelles Lernen/Künstliche Intelligenz (ML/KI) entwickelt. Bei diesem Ansatz wird das Netzwerk von verschiedenen ML/KI-Algorithmen überwacht, konfiguriert und verwaltet, um die Netzwerkleistung zu maximieren und eine optimale Benutzererfahrung ohne menschliches Eingreifen zu bieten.

Der Beitrag des IHP im 5G-CLARITY-Projekt konzentrierte sich auf die Entwicklung eines Systems zur präzisen Indoor-Ortung sowie die Entwicklung eines Ortungsservers, der verschiedene Ortungssysteme in das private Netzwerk inte-

ter using visible light for data transmission. Additionally, new services like precise indoor positioning were developed within this project. The precise positioning functionality was integrated into the private network, using the same wireless access technologies. Finally, in order to simplify the private network configuration and management, a machine learning/artificial intelligence (ML/AI) framework was developed. With this approach, the network is monitored, configured and managed by different ML/AI algorithms in order to maximise the network performance and to offer optimal user experience without the need of human intervention.

The contribution of IHP in the 5G-CLARITY project focused on the development of a system for precise indoor positioning as well as the development of a positioning server that integrates different positioning systems in the private network. IHP developed two different indoor positioning systems, working at different carrier frequencies, namely sub-6 GHz and mmWave (60 GHz). The first system can be easily integrated into the next generation Wi-Fi networks and uses mature and inexpensive technology, while, at the same time, offering indoor positioning precision better than half a meter. The mmWave technology, on the other hand, offers higher precision in the order of centimeter/sub-centimeter, but it is associated with a higher deployment cost.

The technologies developed within the 5G-CLARITY project were demonstrated in a BOSCH factory in Aranjuez,

griert. Das IHP hat zwei verschiedene Indoor-Ortungssysteme entwickelt, die mit unterschiedlichen Trägerfrequenzen arbeiten, nämlich Sub-6-GHz und mmWave (60 GHz). Das erste System lässt sich einfach in die WLAN-Netzwerke der nächsten Generation integrieren und nutzt ausgereifte und kostengünstige Technologien, während es gleichzeitig eine Indoor-Ortungsgenauigkeit von mehr als einem halben Meter bietet. Die mmWave-Technologie hingegen bietet eine höhere Präzision in der Größenordnung von Zentimeter/Millimeter, ist jedoch mit höheren Bereitstellungskosten verbunden.

Die im Rahmen des 5G-CLARITY-Projekts entwickelten Technologien wurden in einer BOSCH-Fabrik in Aranjuez, Spanien (Anwendungsfall Industrie 4.0) und im M Shed Museum in Bristol, Großbritannien (Anwendungsfall öffentlicher Veranstaltungsort), demonstriert. Die vom IHP entwickelten Ortungstechnologien wurden im BOSCH-Werk zur Ortung eines im Werk eingesetzten fahrerlosen Transportfahrzeugs demonstriert. In dieser Demo wurde ein privates Netzwerk bereitgestellt, das eine zuverlässige drahtlose Datenübertragung sowie eine hochpräzise Positionierung bietet. Mit den entwickelten Positionierungstechnologien wurde eine hervorragende Präzision und Zuverlässigkeit erreicht.

Ausgehend von dieser Erfolgsgeschichte wird das IHP die Entwicklung drahtloser präziser Positionierungstechnologien für die Integration in zukünftige drahtlose Datenübertragungsnetzwerke fortsetzen.

Spain (Industry 4.0 use case), and in the M Shed Museum in Bristol, UK (Public Venue use case). The positioning technologies developed by IHP were demonstrated in the BOSCH factory for positioning of an automated guided vehicle, used in the factory. In this demo, a private network was deployed, offering reliable wireless data transmission as well as high precision positioning. Excellent precision and reliability were achieved using the proposed positioning technologies.

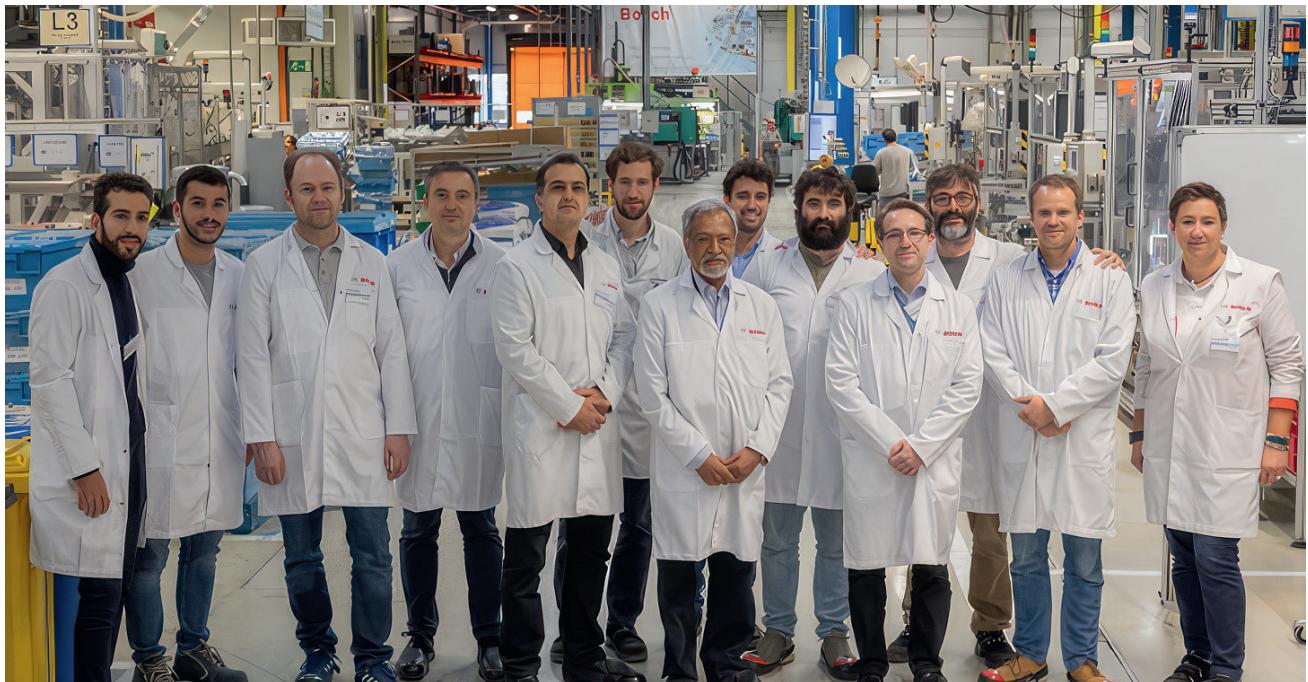
From this success story, IHP will continue developing wireless precise positioning technologies for integration with future wireless data transmission networks.

[Image-Video des Projektes](#)
[Image-Video of the project](#)



Abschlussdemonstration des 5G-CLARITY-Pilotprojekts Industrie 4.0 im Bosch-Werk in Aranjuez, Spanien. Die Projektinnovationen im Bereich der Multikonnektivität von 5G NR, Wi-Fi und Li-Fi (KPI: erreichbare Datenrate, Latenz und Zuverlässigkeit) sowie der Rahmen für die Lokalisierung mehrerer Technologien (KPI: Lokalisierungsgenauigkeit) wurden demonstriert und gemessen.

5G-CLARITY Industry 4.0 pilot final demonstration at Bosch plant, Aranjuez, Spain. The project innovations in 5G NR, Wi-Fi, and Li-Fi multiconnectivity (KPI: achievable data-rate, latency and reliability), and multiple technology localisation framework (KPI: localisation accuracy), were demonstrated and measured.



CryoPDK für Quantum Technologie

CryoPDK for Quantum Technology

Die Möglichkeiten des Quantencomputings und der Quantentechnologie nehmen rasch zu, was zur Einrichtung von Forschungs- und Entwicklungsabteilungen in der ganzen Welt geführt hat. Viele vielversprechende Quantensystemimplementierungen arbeiten im Millikelvin-Bereich [mK] und erfordern eine Steuerelektronik, die bei etwa 4 K arbeitet. Um integrierte Schaltungen (ICs) für die Steuerung von Quantensystemen (Q-Bits) zu entwerfen, ist es daher erforderlich, ein stabiles Prozessdesign-Kit (PDK) zu entwickeln und einzusetzen, bei dem die Quanteneffekte bei diesen sehr niedrigen Temperaturen berücksichtigt werden. Ein typisches PDK umfasst temperaturabhängige Bauelemente modelle, die für den Temperaturbereich von -40 °C bis +125 °C gelten. Für Anwendungen bei Kryo-Temperaturen bis hinunter zu 4 K sind diese Modelle, aufgrund der physikalischen Effekte in diesem Temperaturbereich, nicht mehr brauchbar. Daher wurde eine neue Modellierung der Bauelemente und teilweise auch eine Prozessoptimierung durchgeführt, um die Leistung der Bauelemente beizubehalten und zu optimieren, und so einen Ablauf für das Design kryogener ICs zu schaffen.

Die hochmoderne IHP 0,13-µm-BiCMOS-Technologie SG13G2 wurde für die PDK-Entwicklung bei 4 K verwendet. Es wurden Teststrukturen für Heterojunction Bipolar Transistor (HBT), CMOS- und Widerstandskomponenten entworfen und gefertigt. Die aus der Messkampagne bei 4 K gewonnenen empirischen Daten wurden zur Optimierung der HBT-Profile für das beste Rauschverhalten verwendet. Die Charakterisierung der DC- und AC-Performance von HBTs erfolgte mit einer Transitfrequenz (f_T) und einer maximalen Oszillationsfrequenz (f_{max}) von 300 und 500 GHz in einem Bereich von 298 K bis hinunter zu 4,3 K. Die Transitfrequenz f_T erhöhte sich bei 4,3 K um 65 Prozent von gemessenen 317 GHz (bei 298 K) auf 525 GHz. Das physikbasierte Silizium-Germanium (SiGe)-HBT-Kompaktmodell für kryogene Anwendungen bei 4 K wurde veröffentlicht. Die Nieder- und Hochspannungs-MOS-Modelle wurden auf der Grundlage der Messergebnisse in einem Bereich von 70 bis 4 K extrahiert. Die erzielten Simulationsergebnisse der PSP- und HBT-Modelle zeigten eine ausreichende Übereinstimmung mit den Messungen. Eine Alpha-Version des Widerstandsmodells wurde eingeführt,

Quantum computing capabilities and quantum technology are growing rapidly, leading to the establishment of computing R&D units all over the world. Many promising quantum system implementations operate in the millikelvin [mK] regime and require control electronics operating at around 4 K. Therefore, in order to design integrated circuits (IC) for quantum system (Q-bits) control, it is required to develop and deploy a stable process design kit (PDK) that considers quantum effects at these very low temperatures. A typical PDK includes temperature-dependent device models that apply to the temperature range of -40 °C to +125 °C. For application at cryo-temperatures down to 4 K, these models are not usable anymore because of the physical effects in this temperature range. Thus, a new device model extraction and also partly process tuning were performed to keep and optimise device performance to provide a procedure for cryogenic IC design.

The state-of-the art IHP 0.13 µm BiCMOS technology SG13G2 was used for the PDK development valid at 4 K. The test structures of heterojunction bipolar transistor (HBT), CMOS and resistor components were designed and fabricated. The empirical data gained from the measurement campaign at around 4 K were used to optimise HBT profiles for the best noise performance. The characterisation of dc and ac performance of HBTs were done featuring transit frequency (f_T) and maximum oscillation frequency (f_{max}) of 300 and 500 GHz in a range from 298 K down to 4.3 K. The transit frequency f_T increased by 65 percent at 4.3 K of from measured 317 GHz (at 298 K) to 525 GHz. The physics-based silicon-germanium (SiGe) HBT compact model for cryogenic applications at 4K was published. The low and high voltage MOS models were extracted based on the measurement results in a range of 70 to 4 K. The obtained simulation results of PSP and HBT models showed a sufficient agreement with the measurements. An alpha version of the resistor model was introduced which includes only an updated value of the sheet resistance layer measured at 4 K.

The extracted cryogenic HBT models showed a significantly improved current gain and speed (Fig. 1). There is still room for further improvement as the device models need to

die nur einen aktualisierten Wert der bei 4 K gemessenen Schichtwiderstände enthält.

Die extrahierten kryogenen HBT-Modelle zeigten eine deutlich verbesserte Stromverstärkung und Geschwindigkeit (Abb. 1). Es gibt noch Raum für weitere Verbesserungen, da die Bauelementemodelle im Temperaturbereich von 70 bis 4 K vollständig skalierbar sein müssen. Die aktuelle Version des HBT berücksichtigt den Avalanche-Effekt nicht, aber es ist nicht typisch für einen Designer, das Modell bei so hohen VCE bei 4 K zu verwenden.

Die kryogenen Modelle wurden in das PDK für die Standard-CAD-Software-Anbieter eingebettet. Das PDK konnte für den Entwurf analoger IP-Blöcke (Oszillator, Spannungsreferenz, rauscharmer Verstärker, PLL, Temperatursensor usw.) für folgende ICs im Rahmen des HIQuP-Projekts verwendet werden: AQFP-Flusssteuerungsschaltung, Mikrowellen-Pulsgenerator, rauscharmer Ausleseverstärker.

Das entwickelte digitale Design Kit umfasst digitale Standardzellenbibliotheken, die auf kryogenen MOSFET-Modellen basieren sowie eine Bibliothek mit E/A-Pads zur Unterstützung des Designablaufs digitaler Chips bei 4 K. Der Testchip für die Verifizierung der digitalen Bibliotheken enthält eine Reihe von Ringoszillatoren und einen 50-Ohm-Ausgangspuffer, um die Verzögerungen der Logikelemente zu überprüfen und die erforderliche Ausgangsleistung für die Messgeräte bereitzustellen. Das Layout des Testchips wurde so entwickelt, dass es vor Selbsterwärmung geschützt ist und den Anforderungen kryogener Kamerasonden entspricht (Abb. 2).

Derzeit konzentriert sich das IHP auf zwei Projekte im Bereich der Quantensysteme. Beide Projekte werden in Zusammenarbeit mit anderen deutschen Partnern durchgeführt. Das Forschungsziel ist ein erster Prototyp eines skalierbaren und effektiv steuerbaren Quantensystems mit Hochgeschwindigkeits- und Hochleistungsverrechnungsmöglichkeiten.

be fully scalable in the temperature range of 70 to 4 K. The current version of HBT does not consider the avalanche effect, however it is not typical for a designer to use the model at such a high VCE at 4 K.

The cryogenic models were embedded in the PDK for the standard CAD software vendors. The PDK was used to design analog IP-blocks (oscillator, voltage reference, low-noise amplifier, PLL, temperature sensor, etc.) for following the ICs as part of the HIQuP project: AQFP flux control circuit, microwave pulse generator, low-noise read-out amplifier.

The developed digital Design Kit includes standard cell digital libraries based on cryogenic MOSFET models and an I/O pads library to support digital chip design flow at 4 K. The test chip for the verification of the digital libraries contains a set of ring oscillators and a 50 Ohm output buffer to verify delays of logic elements and provide needed power output for the measurement equipment. The layout of the test chip was designed to be protected from self-heating effects and to meet the requirements of cryogenic camera probes (Fig. 2).

Currently, IHP is focusing on two projects in the field of quantum systems. Both projects are being carried out in collaboration with other German partners. The research goal is a first prototype of a scalable and effectively controllable quantum system with high-speed and high-performance calculation capabilities.

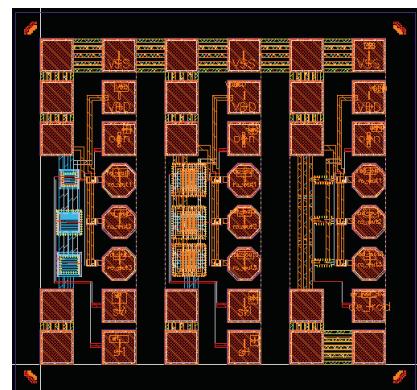


Abb. 1: Layout des Testchips für die Überprüfung des digitalen Design Kits
Fig. 1: Layout of test chip for digital design kit verification

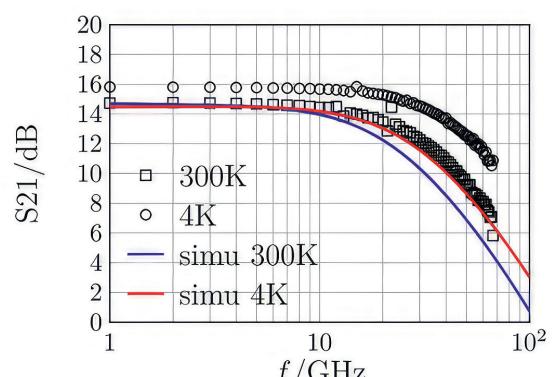


Abb. 2: Vergleich der Frequenzabhängigkeit der Verstärkung S21 des Breitbandverstärkers zwischen Messung (Symbole) und Simulation (Linien) bei T = 300 bzw. 4.3 K

Fig. 2: Comparison of broadband amplifier frequency dependence of gain S21 between measurement (symbols) and simulation (lines) at T = 300 and 4.3 K accordingly



Fast-Gait: Sturzprävention für Parkinson-Patienten

Fast-Gait: Fall-protection for Parkinson-Patients

Technisches Ziel des Projektes ist die Entwicklung eines Gerätesystems zur Erkennung und Vermeidung von Freezing-of-Gait (FOG)-Symptomen bei Parkinson-Patienten. Damit einhergehend soll die Gefahr von Stürzen und daraus resultierenden Verletzungen deutlich reduziert werden.

Der soziale Aspekt dabei ist, den betroffenen Patienten zu mehr Selbstständigkeit zu verhelfen, damit die Lebensqualität zu verbessern und die Teilhabe am gesellschaftlichen Leben so lange wie möglich aufrechtzuerhalten. Gesellschafts-ökonomisch soll eine Reduzierung des Pflegeaufwandes und der Kosten für stationäre Behandlungen erreicht werden.

Parkinson ist eine chronische Erkrankung, die bis heute als nicht heilbar eingestuft ist und größtenteils nur symptomatisch therapiert wird. Ungefähr 400.000 Patienten leiden daran in Deutschland. Häufige Begleiterscheinung ist die Variabilität der Bewegungen bis hin zum Totalausfall. Diese Veränderungen erfolgen unwillkürlich und sind nur sehr selten kontrollierbar. Neben allgemeinen Bewegungsblockaden resultiert daraus eine extreme Sturzgefahr. Statistiken sprechen von etwa 90.000 Stürzen pro Quartal (in Deutschland), die häufig zu Verletzungen führen. Die damit einhergehenden Folgekosten sind nicht abzuschätzen.

Zur Prävention dieser Stürze kann der auslösende Prozess des Freezing-of-Gait mittels geeigneter Stimuli gestoppt werden. Dazu zählen eine fühlbare Vibration, etwa an Hüfte, Handgelenk, Ober- oder Unterschenkel, akustische Signale, wie rhythmisches Klopfen, sowie optische Reize, in Form eines eingeblendeten Hochkontrast-Musters (Schachbrett, Zebrastreifen).

Entscheidend für die nachhaltige Wirksamkeit dieser Stimuli ist deren situationsgerechter Einsatz. Ein zu häufiger Gebrauch, insbesondere ohne Bezug zu auftretendem FOG, führt rasch zur Gewöhnung oder wird als lästig empfunden. Ein situationsabhängiger Einsatz erfordert eine sensorische Einheit, die in der Lage ist, bevorstehende oder auftretende FOG-Zustände zuverlässig zu erkennen und nur in diesen Fällen die o. g. Stimuli zu aktivieren. Wichtige Qualitätsmaßstäbe für diese Sensoreinheit sind daher die individuelle Anpassung der Parameter wie Sensitivität und Spezifität.

Ergebnis des Projektes FastGait ist ein tragbares autonomes Sensor- und Aktuator-System zur Sturzprävention von

The technical goal of this project is a system to recognise and prevent freeze-of-gait (FOG) symptoms occurring with patients with Parkinson's disease. Thereby, the threat of tumble and fall as well as injuries resulting thereof shall be significantly reduced.

The social aspect is in helping the people concerned to live their lives self-determined and independently, improving the quality of life and enabling them to participate in societal life for as long as possible.

Socio-economic effects are a reduction of efforts for care and costs of stationary treatments.

Parkinson's disease is graded chronic incurable until today. There is only symptomatic treatment. Roughly 400.000 patients suffer from Parkinson's disease in Germany. A frequently observed epiphénoménon is the variability of motion up to total failure. These changes occur involuntary and can be controlled in only rare cases. Aside from general blockades of the musculoskeletal system, the patient is endangered by an extreme risk of falling down. Statistics refer to about 90.000 falls per quarter in Germany, often leading to injuries. The resulting follow-up costs cannot be estimated.

To prevent the patient from falling, the underlying process of freezing of gait may be stopped using appropriate stimuli. This could be tactile vibration, e.g. wrist-worn or at the hip, thigh or lower leg, acoustical signals, like a rhythmic ping or even optical triggers such as a high-contrast pattern (chess board, zebra crossing) projected onto the ground or superimposed into glasses.

The situation-aware use of these stimuli is of tremendous importance for achieving a sustainable effect. If they are applied to often, especially when unrelated to FOG appearing, the patient will rapidly get used to it or be annoyed with it. For a deployment, a sensory unit is needed being able to reliably detect a FOG immediately upcoming or just



Abb. 1: Sensoreinheit
Fig. 1: Sensor Unit

Parkinson-Patienten. Eine zuvor entsprechend trainierte Künstliche Intelligenz erkennt in Realzeit anhand von fortwährend erfassten Sensordaten, ob das Gangbild seines Trägers unregelmäßig bzw. unkontrollierbar wird. In diesem Fall setzt das System innerhalb von 50 ms die Aktoreinheit ein, um den Kontrollverlust des Patienten zu verhindern.

Die vom IHP erstellte Sensoreinheit ist etwa 103 x 79 x 35 mm groß und ca. 175 g schwer (Abb. 1). Sie wird am Unterschenkel in Nähe des Sprunggelenks befestigt. Die Kopplung an die Aktoreinheit erfolgt drahtlos per Bluetooth.

Die Aktoreinheit ist ein Beitrag des Projektpartners. Mithilfe zweier Vibrationsmotoren gibt sie bei Aktivierung fühlbare Impulse aus. Dauer und Intensität dieser Impulse lassen sich konfigurieren.

Durch die hohe Integrationsdichte und Verteilung des Gesamtsystems lässt es sich körpernah als Assistenztechnologie tragen und fällt im täglichen Leben kaum auf. Damit wird einer Stigmatisierung der Patienten entgegengewirkt.

Für die Herstellung eines Funktionsmodells für oben beschriebene Sensoreinheit waren die am IHP vorhandenen Fähigkeiten eine Grundvoraussetzung. Die Bewegungsdaten werden mit einem Beschleunigungssensor (BMA456) von Bosch-Sensortec erfasst. Die so gewonnenen Prozessdaten werden auf einem Google Coral mini DevBoard durch ein entsprechendes KI-Modell verarbeitet. Die technische Basis besteht aus marktüblichen Komponenten. Im IHP wurde eine spezielle Platine entwickelt, um diese Komponenten miteinander zu verbinden und funktional zu ergänzen (Abb. 2).

Das vorliegende System ist Ergebnis einer interdisziplinären Zusammenarbeit von Experten aus verschiedenen Bereichen und Abteilungen des IHP. Hier wurden beispielsweise die Teilleistungen Schaltungsentwurf, PCB-Bestü-

happening. Only then, the stimuli shall be activated. That's why, relevant measures of quality for this sensory unit are the individual customisation as well as parameters like sensitivity (true positive rate) and specificity (true negative rate).

The result of the FastGait project is a wearable sensor-actuator system helping patients with Parkinson's disease to prevent, resolve, and overcome FOG situations. A previously trained artificial intelligence (AI) uses a stream of continuously recorded acceleration data to recognise change of gait characteristics in real time. In this case, the actuator unit is alerted within a 50 ms time frame to prevent the patient from losing control.

The sensor unit created by IHP is about 103 x 79 x 35 mm in size. Its weight is about 175 g. The unit can be strapped to the lower leg, near the ankle. It establishes a wireless link to the actuator unit via Bluetooth (Fig. 1).

The actuator unit is contributed by a project partner. It produces tactile vibrations by means of two vibration motors. The intensity and duration of the pulses can be configured.

Due to the high integration density and the distribution of the overall system, it can be body-worn as an assistance technology without attracting attention in the daily life. This property counteracts a stigmatisation of the patient.

For building a prototype of the sensor unit described above, the capabilities present at IHP were a fundamental requirement. The motion data is captured by an accelerometer (BMA456) by Bosch-Sensortec. This process data is then fed to an appropriate AI model running on a Google Coral mini DevBoard. Although the technical basis of the sensory unit is made up of well-established, commercially available components, their combining element is a daughter board developed at IHP. It accommodates also the battery charging circuitry as well as push buttons and LEDs providing a minimal user interface (Fig. 2).

The presented system is the result of an interdisciplinary cooperation of experts from different areas and departments of IHP. Here, for example, the partial services of circuit design, PCB assembly, hardware-related software, AI, package adaptation and overall integration were provided. The research groups for Sensor Networks and Middleware Platforms, Elastic Computing, Resilient Systems, the Integration Lab and the Joint Lab in Potsdam each contributed important skills and experience.

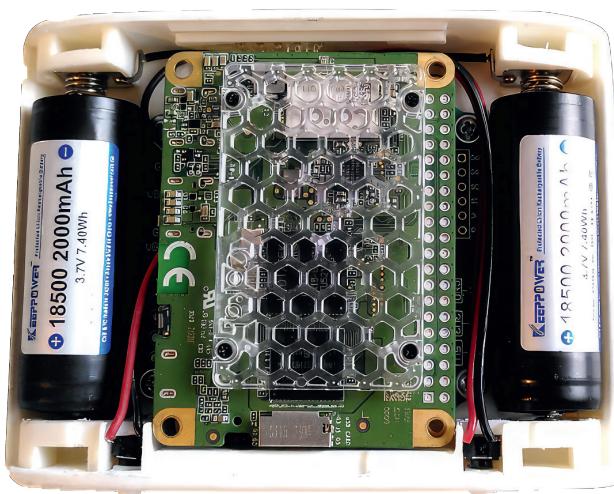


Abb. 2: Sensoreinheit – Innen
Fig. 2: Sensor Unit – Inside

ckung, hardwarenahe Software, KI, Gehäuseanpassung und Gesamtintegration erbracht. Dazu trugen die Forschungsgruppen für Sensornetze und Middleware-Plattformen, Elastic Computing, Resiliente Systeme, das Integrationslabor und das Joint Lab in Potsdam jeweils wichtige Fähigkeiten und Erfahrungen bei. Das breite Portfolio an wissenschaftsunterstützenden Fähigkeiten sowie das vielfach vorhandene Spezialwissen waren entscheidend für den Projekterfolg.

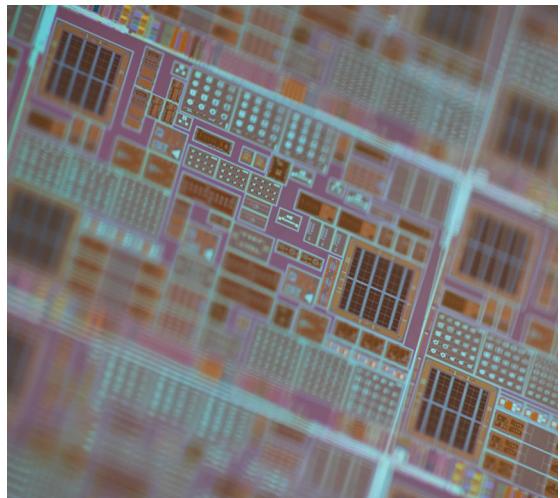
The broad portfolio of scientific-technical supportive capabilities and the manifold of expert knowledge present at IHP were a decisive advantage in making this project a success.

HyPhoX – Digitale Schnelltests

HyPhoX – Digital Rapid Tests

Chip-integrierte photonische Sensoren sind vielversprechende Kandidaten für schnelle Vor-Ort-Analysen mit vielseitigen Anwendungsmöglichkeiten in der Medizintechnik, dem Umweltmonitoring, der Lebensmitteldiagnostik oder der Wasseranalytik. Mit unserer Technologie besitzen wir die Möglichkeit, tiefgreifende Vor-Ort-Analysen vorzunehmen, welche schnell aussagekräftige Ergebnisse liefern, die mobil genutzt und digital verarbeitet werden. Verglichen mit üblichen Schnelltests besitzen unsere digitalen Schnelltests somit eine deutlich höhere Zuverlässigkeit und Aussagekraft. Durch die nativ digitale und dynamische Messung der Schnelltests werden viel mehr Daten erfasst, welche eine quantitative Auswertung zulassen und über ein einfaches Ergebnis (positiv, negativ) hinausgehen. Diese Messergebnisse werden digital archiviert und ausgewertet, wodurch Trends, Entwicklungen, Unregelmäßigkeiten und potentielle Probleme frühzeitig erkannt werden können.

Chip-integrated photonic sensors are potential candidates for fast on-site diagnostics with a wide range of applications. Applications can be found in medical technology, environmental monitoring, food diagnostics or water analysis. With our technology, we have the opportunity to carry out in-depth on-site analyzes that quickly deliver meaningful results that can be used at point-of-need and processed digitally. Compared to common rapid tests, our digital rapid tests are significantly more reliable and provide meaningful information. The native digital and dynamic measurements of our tests collect much more data that allows a quantitative evaluation and goes beyond a simple result (positive, negative). These measurement results are digitally archived and evaluated, allowing trends, developments, irregularities and potential problems to be identified.



Multi-Project Wafer mit HyPhoX Sensor Chip
Multi-project wafer with HyPhoX sensor chip

Die vorteilhafte Skalierungsmöglichkeit bei der Herstellung durch Halbleitertechnologien wird in ihrer kommerziellen Verwendung jedoch aufgrund der komplexen Aufbau- und Verbindungstechnik behindert. Eine patentierte Lösung für dieses Problem bietet HyPhoX.

Ziel des Projektes ist die Ausgründung der HyPhoX GmbH, die ein neuartiges Produkt namens MobiPIC entwickeln, herstellen und vermarkten soll. MobiPIC ist eine mobile Sensorplattform zur Detektion von Pathogenen, bestehend aus einem Analysegerät, einer entsprechenden Anzahl von Schnelltests sowie einer Software, mit der eine mobile Vor-Ort-Analyse von Wasser möglich ist. Als erstes Anwendungsszenario wird die Detektion von Legionellen adressiert, da hier die Markteintrittsbarrieren niedrig sind. Mittelfristig werden weitere Anwendungsgebiete mit vielversprechendem Potential, wie z. B. der Abwasseranalyse, adressiert. Neben der Wasseranalytik werden langfristig auch medizin-technische Anwendungen und die Qualitätskontrolle in der Pharmazie gesehen.

Der innovative Kern der HyPhoX-Technologie ist ein neuartiger, patentierter Integrationsansatz, der am IHP in der Technologieabteilung entwickelt wurde. Hierbei wird die Mikrofluidik von der Chiprückseite durch eine lokale Freilegung des photonischen Sensors realisiert. Dies eröffnet völlig neue, kostengünstige und skalierbare Weiterverarbeitungsmöglichkeiten bezüglich der Aufbau- und Verbindungstechnik der Sensor-Chips. Dabei wird die Sensorfläche von optischen und elektronischen Anschlüssen getrennt, was erstmals eine Massenfertigung auf Wafer-Level erlaubt. Gleichzeitig sind innovative Methoden der integrierten Siliziumphotonik mit diesem Integrationsansatz realisierbar, die vorher durch fehlende Prozesskompatibilität nicht umsetzbar waren.

Nachdem Mitte 2019 erste Chip-basierte Demonstratoren hergestellt wurden, gelang es in 2020 erste Systemaufbauten zu realisieren. Die Chips werden dabei auf eine Leiterplatte platziert. Mittels Drahtbonden wird anschließend ein Kontakt zu den integrierten Photodioden hergestellt und eine Verkapselung sorgt abschließend für Langzeitstabilität. Diese Arbeiten wurden in der Abteilung System Architectures am IHP durchgeführt. 2022 konnte gemeinsam mit der Abteilung Wireless Systems ein Demonstrator-System realisiert werden. Parallel fanden Testversuche in Zusammenarbeit mit der Bundesanstalt für Materialanalyse (BAM) zur Evaluierung der Sensorperformance statt.

However, the advantageous scaling option in the production using semiconductor technologies is hampered in their commercial use due to the complex construction and connection technology. HyPhoX offers a patented solution to this problem.

The aim of the project is to establish the start-up company HyPhoX GmbH, which aims to develop, manufacture and market a new type of product called MobiPIC. MobiPIC is a mobile sensor platform for the detection of pathogens, consisting of an analysis device, a corresponding number of quick tests and software, with which a mobile on-site analysis of water is possible. The detection of legionella is addressed as the first application scenario, since the market entry barriers are low here. In the medium term, other areas of application with promising potential, such as wastewater analysis, will be addressed. In addition to water analysis, medical technology applications and quality control in pharmacy are also considered in the long term.

The innovative core of the HyPhoX technology is a novel, patented integration approach that was developed at IHP in the Technology department. Here, the microfluidic is realised from the back of the chip by locally exposing the photonic sensor. This opens up completely new, cost-effective and scalable post-processing options with regard to the packaging technology of the sensor chips. The sensor surface is separated from optical and electronic connections, which allows mass production at wafer level for the first time. At the same time, innovative methods of integrated silicon photonics can be implemented with this integration approach, which previously could not be implemented due to a lack of process compatibility.

After the first chip-based demonstrators were manufactured in mid-2019, the first system structures were successfully implemented in 2020. The chips are placed on a printed circuit board. A contact to the integrated photodiodes is then established by means of wire bonding and encapsulation then ensures long-term stability. This work was carried out in the System Architecture department at IHP. In 2022, a demonstrator system was also implemented together with the Wireless Systems department. At the same time, tests were carried out in cooperation with the Federal Institute for Material Analysis (BAM) to evaluate the sensor performance.

From 2023, the first application scenarios addressed will be the water analysis of industrial water from technical systems and tap-water. The contamination of water with

Als erste Anwendungsszenarien werden ab 2023 die Wasseranalyse von industriellem Wasser aus technischen Anlagen sowie das sichere Trinkwasser-Monitoring adressiert. Die Belastung von Wasser mit Krankheitskeimen, wie Legionellen oder E.Coli, ist eine substantielle Herausforderung in der Medizin, der Wasserwirtschaft, der Lebensmittelindustrie sowie beim Umweltmonitoring. Die Kontamination mit Legionellen betrifft die ganze Breite unserer Wirtschaft und Umwelt, da nicht nur Trinkwasser sondern auch Befeuchterwasser von raumlufttechnischen Anlagen sowie Industrie- und Abwasser betroffen sind. Dazu wird der Sensor für einen gruppenselektiven Test ausgelegt, der die Grenzwerte der Trinkwasserverordnung einhält. Für Kühlwasser in Industrieanlagen wird bei Grenzwertüberschreitung eine Serotypisierung verlangt, was mit dem Sensor ebenfalls möglich ist. Hierbei reichen zwei Sensoren aus. Der erste Sensor würde den Serotyp 1 und der zweite die Serotypen 2 bis 14 identifizieren, was sich an den derzeitigen Laborverfahren orientiert.

germs such as Legionella or E.Coli is a substantial challenge in medicine, water management, the food industry and environmental monitoring. Contamination with Legionella affects the whole range of our economy and environments, since not only drinking water but also humidifier water from air conditioning systems as well as industrial and waste water are affected. For this purpose, the sensor is designed for a group-selective test that complies with the limit values of the Drinking Water Ordinance. For cooling water in industrial plants, a serotyping is required if the limit value is exceeded, which is also possible with the sensor. Two sensors are sufficient here. The first sensor would identify serotype 1 and the second would identify serotypes 2 through 14, following current laboratory procedures.

MORAL - Exportfreier strahlungsharter Mikrocontroller für Raumfahrtanwendungen

MORAL - Export-free Rad-hard Microcontroller for Space Applications

Der Markt für Kleinsatelliten ist ein Schlüsseltrend bis 2030 und darüber hinaus. Dieser neue Markt eröffnet ein breites Spektrum an Möglichkeiten im Raumfahrtsegment für moderne Anwendungen. Kleinsatelliten können jetzt neue Aufgaben übernehmen, um die wachsende Nachfrage nach leistungsfähiger Satellitenkommunikation und erweiterten satellitengestützten Navigationssystemen für zivile Nutzung zu erfüllen, vor allem aber in Konstellations- und Schwarmformationen, die die Bildung von Satellitenclustern vorantreiben, die die traditionellen und teuren Lösungen auf der Basis von Großsatelliten ersetzen können.

Die Ziele des EU-Horizont-2020-Projekts MORAL entsprechen den zukünftigen Anforderungen des Kleinsatellitenmarkts und seinem großen kommerziellen Potential. Darüber hinaus zielt das Projekt darauf ab, die europäische Raumfahrtlandschaft zu verändern, indem es neue Geschäftsmöglichkeiten eröffnet und Produkte anbietet, die

The small satellite market is a key trend up to 2030 and beyond, and this new market opens up a broad spectrum of possibilities in the space segment for modern applications. Small satellites can now perform new tasks to meet growing

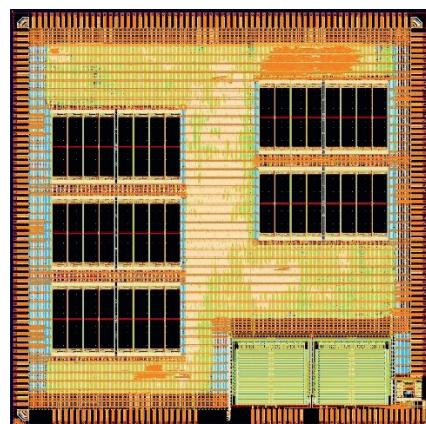


Abb.1: An die Fertigung übergebene MORAL-Chip-Layout
Fig.1: MORAL chip layout submitted to fabrication

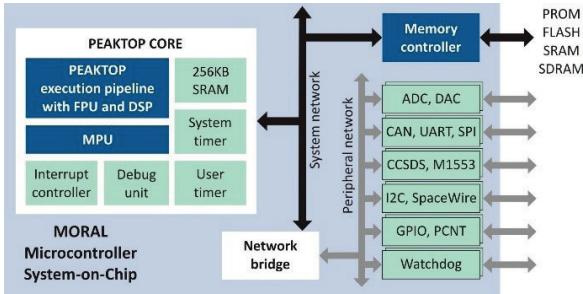


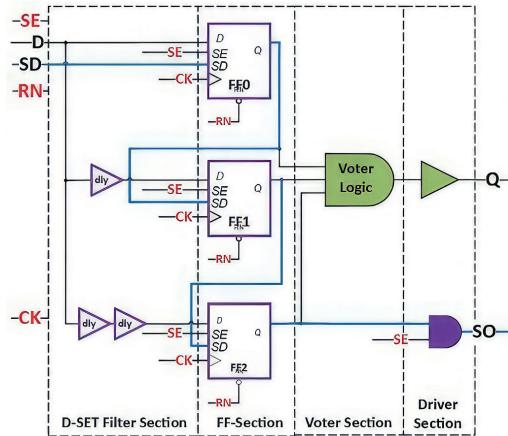
Abb. 2: MORAL - Mikrocontroller-Chiparchitektur
Fig. 2: MORAL – microcontroller chip architecture

Abb. 3: Δ-TMR-Flipflop-Schema auf Gate-Ebene
Fig. 3: Δ TMR flip-flop gate-level scheme

zum Aufbau einer europäischen Lieferkette beitragen. In diesem Sinne konzentriert sich MORAL auf die Entwicklung eines vollständigen europäischen, ITAR-freien, leistungsstarken 32-Bit-Mikrocontrollers für Raumfahrtanwendungen. Der MORAL-Prozessorkern basiert auf der neuartigen Peaktop-Architektur, einschließlich einer neuartigen Instruction Set Architecture (ISA). Abb. 2 zeigt das komplette System on Chip und die verschiedenen Peripheriegeräte, die für unterschiedliche Anwendungen zur Verfügung stehen.

Der Peaktop ist der eigene Prozessor des IHP mit einer offenen ISA, einschließlich der Open-Source-Toolchain zum Kompilieren und Simulieren von Code. Es handelt sich um eine einfache und flexible Allzweck-RISC-Architektur für die Echtzeit- und Embedded-Verarbeitung sowie die allgemeine Datenverarbeitung. Der neue ISA ist vollständig orthogonal, mit Befehlen und Adressierungsmodi, die jedes Allzweckregister (GPR) gleich behandeln. Er ist regulär, mit Maschinenmodi bis zu 128 Byte, und zirkulär, wobei das letzte GPR ein „logischer“ Nachbar des ersten ist. Es unterstützt effektiv die Mixed-Criticality, bei der mehrere Funktionen mit verschiedenen Stufen von Kritikalität im Mikrocontroller nebeneinander bestehen können. Wenn keine hohe Leistung erforderlich ist, kann die GPR-Bank auf Softwareanforderung dynamisch in Dual-, Triple- oder Quadruple-Modular-Redundant-Module (DMR/TMR/QMR) gruppiert werden, um die Fehlertoleranz zu erhöhen, was für die angestrebten Raumfahrtanwendungen von MORAL wesentlich ist.

Innerhalb der ersten drei Jahre des MORAL-Projekts schloss das IHP den Entwurf, die Implementierung, die Integration und die Verifizierung der verschiedenen Komponenten des Systems ab. Zu den weiteren Entwicklungen gehören die neue Version des Peaktop-Kerns mit einer Gleitkommaeinheit (FPU) und die neu gestaltete Speicherschutzeinheit (MPU) zur Unterstützung der Anforderungen des Betriebs-



demands in high-performance satellite communication and augmented satellite-based navigation systems for civilian consumers, but especially in constellation and swarm formations, which pushes the formation of satellite clusters that can replace the traditional and expensive solutions based on large satellites.

The European Union's Horizon 2020 project MORAL objectives align with the future demands of the small satellite market and its vast commercial potential. Moreover, the project aims to change the European space landscape by opening new business opportunities and offering products that contribute to establishing a European supply chain. In this sense, MORAL focuses on developing a complete European, International Traffic in Arms Regulations (ITAR) free, high-performance, 32-bit microcontroller for space applications. The MORAL processor core is based on the novel Peaktop architecture, including a novel Instruction Set Architecture (ISA). Fig. 2 shows the complete system on chip and the various peripherals available for use in different applications.

The Peaktop is IHP's own processor with an open ISA, including the open-source toolchain to compile and simulate code. It is a simple and flexible general-purpose RISC architecture for real-time and embedded processing and general data processing. The new ISA is fully orthogonal, with instructions and addressing modes that treat each general purpose register (GPR) equally. It is regular, with machine modes up to 128 bytes, and circular, where the last GPR is a "logical" neighbor of the first one. It effectively supports mixed-criticality, where multiple functions with different levels of criticality can co-exist in the microcontroller. Moreover, when high performance is not required, the GPR bank can be dynamically grouped on a software request in a Dual-, Triple- or Quadruple-Modular Redundant (DMR/TMR/QMR)

systems. Verifikations- und Integrationstests wurden bei jedem Designschritt durchgeführt, von RTL bis zu Post-Synthese-Simulationen, mit FPGA-Emulation und Post-Layout-Simulationen unter Verwendung moderner Techniken auf der Basis von SystemVerilog. Außerdem wurden vier Testchips, einschließlich der SRAM-Blöcke und analogen IPs (ADC/DAC), vom IHP hergestellt, um diese Komponenten vor der endgültigen Integration zu charakterisieren und zu bewerten.

Das MORAL-Chip-Layout (Abb.1) wurde kürzlich zur Fertigung in der 130-nm-Technologie vom IHP eingereicht. Das endgültige Design umfasst mehrere Strahlungshärtungs-techniken, um zu verhindern, dass strahleninduzierte Ef-fekte das Schaltungsverhalten beeinträchtigen. Zu diesen Techniken gehören die Verwendung von geschlossenen Lay-out-Transistoren (ELT) in den analogen IPs und im SRAM, ein mit Fehlererkennung und -korrektur (EDAC) implementierter Speicher-Controller, ein SRAM mit replizierten Zeilen- und Spaltendecodern, um die Fehlerwahrscheinlichkeit zu ver-ringern sowie die Verwendung der strahlungstoleranten Zellenbibliothek SG13RH. Diese Bibliothek umfasst spezielle Δ -TMR-Flipflop-Zellen (siehe Abb. 3), die vom IHP im Rah-men des Projekts entwickelt wurden. Strahlungsexperimen-te zeigten eine Robustheit bis zu $62,5 \text{ MeVcm}^2\text{mg}^{-1}$ LET, was innerhalb der Anforderungen des MORAL-Mikrocontrollers für den Betrieb im Weltraum liegt.

Das MORAL-Projekt ist mit der laufenden Spezifikation und Entwicklung der für den Bestrahlungstest erforderlichen Testplatten und dem endgültigen Demonstrator, der die potentiellen Anwendungen zeigt, in seine letzte Phase eingetreten.

modules to increase the fault tolerance, which is essential for MORAL's space applications target.

Within the first three years of the MORAL project, IHP completed the design, implementation, integration, and verification of the different components of the system. Other developments include the new version of the Peaktop core with a floating point unit (FPU) and the re-designed memory protection unit (MPU) to support the operating system needs. Verification and integration tests were executed at every design step, from RTL to post-synthesis simulations, with FPGA emulation and post-layout simulations using modern techniques based on SystemVerilog. Moreover, four test chips, including the SRAM blocks and analog IPs (ADC/DAC), were manufactured by IHP to characterise and evaluate these components before the final integration.

The MORAL chip layout (Fig.1) was recently submitted for fabrication in IHP's 130 nm technology. The final design in-cludes several radiation hardening techniques to prevent the radiation-induced effects from affecting the circuit behavior. These techniques include using enclosed layout transistors (ELT) in the analog IPs and SRAM, a memory controller im-plemented with error detection and correction (EDAC), SRAM built with replicated row and column decoders to reduce the probability of errors, and the use of radiation-tolerant cell library SG13RH. This library includes special Δ TMR flip-flop (see Fig. 3) cells developed by IHP during the project. Radia-tion experiments showed robustness up to $62.5 \text{ MeVcm}^2\text{mg}^{-1}$ LET, which is within the requirements of the MORAL micro-controller to operate in space.

The MORAL project has entered its final phase with the ongoing specification and development of the test boards required for the irradiation test and the final demonstrator showcasing the potential applications.

Neurotronics Circuit Design – biologisch inspirierte Informationsverarbeitung

Neurotronics Circuit Design – Bio-Inspired Information Processing

Im Projekt Neurotronics (Sonderforschungsbereich - 1461) werden biologische neuronale Strukturen untersucht und mit elektronischen Schaltungen abgebildet, um grundle-gende Erkenntnisse über Themen wie Signalverarbeitung,

In the Neurotronics project (Collaborative Research Center - 1461), biological neuronal structures are studied and mapped to electronic circuits to gain fundamental insights into topics such as signal processing, consciousness, criticality and neuroplasticity of nervous systems.

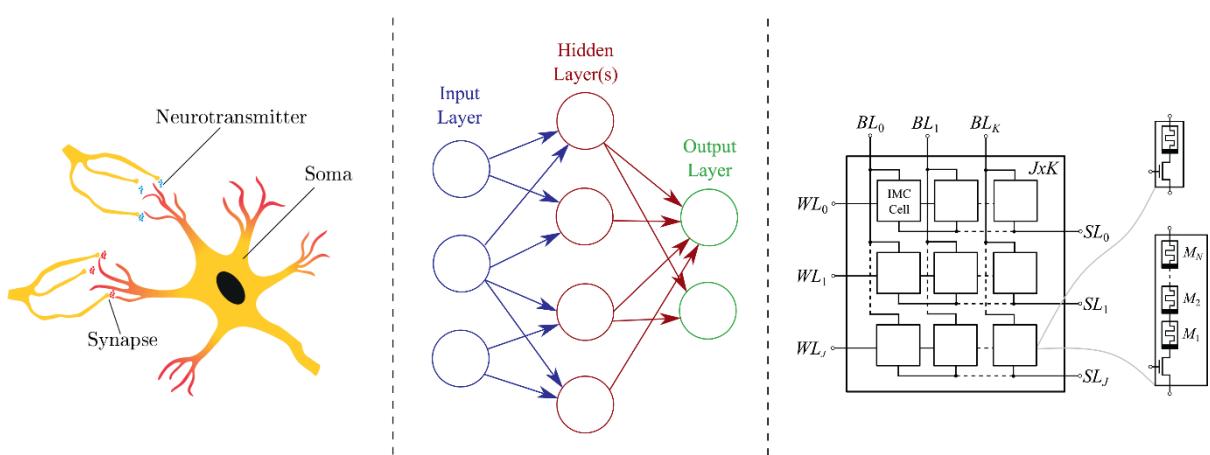


Abb.1: Der Grundbaustein aller Nervensysteme – das Neuron, mit den Verbindungsstellen – den Synapsen (links). Die Formalisierung von einem Nervensystem in einem künstlichen neuronalen Netz (Mitte). Die Abbildung eines neuronalen Netzes in einer In-Memory Computing (IMC)-Rechnerarchitektur mit memristiven Bauelementen (rechts).

Fig. 1: The basic building block of all nervous systems - the neuron, with the connection points - the synapses (left). The formalisation of a nervous system in an artificial neural network (center). The mapping of a neural network in an in-memory computing (IMC) architecture with memristive devices (right).

Bewusstsein, Kritikalität und Neuroplastizität von Nervensystemen zu gewinnen.

Dieses spannende und hoch-interdisziplinäre Projekt ist organisiert von der Christian-Albrechts-Universität zu Kiel und befindet sich in der ersten Phase (2021 – 2024) eines insgesamt auf 12 Jahre angesetzten Zeitrahmens. Die 16 Teilprojekte umfassen Bereiche aus der Biologie, Psychologie, Physik, Neurowissenschaften, Materialwissenschaften, Netzwerkwissenschaften, nichtlinearer Dynamik und nicht zuletzt der Elektrotechnik. Am IHP forschen zwei Wissenschaftler aus der Technologie- und der Circuit-Design-Abteilung daran, die Brücke von der Neurophysiologie, über die Systematisierung in künstlichen neuronalen Netzen, zu integrierten Schaltkreisen zu schaffen (siehe Abb. 1). Für Aufgaben der Künstlichen Intelligenz, wie Bilderkennung, sind rechenintensive Algorithmen notwendig. Um solche Aufgaben zu lösen, werden neuartige Rechnerarchitekturen genutzt, die Speicher- und Rechenwerk kombinieren und dadurch energiesparender bei parallelen Rechenoperationen arbeiten als klassische Computer.

Die memristiven Bauelemente des IHP, die sogenannten resistive RAM-Zellen (RRAM), können dazu genutzt werden, die synaptischen Gewichte in einem künstlichen neuronalen Netz abzubilden. Diese Bauelemente wurden von der Materials-Research-Abteilung entwickelt und werden mit Transistoren in einem 130-nm-SiGe-BiCMOS-Prozess gemeinsam integriert. Um die Kopplungsstärke zwischen den künstlichen Synapsen in feineren Abstufungen einstellen zu können, werden mehrere RRAM-Zellen in Serie geschaltet (siehe Abb. 2). Die Muster wurden elektrisch charakterisiert – die Idee

This exciting and highly interdisciplinary project is organised by the Christian-Albrechts-University of Kiel and is in the first phase (2021 – 2024) of a total time frame of 12 years. The 16 subprojects cover areas from biology, psychology, physics, neuroscience, material science, network science, nonlinear dynamics, and last but not least electrical engineering. At IHP, two scientists each from the Technology and Circuit Design departments are working together to build a bridge from neurophysiology to integrated circuits via system simulations in artificial neural networks (see Fig. 1). For artificial intelligence tasks such as image recognition, computationally intensive algorithms are required. To solve such tasks, novel computer architectures combine memory and processing unit and, thus, are more energy efficient in parallel arithmetic operations, than classical computers.

IHP's memristive devices, called resistive RAM cells (RRAM), can be used to map the synaptic weights in an artificial neural network. The RRAM devices were developed by the Material Research department and are co-integrated with transistors in a 130 nm SiGe BiCMOS process. To be able to adjust the coupling strength between the artificial synapses in finer gradations, several RRAM cells are connected in series (see Fig. 2). The patterns have been electrically characterised and the idea is the basis of a patent filed in the European Patent Office in December 2022.

Conventional measurement procedure for RRAM device characterisation occupies a lot of space in the laboratory and has some limitations related to programming the cells. As a part of the Neurotronics project, we developed a programming unit as an integrated circuit with an area of only

ist Grundlage eines Patents, welches im Dezember 2022 im europäischen Patentamt eingereicht wurde.

Herkömmliche Messtechnik zur RRAM-Bauelemente-Charakterisierung nimmt sehr viel Platz ein und hat Beschränkungen, wenn es um die Programmierung der Zellen geht. Im Rahmen des Neurotronics-Projekts wurde eine Programmiereinheit als integrierter Schaltkreis mit einer Fläche von nur 1 mm^2 entwickelt. Diese Schaltung ist Teil eines Demonstrator-Boards, welches in Abb. 3 zu sehen ist, und wurde zusammen mit der Gruppe Verteilte Messsysteme und drahtlose Sensornetzwerke aus der Wireless-Systems-Abteilung konzipiert und umgesetzt. Das Board kann als RRAM-Labor auf dem Schreibtisch genutzt werden und es können neuartige Programmieralgorithmen von RRAM-Zellen entwickelt werden.

Der nächste Schritt innerhalb des Projekts am IHP ist, ein kompaktes künstliches neuronales Netz komplett in einem integrierten Schaltkreis umzusetzen. Dieses soll eine Aufgabe in einem Edge-Umfeld, einem Bereich in dem eine Datenverarbeitung direkt an einem Sensorknoten geschehen muss, um die zu transferierenden Datenmenge klein zu halten, lösen. Um dieses System zu entwickeln, ist die Expertise und Zusammenarbeit aller Abteilungen am IHP gefragt. Das Ergebnis soll Einsichten über die Funktionen neuronaler Strukturen in Hardware und eine Aussicht auf Computer und Anwendungen der Zukunft geben.

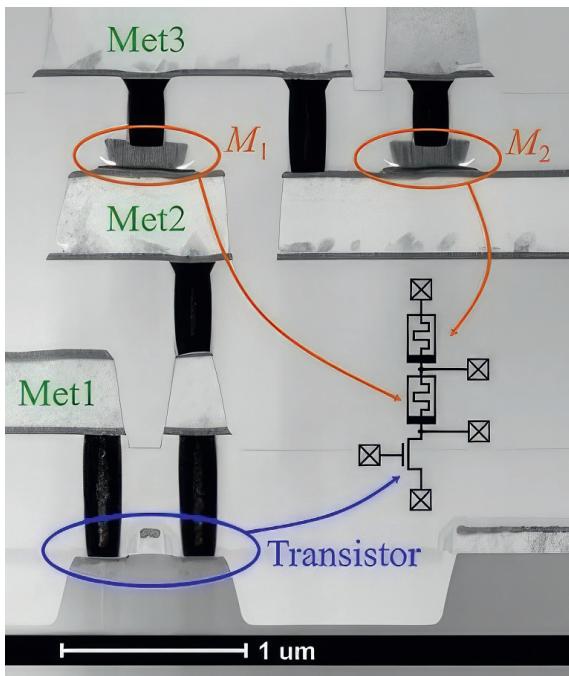


Abb. 2: Eine künstliche Synapse, bestehend aus IHP-RRAM-Bauelementen

Fig. 2: An artificial synapse consisting of IHP's RRAM devices

1 mm^2 . This circuit is part of a demonstrator board shown in Fig. 3, and was designed and implemented together with the Wireless Sensor Networks and Middleware Platforms group from the Wireless Systems department. The board can be used as a mobile RRAM laboratory, supporting the development of novel programming algorithms for RRAM cells.

The next step within the project at IHP is to implement a compact artificial neural network as a mixed-signal IC. This should be an optimum solution for the edge networks, where data processing must take place directly at a sensor node to keep the amount of transmitted data low. To develop this system, the expertise and cooperation of all departments at IHP is required. The final results should provide insights into the functions of neural structures in hardware and an outlook for future computers and applications.

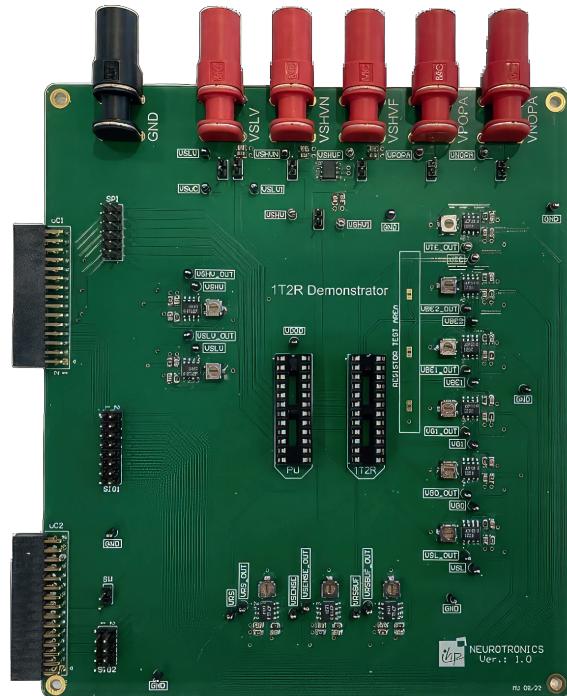


Abb. 3: Das RRAM-Labor als Demonstrator-Board

Fig. 3: The RRAM lab as a demonstrator board

PSSS-FEC: Parallel Sequence Spread Spectrum (PSSS) - Vorwärtsfehlerkorrektur (FEC)

PSSS-FEC: Parallel Sequence Spread Spectrum (PSSS) - Forward Error Correction (FEC)

In letzter Zeit wurden erstmals Kommunikationssysteme im Bereich 100 Gbit/s realisiert. Allerdings verbrauchen sie für mobile Geräte immer noch zu viel Hardwareressourcen und Energie. Daher besteht ein Bedarf an neuartigen Algorithmen, die für 6G-Ansätze und ähnlich hochratige Systeme verwendet werden können. Dabei müssen einerseits die verschiedenen zur Datenverarbeitung verwendeten Algorithmen genügend leistungsstark und mit akzeptablem Stromverbrauch realisierbar sein. Andererseits muss die Implementierung die unter extrem anspruchsvollen Bedingungen arbeitende Hardware und die Datenraten von über 100 Gbit/s zuverlässig betreiben können. Das DFG-Projekt PSSS-FEC hat das Ziel, neue Architekturen für die drahtlose Kommunikation bei Datenraten über 100 Gbit/s zu erforschen, die in Zukunft für 5G und 6G genutzt werden können. Das Projekt konzentriert sich auf die Erhöhung der Datenübertragungsrate und die Verringerung des Stromverbrauchs, sodass die Lösungen in die nächste Generation von Smartphones und anderen tragbaren Geräten, wie Laptops und Tablets, integriert werden können.

In der ersten Phase des Projekts konzentrierte sich das IHP auf drei Aspekte: Erstens werden die Möglichkeiten des Einsatzes von PSSS-modulierten Wellenformen (Parallel Sequence Spread Spectrum) für Hochgeschwindigkeits-Kommunikationssysteme analysiert. Die Empfindlichkeit der initial definierten Hardwarearchitektur wurde um 3 dB verbessert, was bedeutet, dass ein mit den aktualisierten Algorithmen realisierter Empfänger nur die Hälfte der empfangenen Signalstärke benötigt, um die Nutzdaten erfolgreich zu dekodieren. Der Hauptgrund für die Wahl des PSSS-Verfahrens als Kandidat für die drahtlose Datenübertragung ist die Parallelität der Bitverarbeitung in diesem Schema. Dies ist der Hauptvorteil, da sich die Verarbeitungsgeschwindigkeit der Hardware relativ leicht erhöhen lässt. Andererseits handelt es sich bei PSSS um ein sehr neues Kommunikationsverfahren. Viele Aspekte müssen noch untersucht und verbessert werden, bevor es für Consumer-Elektronik verwendet werden kann. Daher ist es auch ein ideales Thema für Forschung.

Although 100 Gbit/s wireless communication has been demonstrated recently, it still consumes too many hardware resources and too much energy for mobile devices. Thus, there is a need for low-complexity algorithms that can be employed in high-throughput next generation systems like 6G. On the one hand, the various algorithms used for the processing of data have to be sufficiently high-performing and must be realised with acceptable power consumption. On the other hand, the implementation has to be robust to mitigate the limitations of the hardware that operate in extremely demanding conditions and also needs to deal with datarates above 100 Gbit/s. The DFG PSSS-FEC project investigates new architectures for wireless communication faster than 100 Gbit/s, which can be used for 5G and 6G in the future. The main focus is on increasing the communication data rate and reducing power consumption, so that the solutions can be integrated into the next generation smartphones and other handheld devices like laptops and tablets.

In the first phase of the project IHP concentrated on three aspects. Firstly, the possibilities of employing Parallel Sequence Spread Spectrum (PSSS) modulated waveforms for high-speed communication systems were analyzed. The sensitivity of the initially defined hardware architecture was improved by 3 dB, which means that a receiver realised with the updated algorithms, requires only half of the received signal strength to decode the user data successfully. The main reason for selecting PSSS processing as the candidate for wireless data transmission is the inherited parallelism of bit processing in this scheme, which allows for increasing hardware processing speed relatively easily. On the other hand, PSSS is a very novel communication scheme. Many aspects still need to be investigated and improved before they can be integrated into consumer electronics. Therefore, it is also a perfect topic for research.

In the second work package of the project, a series of ultra-high-speed forward error correction (FEC) processors was developed, which can work with data rates above 1000 Gbit/s. Such processors are responsible for correcting bit errors caused by transmission noise in the received data.

Im zweiten Arbeitspaket des Projekts wurde eine Gruppe von Ultra-Hochgeschwindigkeits-FEC-Prozessoren (Forward Error Correction) entwickelt, die bei Datenraten von über 1000 Gbit/s arbeiten können. Solche Prozessoren sind für die Korrektur von Bitfehlern erforderlich, die in den empfangenen Daten durch Übertragungsrauschen entstanden sind. Nach unserem Kenntnisstand sind die von uns realisierten Prozessoren derzeit die schnellsten bisher veröffentlichten Vorwärtsfehlerkorrektur-Engines. Das Chip-Layout, des auf LDPC-Codes basierenden Prozessors, ist in Abb. 1 dargestellt. Er unterstützt z. B. den WLAN-Standard IEEE 802.11n und damit Internet-Datenübertragungen, wie sie in vielen Haushalten üblich sind. Die höchste Verarbeitungsgeschwindigkeit dieser Komponente beträgt 2937 Gbit/s. Der Chip besteht aus fünf Rechenkernen, von denen jeder genau eine Iteration des Algorithmus berechnet (Abb. 1). Die resultierende Datenverarbeitungsleistung wird also verfünffacht. Obwohl die erreichte Datenrate beeindruckend ist, verbraucht diese Lösung zu viel Strom, um sie direkt in mobile Geräte zu integrieren. Daher wird das Design kontinuierlich verbessert und die Verlustleistung in der Struktur wird reduziert. Das Hauptziel besteht darin, die Rechenkerne so zu konstruieren, dass die Vorteile bei der Leistungsreduzierung größer sind als die Verringerung der Datenrate.

Eine weitere Komponente, die im Rahmen des PSSS-FEC-Projekts untersucht wurde, ist ein Prozessor in der Datenübertragungsschicht, der die Korrektheit und Konsistenz der Daten überwacht. Die im vorigen Abschnitt vorgestellte Vorwärtsfehlerkorrektur kann Bitfehler in den Daten bis zu einem gewissen Punkt korrigieren. Jedoch kann die drahtlose Verbindung zwischen dem Empfänger und dem Sender in einigen Fällen so schlecht sein, dass es keine Möglichkeit gibt, die Daten ohne Fehler zu übertragen, auch wenn solide Fehlerkorrekturalgorithmen eingesetzt werden. Aus diesem Grund benötigen wir zusätzliche Mechanismen, wie z. B. Wiederholungsübertragungen, um sicherzustellen, dass alle Daten erfolgreich übertragen werden. Außerdem könnten die möglichen Wiederholungen zu einer falschen Reihenfolge der übertragenen Bits führen. Um solche Situationen zu vermeiden, werden spezielle Protokolle in der Datenübertragungsschicht verwendet. Diese Protokolle garantieren, dass alle Bits korrekt sind und dem Benutzer in der richtigen Reihenfolge zugestellt werden, unabhängig von den Bedingungen des drahtlosen Kanals.

To the best of our knowledge, these realisations are currently the fastest forward error correction engines developed so far. The chip layout of the processor based on LDPC codes is shown in Fig. 1. It is compatible with IEEE 802.11n wireless LAN standard. Thus, it can process standard Internet data frames transmitted in our homes. The maximal transmission speed supported by this development is 2937 Gbit/s. The chip consists of 5 processing cores, each of which computes exactly one iteration of the algorithm (Fig. 1). Thus, the resulting data processing performance is multiplied by five. Although the achieved data rate is impressive, this solution consumes too much power to be integrated into mobile devices directly. Thus, the design needs to be continuously improved and the total dissipated power in the structure needs to be reduced. The main target is to construct the processing cores in such a way that the benefits in power reductions are higher than the reductions in data rate.

The last element investigated within the PSSS-FEC project is a data link layer processor, which ensures data correctness and consistency. Forward error correction introduced in the previous paragraph can correct bit errors in the data to some extent. However, in some cases, the wireless link established between the receiver and transmitter can be so weak that there is no possibility of delivering the frames without errors, even if solid error correction algorithms are employed. Therefore, additional mechanisms, like retransmissions, to ensure that all data is transmitted successfully, are needed. Since the possible retransmissions might lead to the wrong order of the delivered bits, data link layer protocols are used to avoid such a situation. These protocols ensure that all bits are correct and are delivered to the user in the correct order, regardless of the conditions of the wireless channel.

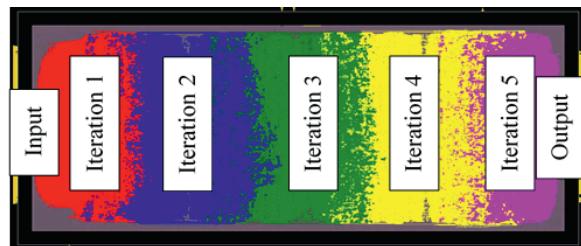


Abb.1: LDPC Decoder Chip mit horizontal positionierten Iterationsdecodern

Fig.1: LDPC decoder chip with horizontally positioned iteration decoders

Quantitative Proteindetektion mit Hilfe von Ge-basierten THz-Antennen

Quantitative protein detection using Ge-based THz antennas

Point-of-Care-Diagnosegeräte bekommen immer mehr Aufmerksamkeit, da sie es Gesundheitsorganisationen ermöglichen, medizinische Daten von Patienten auf viel bequemere Art und Weise zu erheben. Um die Verfügbarkeit dieser Geräte zu erhöhen ist es von größter Bedeutung, ihre Herstellungskosten zu senken und durch die Nutzung von technologischen Plattformen eine Massenproduktion zu ermöglichen. Aus diesem Grund haben Lösungen, die auf Silizium-CMOS (Complementary Metal-Oxide-Semiconductor)-Material und -Prozessen basieren, großes Potential.

In diesem Rahmen arbeitet das IHP gemeinsam mit der Universität Kassel, der Universität Osnabrück und der Universität Roma Tre an der Entwicklung einer Biosensor-Plattform, die auf n-dotierten plasmonischen Germanium (Ge)-Antennen basiert, die im THz-Bereich des elektromagnetischen Spektrums arbeiten. Die Antennen, die in der IHP-SiGe-BiCMOS-Pilotlinie auf 200-mm-Si/SOI-Wafern realisiert werden (siehe Abb. 1), können als Detektoren für sehr kleine Mengen biologischer Materie, z. B. Proteine, verwendet werden, indem gemessen wird, wie ihre THz-Transmission durch das Vorhandensein von Biomolekülen auf ihren entsprechend funktionalisierten Oberflächen beeinflusst wird. Die vom IHP vorgeschlagenen Sensoren können mit der On-Chip-Ausleseelektronik und μ -fluidischen Kanälen für

Point-of-care diagnostic devices are attracting an ever-growing interest, since they potentially enable health organisations to collect medical data from patients in a much more convenient way. To broaden the availability of these devices, it is of paramount importance to reduce their manufacturing costs and to exploit technological platforms allowing mass production. For this reason, solutions leveraging on Silicon CMOS (Complementary Metal-Oxide-Semiconductor) material and processes have great potential.

Within this framework, IHP together with colleagues at the University of Kassel, the University of Osnabrück, and the University of Roma Tre is working on the development of a biosensor platform based on n-doped germanium (Ge) plasmonic antennas operating in the THz range of the electromagnetic spectrum. The antennas, realised in the IHP SiGe BiCMOS pilot line on 200 mm Si/SOI wafers (see Fig. 1), can be used as detectors of very tiny amounts of biological matter, e.g. proteins, by measuring how their THz transmissivity is influenced by the presence of biomolecules on their suitably functionalised surfaces. IHP proposed sensing devices, that can be integrated with on-chip readout electronics and μ -fluidic channels for the sample delivery, will thus enable a cheap, label-free, quantitative and qualitative diagnosis of different analytes.

Along this path, scientists at IHP have demonstrated the use of polarisation-sensitive plasmonic resonance in the THz range of bow-tie n-type doped Ge antennas for quantitative detection of adsorbed human and bovine serum albumin (HSA/BSA) proteins in the mg/mL range.

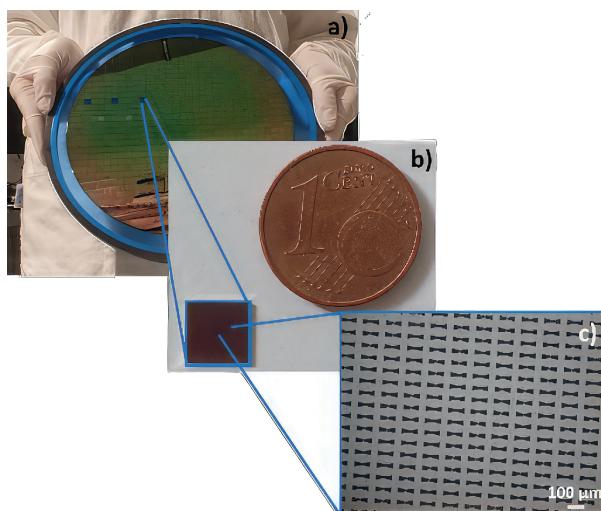


Abb. 1: Foto des Wafers von oben (a) und einer einzelnen Probe (b) sowie Lichtmikroskopaufnahme der Probe (c).
Fig. 1: Photo of the wafer from above (a) and a single sample (b), as well as light microscope image of the sample (c).

die Probenzufuhr integriert werden, was eine kostengünstige, markierungsfreie, quantitative und qualitative Diagnose verschiedener Analyten ermöglicht.

Hierzu wurde von den Wissenschaftlern des IHP die Verwendung von polarisationsempfindlicher plasmonischer Resonanz im THz-Bereich von Bow-Tie n-Typ dotierten Ge-Antennen für den quantitativen Nachweis von adsorbierteren Human- und Bovineserumalbumin- (HSA/BSA) Proteinen im mg/mL-Bereich demonstriert.

Diese Moleküle wurden aufgrund ihrer großen Bedeutung ausgewählt, da HSA das am häufigsten vorkommende Protein im menschlichen Plasma ist und BSA oft als billigeres Modellmolekül für die Analyse verwendet wird.

Für die Aktivierung der Antennen wurde ein polarisationsempfindliches THz-TDS (Time-Domain-Spektrometer) verwendet, das die Messung ihrer dichroitischen Transmission ermöglicht, wenn die Antenne verschiedenen Analytkonzentrationen ausgesetzt wird (siehe Abb. 2).

In Abb. 3 sind Kastengrafik-Diagramme als Funktionen der Verschiebungen der Transmissionspeaks durch HSA und BSA für dasselbe Antennendesign und dieselbe Dichte in Abhängigkeit von der HSA- und BSA-Konzentrationen dargestellt. Zum Vergleich sind die Daten von Antennen angegeben, die sowohl auf Si- als auch auf SOI-Substraten hergestellt wurden.

Eine lineare Rotverschiebung der Antennenresonanzfrequenz bei zunehmender Proteinkonzentration sowie eine Sättigung bei einer Konzentration von 20 mg/mL (siehe Abb. 3b und d) wurden eindeutig beobachtet. Eine perfekte Übereinstimmung der Empfindlichkeit der Antennen bei

These molecules were chosen owing to their great importance, since HSA it is the most abundant protein in human plasma, and BSA is often used as a cheaper model analyte molecule.

For activating the antennas, a polarisation-sensitive THz-TDS (Time-Domain-Spectrometer) was used allowing the measurement of their dichroic transmittance as the antenna are exposed to different analyte concentrations (see Fig. 2).

Fig. 3 shows the data extracted by the shifting of the transmission peak, due to HSA and BSA, as a boxplot diagram for the same antenna design and density as a function of HSA and BSA concentrations. Data acquired on antennas fabricated both on Si or SOI substrates are reported for comparison.

A linear redshift of the antenna resonance frequency for increasing protein concentration was clearly observed, as well as saturation at the concentration of 20 mg/mL is seen (see Fig. 3b and d). Perfect agreement of sensitivity at concentrations of 2.5 and 5 mg/mL is shown for both HSA and BSA detection on Si and SOI substrate. Consequently, routine work could focus on BSA analysis in order to subsequently test an improved method with HSA and thus reduce costs. The smallest possible HSA concentration that can be reliably detected with the applied method is 0.625 mg/mL.

As a first application IHP plans to demonstrate the use of our low-cost biosensor platform in the detection of different protein-toxin complexes in small concentrations, paving the way for the development of a family of CMOS-manufactured THz medical diagnostic devices.

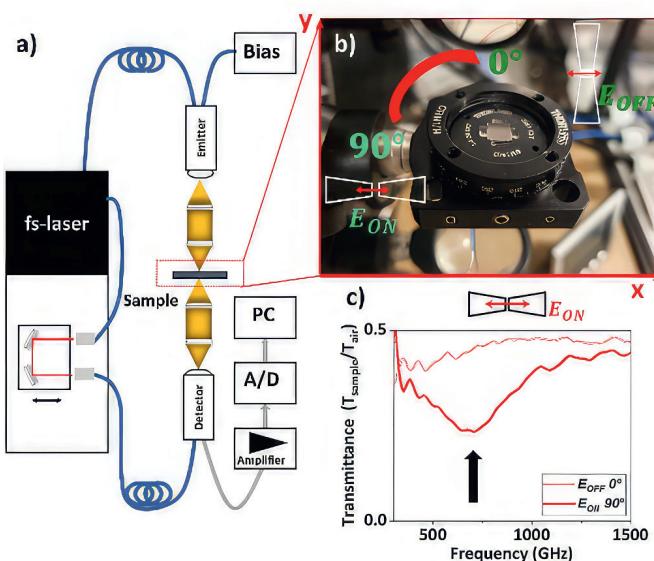


Abb.2: Schematische Darstellung des Aufbaus für die TDS-THz-Spektroskopie (a), ein Foto der Probe in dem Probenhalter (b) und eine Änderung der Transmission in Abhängigkeit von der Probe position (E_0/E_{90}) beim linearpolarisierten Licht (c).
Fig.2: Schematic setup for TDS-THz spectroscopy (a), a photo of the sample in the sample holder (b) and a change in transmission as a function of sample position (E_0/E_{90}) in linear polarised light (c).

den Konzentrationen von 2,5 und 5 mg/mL wird sowohl für den HSA- als auch für den BSA-Nachweis auf Si- und SOI-Substraten gezeigt. Folglich könnte sich die Routinearbeit auf die BSA-Analyse konzentrieren, um anschließend eine verbesserte Methode mit HSA zu testen, um dadurch die Materialkosten zu reduzieren. Die kleinstmögliche HSA-Konzentration, die mit der angewandten Methode zuverlässig nachgewiesen werden kann, beträgt 0,625 mg/mL.

Als erste Anwendung plant das IHP den Einsatz unserer kostengünstigen Biosensor-Plattform für den Nachweis verschiedener Protein-Toxin-Komplexe in geringer Konzentration zu demonstrieren und damit den Weg für die Entwicklung einer Familie von CMOS-gefertigten THz-Diagnosegeräten zu ebnen.

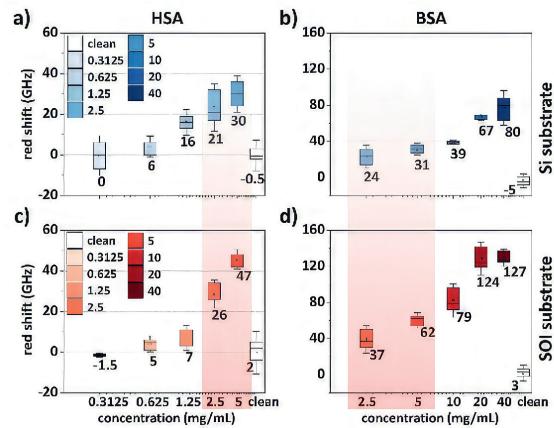


Abb.3: Eine Verschiebung der Resonanzen, aufgrund des Vorhandenseins von HSA (a and c) und BSA (b und d) auf Si- (a and b) und SOI-basierten (c and d) Substraten.

Fig.3: A shift in resonance due to the presence of HSA (a and c) and BSA (b and d) on Si (a and b) and SOI-based (c and d) substrates.

Eine energieeffiziente In-Memory-Computing-Architektur für die Analyse von Überlebensdaten auf der Grundlage von Resistive Switching Memories (RRAM)

An Energy-efficient In-Memory Computing Architecture for Survival Data Analysis based on Resistive Switching Memories (RRAM)

Eines der Ziele, die in der medizinischen Wissenschaft verfolgt werden, ist die sogenannte Präzisionsmedizin, die die Analyse einer großen Menge von Überlebensdaten von Patienten erfordert, um Behandlungsoptionen besser zu verstehen. Werkzeuge, wie maschinelles Lernen und tiefe neuronale Netze werden zu einem De-facto-Standard. Heutzutage basieren moderne Datenanalyseplattformen auf Von-Neumann-Computerarchitekturen, bei denen sperrige und stromhungrige Zentraleinheiten (CPUs), Grafikprozessoren (GPUs) und Speichergeräte in HPC-Maschinen (High Performance Computing) integriert sind. Die häufigen Datenbewegungen, die durch das Leistungsungleichgewicht zwischen den Rechenelementen und den Speichereinheiten in diesen Maschinen verursacht werden, stoßen schnell auf den sogenannten "Von-Neumann-Engpass". Geschwindigkeit und Energieeffizienz bei der Datenanalyse sind daher in Gefahr. Einer der Hauptkandidaten zur Überwindung dieses Problems ist eine revolutionäre Rechnerarchitektur, nämlich das Konzept des In-Memory Computing (IMC). IMC

One of the objectives fostered in medical science is the so-called precision medicine, which requires the analysis of a large amount of survival data from patients to deeply understand treatment options. Tools like Machine Learning and Deep Neural Networks are becoming a de-facto standard. Nowadays, state-of-the-art data analysis platforms are built on Von Neumann computing architectures that devise bulky and power-hungry Central Processing Units (CPUs), Graphic Processing Units (GPUs) and memory devices embedded in High Performance Computing (HPC) machines. The frequent data movement caused by the performance mismatch between the computing elements and the memory units in these machines is rapidly hitting the so-called "Von Neumann bottleneck". Speed and energy efficiency in data analysis are therefore in jeopardy. One of the main candidates to overcome this issue materialised in a revolutionary computing architecture, namely the In-Memory Computing (IMC) concept. The IMC is based on high density crossbar arrays constituted by memory devices that offer high through-

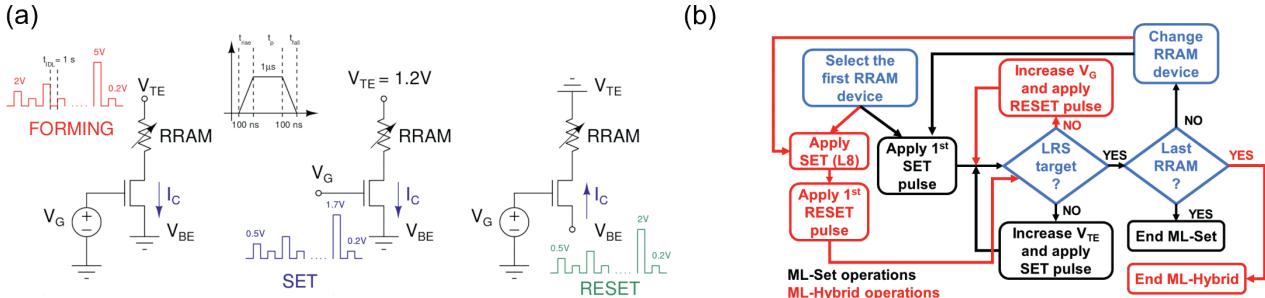


Abb.1: (a) Algorithmen, die in den RRAM-Betriebsarten Forming, Set und Reset verwendet werden. Die Spannungen während des Betriebs und der Überprüfungsphasen sind dargestellt. (b) Globales Flussdiagramm, das die verschiedenen Schritte für die Algorithmen ML-SET und ML-Hybrid darstellt.

Fig.1: (a) Algorithms used in RRAM Forming, Set, and Reset operation modes. The voltages during the operation and the verify phases are evidenced. (b) Global flowchart scheme, representing the different steps for ML-SET and ML-Hybrid algorithms.

basiert auf hochdichten Crossbar-Arrays, die aus Speicherbausteinen bestehen, die einen hohen Durchsatz, geringen Energieverbrauch und gute Skalierungseigenschaften bieten. In dieser Arbeit wird eine In-Memory-Computer-Architektur, die auf Crossbar-Arrays mit resistivem Schaltspeicher (RRAM) basiert, um ein geeignetes Primitiv für die Matrix-Vektor-Multiplikation (MVM) in einem einzigen Rechenschritt bereitzustellen und so als Hardwarebeschleuniger für diese Anwendungen zu dienen, vorgeschlagen. Dies ermöglicht eine massive Leistungsverbesserung bei der Beschleunigung eines neuronalen Netzes, das häufig bei der Überlebensanalyse biomedizinischer Aufzeichnungen verwendet wird, nämlich DeepSurv.

Trotz dieser vielversprechenden Eigenschaften haben RRAM-Bausteine jedoch physikalische Einschränkungen, die die Ausführung und Genauigkeit der MVM gefährden können. Die begrenzte Abstimmbarkeit der Leitwerte in RRAM-Bausteinen ist eines der schwierigsten Probleme bei IMC-Beschleunigern, die auf dieser Technologie basieren. Nicht-Idealitäten, wie die Device-to-Device- (D2D) und die Cycle-to-Cycle- (C2C) Variabilität, das Random Telegraph Noise (RTN), der Random Walk und Leitwertdrift, beeinträchtigen die Multi-Level-Conductance- (MLC) Fähigkeit der RRAM-Technologie, was zu einer geringeren Bitgenauigkeit im Vergleich zu CPUs und GPUs führt. Diese Einschränkungen können durch die Anwendung maßgeschneiderter Programm- und Prüfalgorithmen überwunden werden, die den RRAM genau in einen gewünschten Leitwertzustand versetzen. Die Abb. 1a zeigt die Struktur des 1T1R-Bausteins und wie diese Algorithmen angewendet wurden. Die RRAM-Bauelemente im Array werden durch eine Forming-Operati-

put, low energy and good scaling features. In this work, an In-Memory Computer architecture based on Resistive switching memory (RRAM) crossbar arrays to provide a convenient primitive for Matrix–Vector Multiplication (MVM) in a single computational step thus serving as a hardware accelerator for these applications, is proposed. This opens a massive performance improvement in the acceleration of a neural network that is frequently used in survival analysis of biomedical records, namely the DeepSurv.

However, despite these promising properties, RRAM devices have physical limitations that may threaten the MVM execution and accuracy. The limited tunability of the conductance levels in RRAM devices is one of the most tedious issues exposed in IMC accelerators based on this technology. Non-idealities like the Device-to-Device (D2D) and the Cycle-to-cycle (C2C) variability, the Random Telegraph Noise (RTN), the Random Walk, and the conductance drift, impair the Multi-Level Conductance (MLC) capability of the RRAM technology resulting in lower bit precision with respect to CPUs and GPUs. Those limitations can be overcome through the application of tailored programme and verify algorithms that accurately set the RRAM in a desired conductance state. In Fig. 1a the structure of the 1T1R device and how those algorithms were applied can be seen. The RRAM devices in the array are prepared for conductance switching through a Forming operation using the Incremental Step Pulse programme and Verify Algorithm (ISPVA), as shown. After the Forming, a Reset operation to bring all the cells to the lowest conductance state, namely L1, was performed. The Reset uses the ISPVA in which the bottom electrode receives the voltage sweep instead of the top electrode, as for the

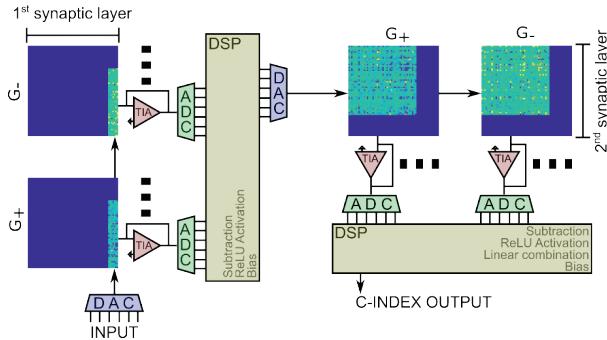


Abb.2: RRAM-basierte Implementierung des neuronalen DeepSurv-Netzwerks unter Berücksichtigung der in dieser Arbeit untersuchten 64×64 Kreuzschienen. Die zusätzlichen Schaltungen wie ADCs, DACs und DSPs, die für die Operationen außerhalb der MVMs benötigt werden, sind ebenfalls hervorgehoben.

Fig.2: RRAM-based implementation of the DeepSurv neural network considering the 64×64 crossbars studied in this work. The additional circuitry such as ADCs, DACs, and DSPs required for the operations outside the MVMs are highlighted as well.

on unter Verwendung des ISPVA-Algorithmus (Incremental Step Pulse Program and Verify Algorithm) für die Leitwertumschaltung vorbereitet. Nach der Forming-Operation führten wir einen Reset-Vorgang durch, um alle Zellen in den niedrigsten Leitwert-Zustand, nämlich L1, zu bringen. Beim Rücksetzen wird der ISPVA-Algorithmus verwendet, bei dem die untere Elektrode den Spannungs-Sweep erhält und nicht die obere Elektrode, wie beim Forming. Während dieses Vorgangs ist es zwingend erforderlich, am Gate einen Spannungswert bereitzustellen, der hoch genug ist, um eine hohe IC zu gewährleisten, die erforderlich ist, um den leitenden Faden in der RRAM-Zelle zu unterbrechen. Schließlich kann eine genaue MLC-Programmierung des RRAM-Arrays durch einen Setzvorgang erreicht werden, der mit dem Incremental Gate Voltage and Verify Algorithm (IGVVA) durchgeführt wird, bei dem die Gate-Spannung schrittweise erhöht wird, während der VTE auf einen bestimmten Wert festgelegt wird, was einen zuverlässigen Setzvorgang gewährleistet. Mit diesem Ansatz erhielten wir einen 8-Linear-Leitfähigkeitsniveauabstand (L2 - L9).

Es hat sich gezeigt, dass bei Anwendung dieser Techniken eine erhebliche Verschiebung der Leitwertverteilungen sowohl im Kurz- als auch im Langzeitbereich auftritt und dass sich dieses Phänomen bei Betrieb in einer Hochtemperaturumgebung noch verschlimmert. Dieses Verhalten stellt eine zusätzliche Unregelmäßigkeit dar, die die Genauigkeit des MVM einschränkt und sollte durch einen driftsicheren Algorithmus, genannt Hybrid, ausgeglichen werden, der wiederum weniger energieeffizient während der Programmierphase ist. Dieser neue Algorithmus besteht darin, dass anstatt von der L1-Verteilung auszugehen, eine IGVVA in Set angewendet wird, um das gewünschte Niveau zu erreichen, von der L8-Verteilung (der Forming-Operation) ausgegangen wird, und die niedrigeren Niveaus durch eine kontrollierte Reset-Operation erreicht werden. Die Abb. 1b zeigt das Flussdiagramm dieser Programm- und Überprüfungsalgorithmen.

Forming. During this operation it is mandatory to provide at the gate a voltage value high enough to ensure a high IC required to disrupt the conductive filament in the RRAM cell. Finally, accurate MLC programming of the RRAM array can be achieved by a Set operation performed with the Incremental Gate Voltage and Verify Algorithm (IGVVA), in which the gate voltage is gradually incremented while the VTE is fixed to a chosen value, granting reliable Set operation. With such an approach, we obtained eight linearly spaced conductance levels (L2-L9).

It has been demonstrated that when these techniques are applied there is a significant drift of the conductance distributions both in short and long-time scales, and that this phenomenon is worsened if one is operating in a high temperature environment. Such behavior is an additional non-ideality that limits the accuracy of the MVM and should be countered with a drift-safe algorithm, named Hybrid, that is in turn less energy-efficient during the programming phase. This new algorithm involves that instead of starting from the L1 distribution and applying an IGVVA in Set to reach the desired level, it is started from the L8 distribution (that of the Forming operation) and the lower levels through a controlled Reset operation are reached. Fig. 1b shows the flowchart scheme of these programme and verify algorithms.

Then, the benefits of an In-Memory Computing architecture for implementing an RRAM-based inference engine dedicated to a deep neural network for survival analysis of biomedical data (DeepSurv) which is schematically depicted in Fig. 2, were explored. As shown, a differential approach to map the weights of the network on the devices, was used. This means that every weight will be obtained as the difference of the value stored in two RRAM devices.

Through the characterisation of 4 kbits arrays it was evaluated how the synaptic weights mapping strategy and the programming algorithms developed to counter RRAM

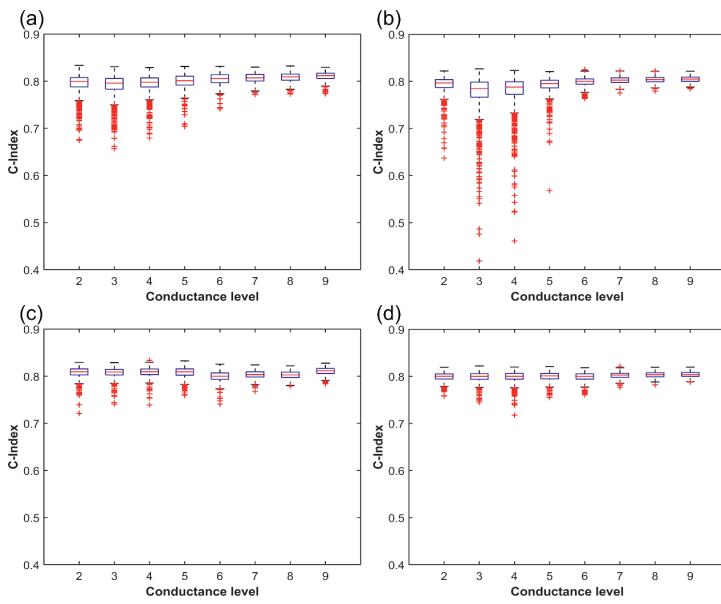


Abb.3: (a) Boxplot des C-Index-Wertes über 1000 Simulationen mit der aus ML-Set erhaltenen Verteilung am Ende des Programmieralgoritmus. (b) Boxplot des C-Index-Wertes über 1000 Simulationen mit der von ML-Set erhaltenen Verteilung nach 168 Stunden, was die Auswirkung der Drift zeigt. (c) und (d) Dieselbe Analyse wurde für ML-Hybrid durchgeführt.

Fig.3: (a) Boxplot of the C-Index value over 1000 simulation with the distribution obtained from ML-Set at the end of the programming algorithm. (b) Boxplot of the C-Index value over 1000 simulation with the distribution obtained from ML-Set after 168 hours evidencing the effect of the drift. (c) and (d) Same analysis performed for ML-Hybrid.

Anschließend werden die Vorteile einer In-Memory-Computing-Architektur für die Implementierung einer RRAM-basierten Inferenzmaschine für ein tiefes neuronales Netz zur Überlebensanalyse biomedizinischer Daten (Deep-Surv), die in Abb. 2 schematisch dargestellt ist, untersucht. Wie gezeigt, es wurde ein differenzieller Ansatz verwendet, um die Gewichte des Netzes auf den Geräten abzubilden: Das bedeutet, dass jedes Gewicht als Differenz der in zwei RRAM-Bausteinen gespeicherten Werte erhalten wird.

Durch die Charakterisierung von 4-Kbit-Arrays wurde evaluiert, wie die Strategie zur Abbildung der synaptischen Gewichte und die Programmieralgorithmen, die entwickelt wurden, um den RRAM-Nicht-Idealitäten zu begegnen, einen Leistungs-/Energie-Kompromiss darstellen. Der Vergleich von zwei MLC-Programmieralgorithmen (Standard Set und Hybrid) zeigte, dass ein Kompromiss zwischen Netzwerkgenauigkeit und Energieverbrauch möglich ist. Abb.3 zeigt den Leistungsvergleich zwischen den beiden MLC-Algorithmen. Es ist ersichtlich, dass die Netzleistung mit der Hybrid-Methode in den ersten Momenten nach Beendigung des Programmieralgorithms stabiler bleibt (3a. vs. 3c.). Dieser Vorteil wird dann im Laufe des wöchentlichen Spektrums immer deutlicher, denn es ist zu erkennen, dass sich die Leistung bei der Set-Methode (3b) langfristig verschlechtert, während sie im umgekehrten Fall (3d) nur geringe Genauigkeitsänderungen erfährt.

Außerdem ist zu erkennen, dass bei der Set-Methode genauere und stabilere Ergebnisse erzielt werden, wenn höhere Ebenen (L6 bis L9) als Referenz für den Differentialbetrieb verwendet werden, während bei der Hybrid-Methode sogar

non-idealities expose a performance/energy trade-off. The comparison of two MLC programming algorithms (Standard Set and Hybrid) showed that a trade-off can be exercised between network accuracy and energy consumption. Fig. 3 shows the performance comparison between the two MLC algorithms. It is evident that the network performance remains more stable using the Hybrid method from the first moments after the end of the programming algorithm (3a. vs. 3c.). This advantage then becomes more and more evident during the weekly spectrum, in fact it can be seen that the performance degrades in the long run for the Set method (3b), while it experiences only small changes in accuracy for the opposite case (3d).

Also, it is easy to see that for the Set method, more accurate and stable results are obtained if higher levels (L6 to L9) are used as the reference for the differential operation, while for the Hybrid method even lower levels, such as L2, can be used as the reference without risking degrading network performance. This is important because using lower levels consumes less energy during the execution of the application, as shown in Fig. 4.

As a result of these analyses, it was asserted that the Hybrid method not only succeeds in providing greater accuracy and stability over time than standard programming methods, but also allows us to compensate for its superior energy consumption during the programming phase, allowing for greater energy efficiency on neural network utilisation while still maintaining competitive performance with Von Neumann architectures.

niedrigere Ebenen, wie L2, als Referenz verwendet werden können, ohne eine Verschlechterung der Netzeistung zu riskieren. Dies ist wichtig, weil die Verwendung niedrigerer Ebenen weniger Energie während der Ausführung der Anwendung verbraucht, wie in Abb. 4 gezeigt wird.

Als Ergebnis dieser Analysen wurde festgestellt, dass die Hybrid-Methode nicht nur eine höhere Genauigkeit und Stabilität im Vergleich zu den Standard-Programmiermethoden bietet, sondern sie ermöglicht es auch, den höheren Energieverbrauch während der Programmierphase zu kompensieren, so dass eine höhere Energieeffizienz bei der Nutzung des neuronalen Netzes erreicht wird, während die Leistung gegenüber den Von-Neumann-Architekturen erhalten bleibt.

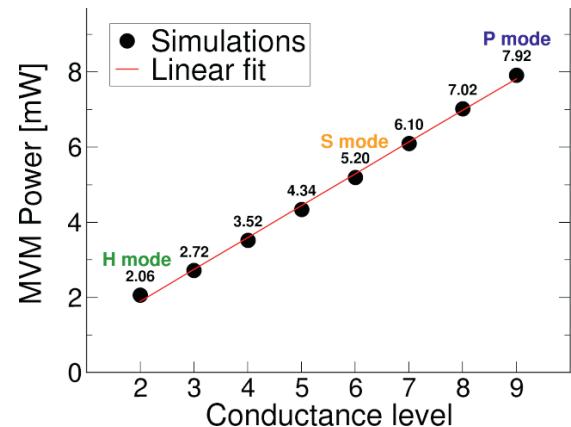


Abb.4: Stromverbrauch für den MVM-Betrieb in Abhängigkeit vom Leitwert, der als Ausgangspunkt für die Berechnung des Differenzgewichts gewählt wurde. „P“ steht für „Performance“, „S“ für „Set“ und „H“ für Hybrid.
Fig.4: Power consumption for MVM operation as a function of the conductance level selected as starting point for differential weight computation. “P” stands as “Performance,” “S” as “Set” and “H” for Hybrid.

SmartRiver: Intelligentes Odergebiet

SmartRiver: Intelligent Oder Region

Die Welt von heute ist sehr dynamisch. In letzter Zeit kommt es häufig zu lokalen extremen Wetterereignissen, die vor allem auf die Veränderungen des Klimas zurückzuführen sind. Zu diesen Ereignissen gehören z. B. starke lokale Niederschläge, die in kurzer Zeit große Wassermengen in die städtische Infrastruktur pumpen und Flüsse oder Nebenflüsse mit großen Wassermengen fluten können. Dies ist besonders kritisch, wenn dies bei bereits hohen Wasserständen oder bei Hochwasser geschieht, aber auch sonst muss das Wasser noch bewältigt werden und kann Schäden verursachen. Andererseits gibt es auch Dürreperioden, die eine direkte Bedrohung für die Bevölkerung darstellen, da sie die verfügbare Wasserversorgung einschränken und eine Gefahr für Kulturen, Vegetation und Tiere darstellen. Sie führen auch zu einer erhöhten Brandgefahr.

Diese beiden oben genannten Beispiele im Zusammenhang mit Wasser zeigen, wie wichtig es ist, das Gleichgewicht zu halten. Mithilfe von Überwachung ist es möglich, Ereignisse zu erkennen, bei denen die richtigen Maßnahmen ergriffen werden können, um dies zu erreichen. Intelligente Überwachungssysteme, wie das im Rahmen des SmartRiver-Projekts entwickelte, ermöglichen bessere Maßnahmen, die

The current world is very dynamic and it is recently very common to experience local severe weather events, mainly due to the changes in the climate. These events include, e.g., heavy local precipitation that may pump large amounts of water into the city infrastructure in a short time and supply the rivers or tributaries with vast amount of water. This is particularly critical, if it happens at already high water

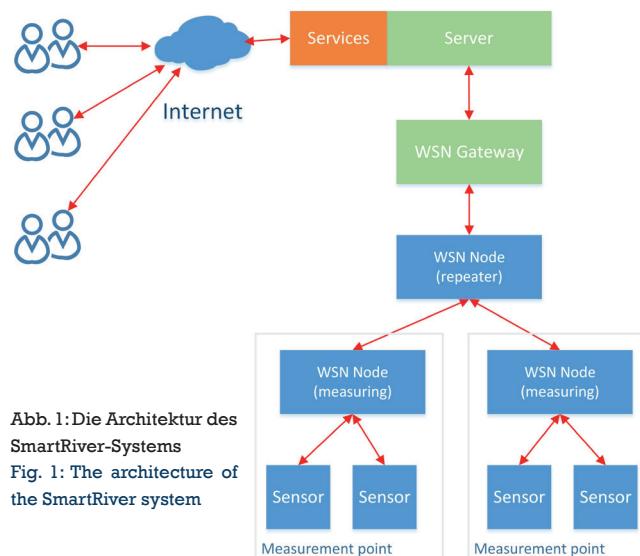


Abb. 1: Die Architektur des SmartRiver-Systems
Fig. 1: The architecture of the SmartRiver system

den potentiellen Schaden minimieren und gleichzeitig Auswirkungen auf die Umwelt minimieren können. Nach unserem Kenntnisstand gibt es in der Region, aber auch in Europa, kein System, das eine kontinuierliche und eingriffsfreie Überwachung von Dämmen und Wasserflächen ermöglicht, das keine Auswirkungen auf das Ökosystem Fluss mit seiner Flora und Fauna hat, das den Hochwasserschutz unterstützt und das Ökosystem Fluss schützt. Ein solches System ist das Ziel des SmartRiver-Projekts.

Das vorgeschlagene System soll auf beiden Seiten der Grenze in ausgewählten Gebieten als Teil einer SmartCity-Plattform für eine intelligente Doppelstadt in Słubice und Frankfurt (Oder) getestet werden. Dieses grenzüberschreitende System wird für relevante Dienste aus beiden Ländern zur Verfügung stehen, was die Zusammenarbeit von Stadtverwaltungen und Rettungsdiensten im Fördergebiet erheblich unterstützen kann.

SmartRiver ist ein INTERREG-Projekt und wird zusammen mit der Universität Zielona Góra im Rahmen des Joint Lab Verteilte Messsysteme und drahtlose Sensornetzwerke durchgeführt. Die Projektziele stehen im Einklang mit dem Thema des Joint Lab, da das Zielsystem ebenfalls ein verteiltes Messsystem ist. Darüber hinaus eröffnet das Projekt neue Forschungsmöglichkeiten, da sich auf seiner Basis viele SmartCity- und Umweltüberwachungsanwendungen realisieren lassen.

Die SmartRiver-Lösung basiert auf unserem Middleware-Ansatz. Es handelt sich um eine datenzentrierte Middleware, in der registrierte Nutzer ihre Daten in Form von Variablen speichern können – Zeitreihen-Datensätze, die die aktuellen und historischen Werte eines bestimmten Parameters, z. B. der Lufttemperatur, speichern. Die gespeicherten Daten werden durch Metainformationen beschrieben, die angeben woher sie stammen und zu welchem Zeitpunkt sie gemessen wurden. Die Middleware-Schicht abstrahiert die Details des Datenaustauschs, wodurch unser Ansatz den Prozess der Erstellung von Anwendungen für die verteilte Datenerfassung und -verarbeitung vereinfachen kann.

Die Middleware unterstützt die verteilte Arbeitsweise des zugrundeliegenden Messsystems, indem sie eine präzise Adressierung der gewünschten Daten in allen Domänen ermöglicht: Parametername, Ort und Zeit. Zusätzlich unterstützt die Middleware das Dateneigentum, d. h. Daten, die von einem bestimmten Benutzer gespeichert werden, gehören diesem Benutzer und er ist derjenige, der definiert, wer sonst noch auf diese Daten zugreifen kann und wie. Die Be-

levels or during floods, but otherwise, the water still has to be handled and can cause damage. On the other hand, there are also droughts that directly threaten the population by limiting the available water supply, but also endanger crops, vegetation and animals. They also cause an increased risk of fire.

Both of these above examples connected with water show how important it is to keep the balance. With the help of monitoring it is possible to detect events for which applying the right actions can help to maintain the balance. Intelligent monitoring systems, as the one developed in the SmartRiver project, allow for better actions that can minimise the potential damage, while decreasing their impact on the environment. To the best of our knowledge, there is no system available in the region, but also none in Europe that allows continuous and non-invasive monitoring of dams and water areas, that has no impact on the river ecosystem with its flora and fauna, that supports flood control and protects the river ecosystem. Such a system is the goal of the SmartRiver project.

The proposed system is to be deployed on both sides of the border, in areas selected for testing purposes, as part of a SmartCity platform for a Smart Twin City in Słubice and Frankfurt (Oder). This cross-border system will be available for relevant services from both countries, which can provide significant support for the cooperation of municipal administrations and emergency services in the assisted area.

SmartRiver is an INTERREG project and is realised together with the University of Zielona Góra within the Joint Lab Distributed Measurement Systems and Wireless Sensor Networks. The project goals are in line with the topic of the Joint Lab, since the target system is also a distributed measurement system. Furthermore, the project opens new research options, since it is possible to implement many SmartCity and Environmental Monitoring applications on its basis.

The SmartRiver solution is based on our middleware approach. The middleware is a data-centric one, where registered users can store their data in form of variables – time-series data sets storing the current and historic values of a given parameter, e.g., air temperature. The stored data is described by meta information that defines where it comes from and at what time it was measured. The middleware layer abstracts the data exchange details and by that, our approach allows simplifying the process of creating applications for the distributed data acquisition and processing.

nutzer greifen auf die Daten in der Middleware zu, indem sie Dienste ausführen – Softwareanwendungen, die bestimmte Aufgaben realisieren. Und da es mehrere Benutzer geben kann, die bestimmte Daten auf die gleiche Weise nutzen wollen, kann jeder von ihnen dieselbe Dienstsoftware für sich selbst ausführen. Um zwischen diesen verschiedenen Diensten durch verschiedene Benutzer zu unterscheiden, wird jede Dienstinstanz durch den Namen der Dienstanwendung (der die realisierte Funktionalität definiert) und durch die Identität des Benutzers, der diese spezifische Instanz des Dienstes ausführt, identifiziert. Dies ermöglicht es den Dateneigentümern, feingranulare Richtlinien zu definieren, um festzulegen, wer (Benutzeridentität) auf ihre Daten zugreifen darf und zu welchem Zweck (Dienstanwendung).

Dieser Ansatz ermöglicht die Implementierung heterogener und verteilter Anwendungen, die aufgrund des gemeinsamen Datenbestands die Synergien zwischen ihnen nutzen. Außerdem können sich diese Anwendungen gegenseitig bereichern, indem sie die Datenfusion aufgrund der Vielfalt ihrer Datensätze nutzen. Die Architektur des Systems ist in Abb. 1 dargestellt. Die Sensoren, die in der Umgebung installiert sind, sammeln die Messdaten. Diese werden dann verarbeitet und durch alle Systemschichten weitergeleitet, die Informationen werden auf der grafischen Benutzeroberfläche (GUI) angezeigt (siehe Abb. 3).

Der vorgesehene Anwendungsbereich des Projekts deckt die Umweltaspekte der Wasserwirtschaft (Niederschlag, Bodenfeuchtigkeit usw.) ab und bezieht sich auch auf die Luftqualität in unserer Partnerstadt. Zu diesem Zweck haben wir

The distributed manner of the underlying measurement system is supported in the middleware by allowing precise addressing of the desired data in all domains: parameter name, location, and time. Additionally, the middleware supports data ownership, i.e., data stored by a given user belongs to that user and he is the one to define who else can access this particular data and how. The users access the data in the middleware by executing services – software applications that realise some specific tasks. And since there can be several users willing to use some data in the same way, each of them can run the same service software on their own. In order to distinguish between these different services by different users, each service instance is identified by the service application name (defining the realised functionality) and by the identity of the user that runs this specific instance of the service. This allows the data owners to define fine-granular policies to specify who (user identity) can access their data and for what purpose (service application).

This approach allows implementing heterogeneous and distributed applications that exploit the synergies between them due to the common data set. Furthermore, these applications can enrich each other by exploiting the data fusion, due to the diversity of their data sets. The architecture of the system is shown in Fig. 1. The sensors, installed within the environment, collect the measurement data. These are then processed and transmitted further through all the system layers and the information is shown on the graphical user interface (GUI), shown in Fig. 3.



Abb. 2: Die installierte SmartRiver-Wetterstation
Fig. 2: The installed SmartRiver weather station

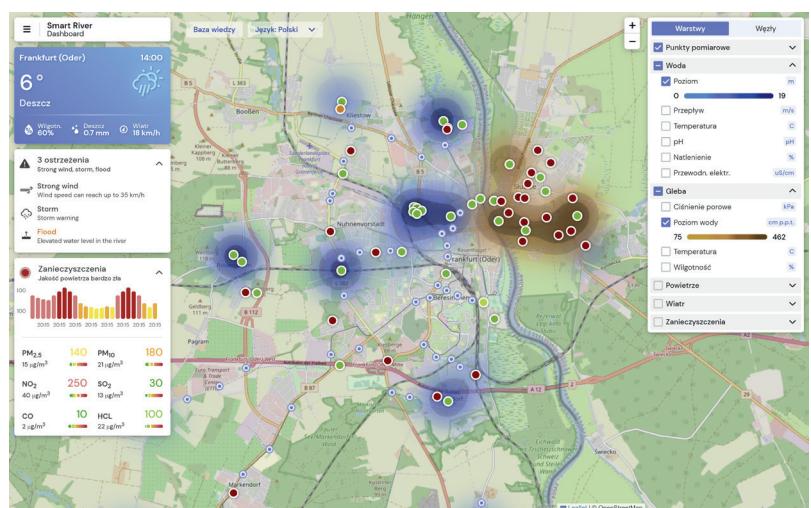


Abb. 3: Die graphische Oberfläche der SmartRiver-Anwendung
Fig. 3: The graphical user interface of the SmartRiver application

eine Reihe von Messstationen entwickelt, wie die in Abb. 2 dargestellte Wetterstation. Die Pilotimplementierung wird es somit ermöglichen, die aktuelle und historische Situation in Bezug auf Überschwemmungen, Dürre und Luftverschmutzung aufzuzeigen.

The intended scope of the applications realised within the project covers the environmental aspects of water management (rain fall, soil moisture, etc.) and is also related to the air quality in our Twin City. For this purpose, we have developed a series of measurement stations, like the weather station shown in Fig. 2. The pilot implementation will thus allow showing the current and historic situation with respect to flood, drought and air pollution.

Terahertz-Technologien für Kommunikation und Sensorik (T-KOS)

Terahertz Technologies for Communication and Sensors (T-KOS)

Das Verbundprojekt T-KOS ist eine Initiative der Forschungsfabrik Mikroelektronik Deutschland (FMD), um die verteilten technologischen Kompetenzen für Kommunikation und Sensorik zusammenzuführen. Institutsübergreifend soll dies durch Systemlösungen im Bereich Terahertz-Kommunikation und -Sensorik, drahtlose Funkübertragung, zerstörungsfreie Prüftechnik, Spektroskopie sowie die berührungslose Inline-Messtechnik demonstriert und zur Nutzung im industriellen Umfeld angeboten werden. Übergeordnete Projektziele sind der Aufbau einer deutschen Wertschöpfungskette zu Terahertz-Funklösungen (z. B. für die hochbiträtige Kommunikation in der industriellen Produktion), Inline-Überwachung von Produktionsprozessen mit AI-basierter, bildgebender Echtzeitverarbeitung für ressourceneffiziente Produktion (z. B.: Null-Fehler-Strategie) und die erstmalige industrietaugliche Terahertz-Kommunikation und -Sensorik durch die Kombination skalierbarer elektronischer und photonischer Konzepte.

Das IHP ist konkret in der Demonstration einer THz-Zeilenkamera für die Inline-Messtechnik in Produktionsprozessen involviert und hat dort durch die Entwicklung und Fertigung von 240-GHz-Radar-Frontend-ICs entscheidend beigetragen. Der Fokus des IHP lag dabei auf dem Einsatz der SiGe-BiCMOS-Technologie des IHP, für die FMCW-Radar-Chips mit on-chip-integrierten Antennen entwickelt wurden. Neben einer Ein-Kanal-Lösung wurde für zukünftige MIMO-Zeilen auch ein integrierter 4-Kanal-Empfänger entworfen und gefertigt, der einen besonders hohen Integrationsgrad des Gesamtsystems ermöglicht. Diesem Ziel diente auch die

The joint project T-KOS is an initiative of the Forschungsfabrik Mikroelektronik (FMD) to bring together the distributed technological competences for communication and sensor technology. This is to be demonstrated across institutes through system solutions in the field of TeraHertz communication and sensor technology, wireless radio transmission, non-destructive testing technology, spectroscopy as well as contactless inline measurement technology and offered for use in the industrial environment. Overarching project goals are to establish a German value chain on TeraHertz radio solutions (e.g., for high-bit-rate communication in industrial production), inline monitoring of production processes with AI-based, real-time imaging processing for resource-efficient production (e.g., zero-defect strategy), and first-of-its-kind industrial-grade Terahertz communication and sensing by combining scalable electronic and photonic concepts.

Specifically, IHP is involved in the demonstration of a THz line scan camera for inline metrology in production processes, where it has contributed significantly through the development and fabrication of 240 GHz radar front-end ICs. The focus of IHP was on the use of IHP's SiGe-BiCMOS technology, for which FMCW radar chips with on-chip integrated antennas were developed. In addition to a single-channel solution, an integrated 4-channel receiver was designed and manufactured for future MIMO lines, enabling a particularly high degree of integration of the overall system. The development of an AD converter concept for monolithic integration in multi-channel receivers also served this goal.

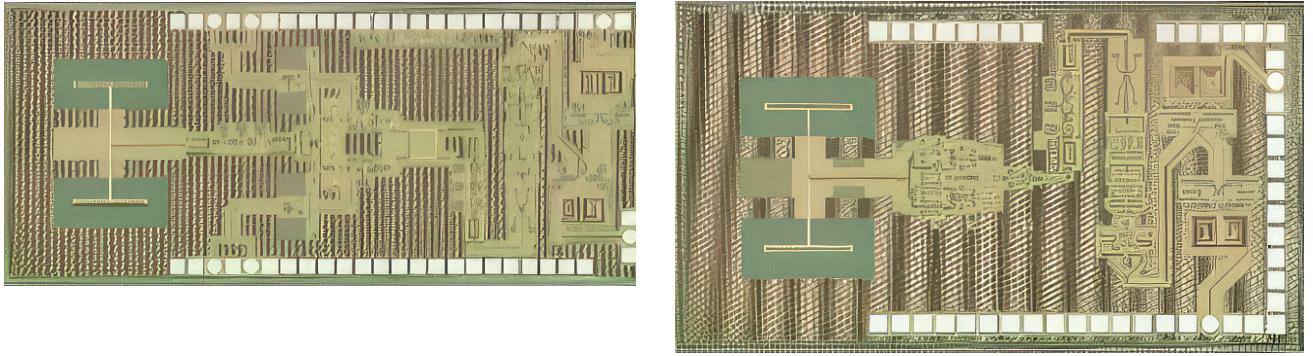


Abb. 1: Ein-Kanal-Radar-Empfänger (links) und Ein-Kanal-Radar-Sender (rechts) für das 240-GHz-Frequenzband

Fig. 1: Single-channel radar receiver (left) and single-channel radar transmitter (right) for the 240 GHz frequency band

Entwicklung eines AD-Wandler-Konzeptes zur monolithischen Integration in Mehr-Kanal-Empfängern. Dem gleichen Ziel ist auch die Entwicklung von technologischen Prozessen zur Heterointegration von InP-Chiplets auf SiGe-BiCMOS-Wafern zuzuordnen, dessen spezifische Einzelkomponenten (u. a. durch InP-Technologien des FBH gefertigt) nahtlos und verlustarm in die Gesamtschaltung einbezogen werden können.

Für Entwicklung der 240 GHz Radar Frontend ICs wurden zwei Designansätze verfolgt. Der erste Ansatz zielt auf eine hohe Sende-Ausgangsleistung (P_{out}) und eine niedrige Empfänger-Rauschzahl (NF) ab, wobei ein höherer DC-Leistungsverbrauch in Kauf genommen wird. Bei diesem Ansatz wurden separate Chips für Sender und Empfänger entwickelt. Ein 1-Kanal-Empfänger-Chip wurde so entworfen, dass er in ein 2×8 -MIMO-System mit einem $n\lambda$ -Abstand zwischen den Antennenelementen eingebunden werden kann. Ein zweiter Empfänger-IC mit vier Kanälen pro Chip wurde entwickelt, um einen Antennenabstand von $1^*\lambda$ in einem MIMO-Setup zu ermöglichen. Die Abb. 1 zeigt Chipfotos der Ein-Kanal-Versionen des Empfängers (links) und des Senders (rechts). Beide Chips enthalten einen Frequenz-Vervielfacher, der das 30-GHz-Chirp-Signal des lokalen Oszillators in das 240-GHz-Frequenzband konvertiert. Der Sende-IC enthält noch einen 4-Wege-Leistungsverstärker, der die notwendige Ausgangsleistung sicherstellt. Der Empfänger hat stattdessen einen LNA als Eingangsstufe und einen IQ-Abwärtsmischer mit Ausgangsverstärker. Beide Chips erzielen eine sehr große 3-dB-Signalbandbreite von 50 GHz. Auffällig in den Chipfotos in Abb. 1 sind auch die integrierten On-Chip-Antennen (differentielle, doppelt gefaltete Dipol-Antennen), die mit Hilfe des Local-Backside-Etching-Prozesses (LBE) des IHP freigelegt wurden, um unerwünschte Substratverluste zu minimieren.

In dem zweiten Designansatz lag der Fokus auf möglichst niedrigem DC-Leistungsverbrauch, bei dem ein Kompromiss

The development of technological processes for heterointegration of InP chiplets on SiGe BiCMOS wafers, with the help of which specific individual components (manufactured with the aid of FBH InP technologies) can be seamlessly integrated into the overall circuit with low losses, is also related to the same goal.

Two design approaches were taken for development of 240 GHz Radar Frontend ICs. The first approach aims for high transmitter output power (P_{out}) and low receiver noise figure (NF), while accepting higher DC power consumption. In this approach, separate chips were developed for the transmitter and receiver. A 1-channel receiver chip was designed to be integrated into a 2×8 MIMO system with an $n\lambda$ spacing between antenna elements. A second receiver IC with 4 channels per chip was developed to enable $1^*\lambda$ antenna spacing in a MIMO setup. Fig. 1 shows chip photos of the single-channel versions of the receiver (left) and transmitter (right). Both chips contain a frequency multiplier that converts the 30-GHz chirp signal from the local oscillator to the 240-GHz frequency band. The transmit IC still contains a 4-way power amplifier that ensures the necessary output power. The receiver instead has an LNA as an input stage and an IQ downconverter with output amplifier. Both chips achieve a very wide 3-dB signal bandwidth of 50 GHz. Also noticeable in the chip photos in Fig. 1 are the integrated on-chip antennas (differential, double-folded dipole antennas), which were exposed using IHP's local-backside-etching (LBE) process to minimise unwanted substrate losses.

In the second design approach, the focus was on the lowest possible DC power consumption, where a compromise was found between the achievable output power and the noise figure. Here, a chip was developed that integrates both transmitter and receiver on the same chip. The basis for these circuit developments were already existing, exper-

zwischen der erreichbaren Ausgangsleistung und der Noise Figure gefunden wurde. Hier wurde ein Chip entwickelt, der sowohl Sender als auch Empfänger auf demselben Chip integriert. Basis für diese Schaltungsentwicklungen waren bereits existierende, experimentelle Vorläufer-Entwicklungen, die für die konkreten Anwendungszwecke des T-KOS-Projektes angepasst, weiterentwickelt und gefertigt wurden. Der kombinierte Sende- und Empfangschip ermöglicht die gemeinsame Nutzung der integrierten Frequenz-Multiplikator-Kette. Anders als im ersten Designansatz wurde hier im Empfänger ein subharmonischer Mischer eingesetzt. Beim Sender wurde auf den Leistungsverstärker verzichtet und stattdessen die letzte Multiplikator-Stufe verstärkt. Abb. 2 zeigt ein Chipfoto des integrierten Radar-Transceivers. Auch hier wurden gefaltete Dipole als Antennen sowohl für den Empfänger als auch für den Sender integriert. Die Isolation zwischen Empfänger- und Senderseite beträgt 30 dB.

Bei einer digitalen Beamforming-Implementierung steigt mit zunehmender Größe des MIMO-Arrays die Anzahl der IQ-Eingangs-/Ausgangssignale linear an. An einem bestimmten Punkt wird das Fan-In und Fan-Out der Basisbandsignale zum Systemengpass und behindert die weitere Skalierung des Systems (Abb. 3). Eine Möglichkeit dieses Problems zu lösen, ist die Integration eines 8-Kanal-ADCs pro MIMO-Empfängerchip. Dazu ist ein energieeffizienter ADC-Kern erforderlich, für den im Projekt eine geeignete ADC-Architektur gefunden wurde. Die Analyse des Gesamtsystems und der Anforderungen des Empfängers hat ergeben, dass ein 32 MS/s 10 MHz 8-bit ADC ausreichend ist, um die Anforderungen des bestehenden MIMO-Empfängers zu erfüllen. Hier bietet sich SAR-ADC-Architektur als die optimale Wahl an, da sie die beste Energieeffizienz bietet. Zum Einsatz kommen hybride DACs, die zusammen mit einem volldifferenziellen Track-and-Hold-Verstärker und einem volldifferenziellen Komparator den SAR-ADC-Kern bilden. Die hybride DAC-Architektur besteht aus einem kapazitiven 4-Bit-MSB-DAC und einem widerstandsbasierten 4-Bit-LSB-DAC. Durch die Verwendung des widerstand-basierten DAC konnte die Anordnung der Einheitskondensatoren erheblich verkleinert werden. Der auf dieser Basis entworfene ADC nimmt eine Siliziumfläche von $0,23 \times 0,13 \text{ mm}^2$ ein und kann leicht mit einem MIMO-Bildempfänger auf demselben IC integriert werden.

Das FBH und das IHP haben einen Heterointegrationsansatz entwickelt und demonstriert, der es ermöglicht, InP-basierte III-V-Chiplets auf einem SiGe-BiCMOS-Chip

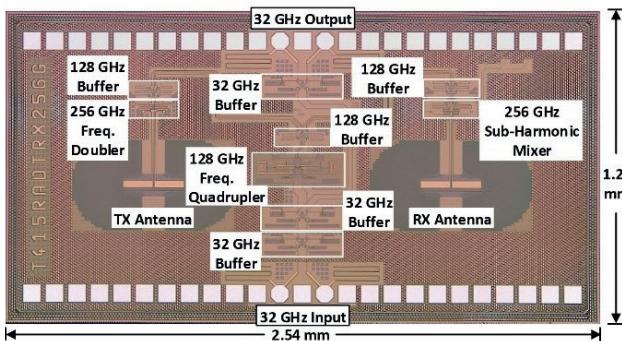


Abb. 2: Low-Power Single-Chip-Transceiver für Radar-Anwendungen bei 256 GHz

Fig. 2: Low-power single-chip transceiver for radar applications at 256 GHz

imental precursor developments, which were adapted and further developed and manufactured for the specific application purposes of the T-KOS project. The combined transmit and receive chip allows the integrated frequency multiplier chain to be shared. Unlike in the first design approach, a subharmonic mixer was used here in the receiver. In the transmitter, the power amplifier was omitted and the last multiplier stage was amplified instead. Fig. 2 shows a chip photo of the integrated radar transceiver. Again, folded dipoles were integrated as antennas for both the receiver and the transmitter. The isolation between receiver and transmitter side is 30 dB.

In a digital beamforming implementation, as the size of the MIMO array increases, the number of IQ input/output signals increases linearly. At a certain point, the fan-in and fan-out of the baseband signals becomes a system bottleneck and hinders the further scaling of the system (Fig. 3). One way to solve this problem is to integrate an 8-channel ADC per MIMO receiver chip. This requires an energy-efficient ADC core, for which a suitable ADC architecture was found here. Analysis of the overall system and receiver requirements has shown that a 32 MS/s 10 MHz 8-bit ADC is sufficient to meet the requirements of the existing MIMO receiver. Here, SAR ADC architecture is the optimal choice as it offers the best energy efficiency. Hybrid DACs are used, which together with a fully differential track-and-hold amplifier and a fully differential comparator form the SAR ADC core. The hybrid DAC architecture consists of a capacitive 4-bit MSB DAC and a resistive-based 4-bit LSB DAC. By using the resistor-based DAC, the unit capacitor arrangement could be significantly reduced. The ADC designed on this basis occupies a silicon area of $0.23 \times 0.13 \text{ mm}^2$ and can be easily integrated with a MIMO image receiver on the same IC.

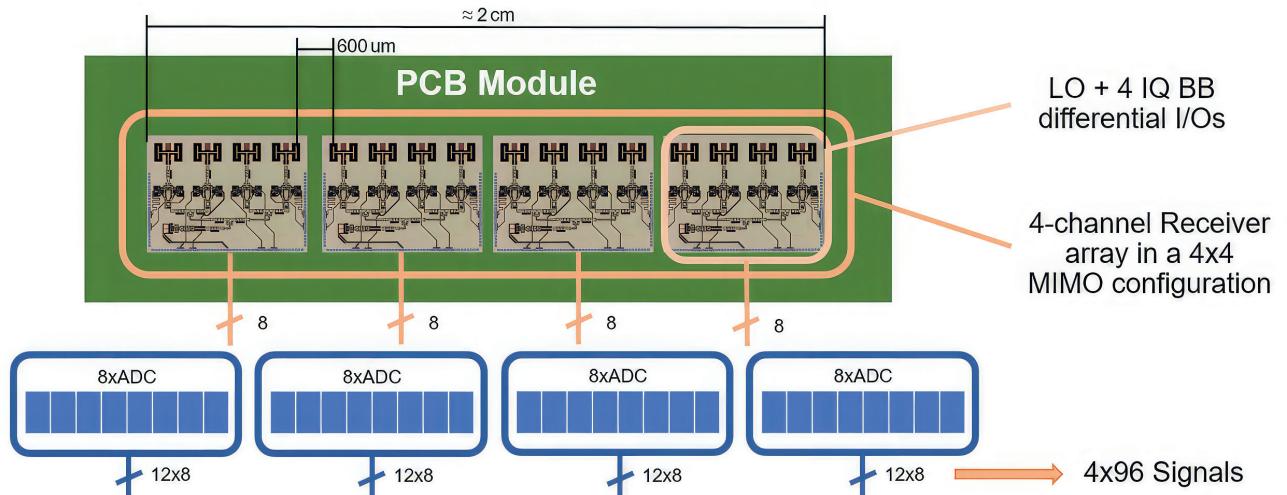


Abb. 3: Anordnung von 4 MIMO-Empfängern mit jeweils 4-Kanal-Empfänger-ICs und den dafür notwendigen ADC-Schnittstellen
Fig. 3: Arrangement of 4 MIMO receivers, each with 4-channel receiver ICs and the ADC interfaces required for them

für den Frequenzbereich über 100 GHz zu integrieren. In dieser Kooperation war das IHP dabei für die SiGe-BiCMOS-Basis zuständig, das FBH für die InP-HBT-Chiplets und die Aufbautechnik. Die Grundidee besteht darin, InP-Schaltungen in Form von Chiplets auf SiGe-BiCMOS-Wafern zu platzieren und mit den korrespondierenden SiGe-Schaltungsteilen HF-tauglich zu verbinden. Dazu wurde auf der SiGe-BiCMOS-Seite die Technologie für einen Lötprozess basierend auf In-Bumps adaptiert. Es wurde eine Under-Bump-Metallisierung (UBM), bestehend aus Ti/Ni/Au, auf das standardisierte Aluminium Back End Of Line (BEOL) abgeschieden, um den nachfolgenden Lötprozess zu ermöglichen. Mithilfe von geeigneten DC- und HF-Teststrukturen konnten HF-Übergänge von der SiGe-BiCMOS-Domäne zur InP-Domäne im sub-THz-Frequenzbereich mit minimalen HF-Verlusten demonstriert werden. Entsprechende Messungen beim FBH zeigen eine sehr geringe Variation von Chip zu Chip sowie eine exzellent niedrige Einfügungsdämpfung (weniger als 1 dB pro Übergang bei 220 GHz).

FBH and IHP have developed and demonstrated a hetero-integration approach to integrate InP-based III-V chiplets on a SiGe BiCMOS chip for the frequency range above 100 GHz. In this collaboration, IHP was responsible for the SiGe BiCMOS base, FBH for the InP HBT chiplets and the packaging technology. The basic idea is to place InP circuits in the form of chiplets on SiGe BiCMOS wafers and to connect them with the corresponding SiGe circuit parts in an RF-compatible way. For this purpose, the technology for a soldering process based on in-bumps was adapted on the SiGe-BiCMOS side. An under-bump metallisation (UBM) consisting of Ti/Ni/Au was deposited on the standardised aluminum Back End Of Line (BEOL) to enable the subsequent soldering process. Using suitable DC and RF test structures, RF transitions from the SiGe BiCMOS domain to the InP domain could be demonstrated in the sub-THz frequency range with minimal RF losses. Corresponding measurements at FBH show very low chip-to-chip variation and excellent low insertion loss (less than 1 dB per transition at 220 GHz).

Entwicklung der Laserintegration im Backend-of-Line (PEARLS)

Toward laser integration in the backend-of-line (PEARLS)

Der Fortschritt in der Technologie der photonischen integrierten Schaltkreise (PIC) ist eng mit der Entwicklung optischer Hochgeschwindigkeitskommunikations-Chipsets verknüpft, die in optoelektronischen Transceivern eingesetzt werden. Transceiver sind das Herzstück verschiedener optischer Punkt-zu-Punkt-Netze, die in einem Modul optische Sende- und Empfangsfunktionen und elektrische Schnittstellen für digitale Hochgeschwindigkeitsdaten enthalten. Hochmoderne Transceiver ermöglichen Leitungsgeschwindigkeiten von 400 Gbit/s und mehr. Optische Kommunikationsnetze umfassen ein breites Spektrum an Längenskalen. Gegenwärtig sind Anwendungen in Rechenzentren die Hauptantriebskraft für die Technologie photonischer integrierter Schaltungen, aber PIC-Anwendungen sind keineswegs auf diesem speziellen Bereich beschränkt. Netzwerkanwendungen von PICs, wie z. B. Zugangsnetze, 5G und 6G, hängen von den optoelektronischen Hochgeschwindigkeitsfähigkeiten integrierter Modulatoren und Fotodioden ab. Für andere Anwendungen wie LIDAR (Light Detection and Ranging) sind andere Funktionen erforderlich.

Heutzutage gibt es zwei wichtige Halbleitertechnologien für die integrierte Photonik: III-V und Siliziumphotonik. Beide Technologiefamilien werden für die Herstellung von integrierten photonischen Schaltungen verwendet.

The advance of photonic integrated circuits (PIC) technology is closely intertwined with the development of high-speed optical communication chip sets that are deployed in opto-electronic transceivers. Transceivers are core-enablers of various optical point-to-point networks, comprising in one module optical transmit and receive functions and electric interfaces for high-speed digital data. State-of-the-art transceivers provide line-rates of 400 Gbps and beyond. Optical communication networks span a wide range of length scales. Currently, data center applications are a major driver of photonic integrated circuit technology, but PIC applications are by no means limited to this specific domain. Network applications of PICs as for example access networks, 5G and 6G depend on high-speed opto-electronic capabilities of integrated modulators and photodiodes. Other applications such as LIDAR (light detection and ranging) necessitate different feature sets.

Nowadays there are two main semiconductor technologies for integrated photonics, III-V and silicon photonics. Both technology families are used for the manufacturing of photonic integrated circuits. III-V material based platforms inherit the superior opto-electronic properties that made these materials very successful in discrete photonic device applications. Silicon integrated circuit technology on

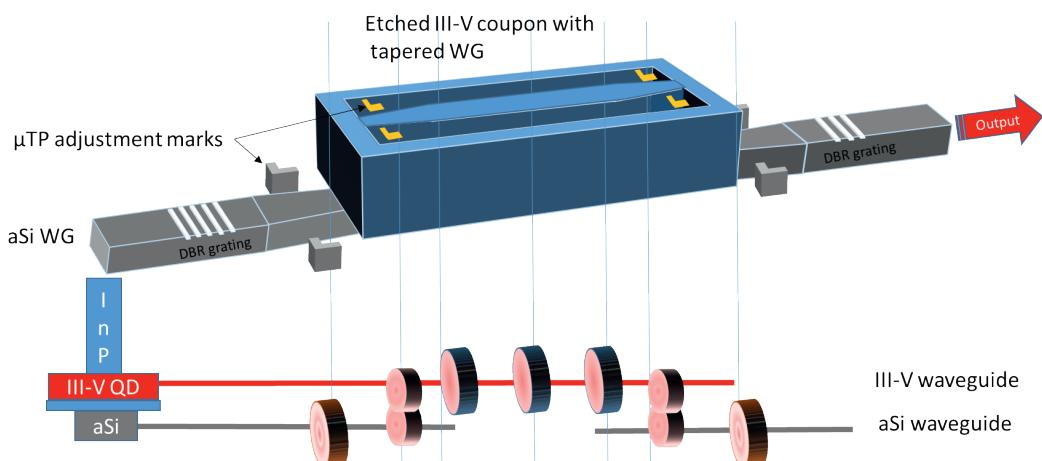


Abb. 1: Skizze einer Doppel-Bragg-Reflektor-Laserstruktur, die in PEARLS realisiert werden soll. Der Laserresonator besteht aus zwei Bragg-Gittern in einem Wellenleiter aus amorphem Silizium (aSi). Das Licht koppelt flüchtig zwischen dem a-Si-Resonator und dem Quantenpunkt-Verstärkungsmaterial.
Fig. 1: Sketch of a double-Bragg reflector laser structure to be realised in PEARLS. The laser cavity is formed by 2 Bragg gratings in an amorphous silicon (aSi) waveguide. Light couples evanescently between the a-Si resonator and the quantum dot gain material.

Auf III-V-Materialien basierende Plattformen haben die überlegenen optoelektronischen Eigenschaften geerbt, die diese Materialien in diskreten photonischen Anwendungen sehr erfolgreich gemacht haben. Die Technologie der integrierten Schaltkreise aus Silizium hingegen ist seit mehr als 50 Jahren ausgereift und bildet die Grundlage für die schnellen Entwicklungszyklen in der Mikroelektronikindustrie. Die Hauptvorteile der Siliziumphotonik liegen daher in der Notwendigkeit einer skalierbaren Fertigung. Mit zunehmender Bandbreite rückt ein weiterer Vorteil in den Vordergrund, nämlich die starke Integrationsfähigkeit. Nur durch die enge Integration von Logikschaltungen, Hochgeschwindigkeitstransistoren und siliziumphotonischen Phasenschiebern und Fotodioden in Silizium ist es möglich, elektronische Verstärkung und Ansteuerung mit sehr hoher Geschwindigkeit zu realisieren.

Unter den internationalen Kompetenzzentren im Bereich der Halbleitertechnologie zeichnet sich das IHP durch Hochgeschwindigkeits-Siliziumelektronik aus. Unsere selbst entwickelten SiGe-basierten Hetero-Junction-Bipolartransistoren (HBT) haben sich in Frontends für die optische Kommunikation bewährt. Daher wird am IHP bereits seit einigen Jahren ein photonisches BiCMOS entwickelt, das schnelle SiGe BiCMOS-Elektronik (npn HBT + CMOS) mit 220-nm-Silizium-auf-Isolator-Photonik monolithisch integriert. Das Ziel des Verbundforschungsprojekts PEARLS

the other hand, matured over more than 50 years and is an established basis for rapid development cycles common in microelectronics industry. Major advantages of silicon photonics are therefore related to meeting the need of scalable fabrication. With increasing bandwidth an additional advantage receives attention again, which are strong integration capabilities. Only on silicon close proximity co-integration of logic circuits, high-speed transistors and silicon photonic phase-shifters and photodiodes is possible to realise very high-speed electronic amplification and driving.

Among the international competence centers in the area of semiconductor technology, IHP excels in high-speed silicon electronics. Our in-house developed SiGe based hetero-junction bipolar transistors (HBT) have a track-record in frontends for optical communications. Therefore, photonic BiCMOS, which monolithically integrates fast SiGe BiCMOS electronics (npn HBT + CMOS) with 220 nm silicon-on-insulator photonics, is under development at IHP already for several years. To enable such unique technological capabilities with III-V laser integration is the objective the collaborative research project PEARLS (BMBF funding 13N14936). PEARLS brings together German industry, academia and research institutes to contribute with their specific expertise to develop a novel laser enabled silicon photonic electronic integration technology. The consortium is led by ADVA Optical Networking SE and joint by Sicoya GmbH, both with strong interest in

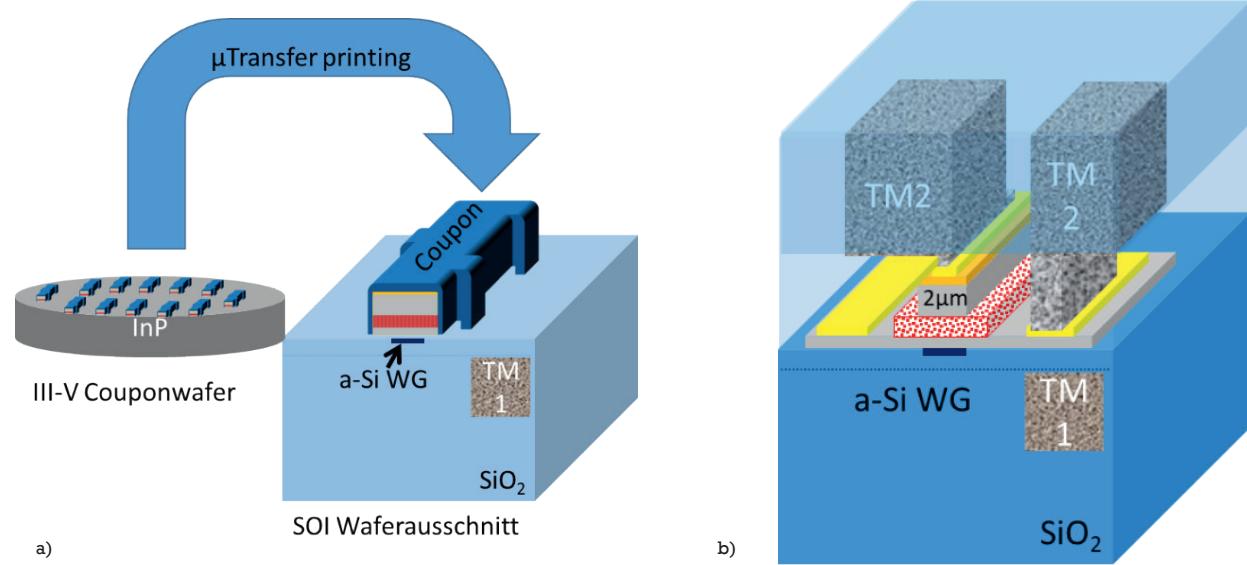


Abb. 2: (a) Mikro-Transferdruck von vorbearbeiteten III-V-Membranen (Coupons) von einem III-V-Quellwafer auf einen IHP-Silizium-auf-Isolator (SOI)-Wafer (Target), durchgeführt über Top-Metall 1 (TM1) und amorphen Silizium-Wellenleitern (a-Si WG) (b) die III-V-Membran (Verstärkungsmaterial) ist in das Dielektrikum des hinteren Endes der Leitung zwischen TM1 und TM2 eingebettet.

Fig. 2: (a) Micro-transfer printing of pre-processed III-V membranes (coupons) from a III-V source wafer on an IHP silicon-on-insulator (SOI) wafer (target), done above top-metal 1 (TM1) and amorphous silicon waveguides (a-Si WG) (b) the III-V membrane (gain material) is embedded in the dielectric of the back-end of line between TM1 and TM2.

(BMBF-Förderung 13N14936) ist es, solche einzigartigen technologischen Fähigkeiten mit III-V-Laserintegration zu ermöglichen. PEARLS bringt die deutsche Industrie, Hochschulen und Forschungsinstitute zusammen, die mit ihrem spezifischen Fachwissen zur Entwicklung einer neuartigen lasergesteuerten Siliziumphotonik-Elektronik-Integrationstechnologie beitragen. Das Konsortium wird von ADVA Optical Networking SE geleitet und von der Sicoya GmbH unterstützt, die beide ein starkes Interesse an integrierten Lichtquellen haben. Die Universität Kassel ist ein Pionier auf dem Gebiet der auf Quantenpunkten (QD) basierenden III-V-Materialien für die Optoelektronik und trägt auch zur III-V-Prozesstechnologie bei. Das Fraunhofer IZM und das IHP entwickeln einen gemischten Technologienfluss für die Laserintegration auf 200-mm-Substraten.

Die Integration von Lasern in Siliziumphotonik-Plattformen wird von allen großen Unternehmen angestrebt. Ein bekannter Protagonist ist Intel, aber auch IMEC, LETI und andere haben in den vergangenen Jahren nachgezogen. Das IHP verfolgt einen Ansatz zur Integration heterogener III-V-Materialien, bei dem der Laser aus einem elektrisch gepumpten III-V-Verstärker besteht, der flüchtig mit einem Silizium-Wellenleiterresonator gekoppelt ist. Das Projekt PEARLS zielt darauf ab, einen „Werkzeugkasten“ für diesen Ansatz zu entwickeln, der auf III-V-Quantenpunkt-Materialien basiert und für den Betrieb bei erhöhten Temperaturen vorteilhaft sein soll. Die entwickelte Integrationstechnik wird die Realisierung verschiedener Laserstrukturen ermöglichen, wie z. B. eines Doppel-Bragg-Reflektor-Lasers (DBR), wie in Abb. 1 dargestellt, oder eines Lasers mit verteilter Rückkopplung.

Während die Grundlagen dieser Technik bereits vor einigen Jahren entwickelt wurden, ist der IHP-Ansatz einzigartig, da er zum ersten Mal eine Möglichkeit zur engen Zusammenarbeit mit einer photonischen BiCMOS-Technologie oder prinzipiell mit anderen komplexen Siliziumtechnologien bietet. Das Konzept zielt darauf ab, die Randbedingungen der Vollfluss-Siliziumphotonik und -Elektronik mit der Realisierung eines Hohlraumlasers in Einklang zu bringen. Bei PEARLS wird das III-V-Material im hinteren Teil der Leitung integriert und nicht wie üblich über das vordere Ende der Leitung. Dies geschieht durch die Einführung einer zusätzlichen amorphen Silizium-Wellenleiterschicht über dem Top-Metall 1. Ein vorverarbeiteter III-V-Coupon wird auf den IHP-Target-Wafer gedruckt (Mikro-Transferdruck), weiterverarbeitet und schließlich, wie in Abb. 2 gezeigt, eingebettet.

integrated light sources. University of Kassel is a pioneer in quantum dot (QD) based III-V materials for optoelectronics, also contributing to the III-V process technology. Fraunhofer IZM and IHP develop a mixed technology flow for laser integration on 200 mm substrates.

Laser integration in silicon photonics platform technologies is pursued by all major players, a widely-known protagonist here being Intel, with IMEC, LETI and others following suit in recent years. IHP adopts a heterogeneous III-V material integration approach in which the laser is formed by an electrically pumped III-V gain coupon evanescently coupled with a silicon waveguide resonator. The project PEARLS aims to develop a “toolbox” for this approach based on III-V quantum dot material that should be beneficial for operation at elevated temperatures. The developed integration technique will permit the realisation of different laser structures, such as e.g. a double-Bragg reflector – DBR – laser, as shown in Fig. 1, or distributed feedback lasers.

While the basics of this technique were pioneered several years ago, IHP approach is unique in providing for the first time a way of intimate co-integration with a photonic BiCMOS technology, or in principle other complex silicon technologies. The concepts seeks to reconcile the boundary conditions of full flow silicon photonics and electronics fabrication with the realisation of a waveguide cavity based laser. In PEARLS, the III-V material is integrated in the back-end of line well above the more established integration route via the front-end of line. That is done by introducing an additional amorphous silicon waveguide layer above top-metal 1. A pre-processed III-V coupon is printed (micro-transfer printing) on the IHP target wafer, further processed and ends up embedded as shown in Fig. 2.

The integration in the upper back-end of line is considered as most beneficial for IHP’s technology and research setup, taking into account several boundary conditions. (A) The distance between top-metal 1 and top-metal 2 is sufficient to accommodate a typical laser thickness of classic InP lasers, therefore eliminating any need for sub-micron laser stacks that necessitate extra development effort. (B) Interference of III-V process technology with front-end of line silicon processing (e.g. contamination) is minimised. (C) Micro-transfer printing liberates us from III-V substrate removal while maintaining the ability to fully encapsulate the III-V material for reliability reasons. (D) Population of the silicon target wafer by transfer printing technology is



a)

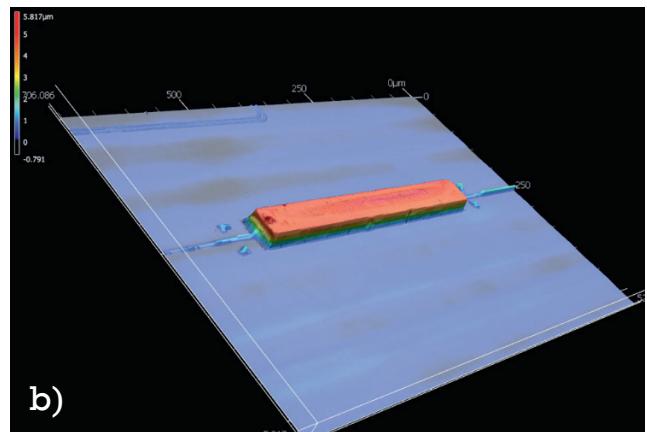


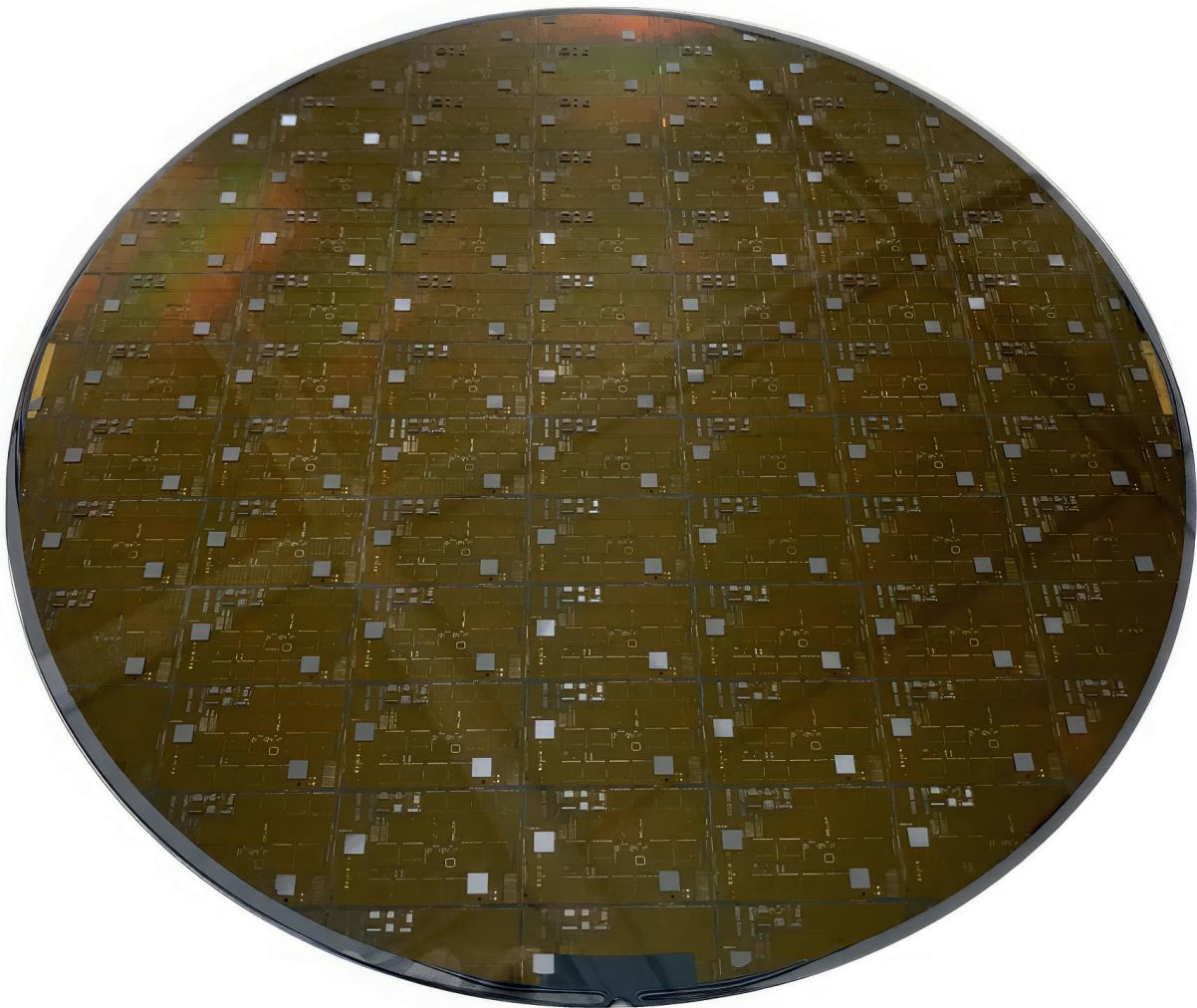
Abb. 3: (a) X-Celeprint MTP200 μ -TP im IHP Nanolab. (b) 3D-Topographiebild eines mikro-transferredruckten InP-Quellcoupons auf einem SiO_2 -Targetwafer
Fig. 3: (a) X-Celeprint MTP200 μ -TP in IHP Nanolab. (b) 3D topography image of micro-transfer printed InP source coupon on SiO_2 target wafer

Die Integration in das obere Ende der Linie wird als am vorteilhaftesten für die Technologie und den Forschungsaufbau des IHP angesehen, wobei mehrere Randbedingungen berücksichtigt werden. (A) Der Abstand zwischen Top-Metall 1 und Top-Metall 2 reicht aus, um eine typische Laserdicke von klassischen InP-Lasern aufzunehmen, so dass keine Submikrometer-Laserstapel benötigt werden, die zusätzlichen Entwicklungsaufwand erfordern. (B) Die Beeinflussung der III-V-Prozesstechnologie durch die Siliziumverarbeitung am Anfang der Produktionslinie (z. B. durch Verunreinigungen) wird minimiert. (C) Der Mikrotransferdruck befreit uns von der Entfernung des III-V-Substrats, während das III-V-Material aus Gründen der Zuverlässigkeit weiterhin vollständig eingekapselt werden kann. (D) Die Population des Silizium-Zielwafers durch die Transferdrucktechnologie passt gut zu den Anforderungen des IHP an kleine Mengen oder Multiprojekte von Wafern.

Die in PEARLS begonnene gemeinsame Entwicklung ist ein wichtiger erster Schritt auf dem strategischen Weg, die technologischen Fähigkeiten des IHP in Richtung Integration von optoelektronischen Bauelementen auf Basis von III-V-Membranen zu erweitern. Die Entwicklung des Integrationskonzepts und der technologischen Fähigkeiten sind Meilensteine, aber alles beruht auf der Demonstration des III-V-Membrandrucks. Nach der Installation des Druckwerkzeugs (Abb. 3a), der Entwicklung des Freigabeprozesses und der Etablierung von Druckverfahren auf 200-mm-IHP-Target-Wafern wird der Druck nun regelmäßig im IHP-Nanolab durchgeführt. Die Entwicklung des gesamten Prozesses schreitet schnell voran. Wir erwarten in naher Zukunft die erste Demonstration einer Lichtquelle.

a good match to IHP's small volume or multi-project wafer requirements.

The joint development started in PEARLS comprises important first steps on the strategic roadmap expanding IHP's technological capabilities toward integration of III-V membrane based opto-electronic devices. The development of integration concept and technological capability are milestones, but all rests on the demonstration of III-V membrane printing. After installation of the printing tool (Fig. 3a), development of the release process and establishment of printing procedures on 200 mm IHP target wafers, printing is now frequently performed in the IHP Nanolab. The overall process development is quickly progressing. We expect first light source demonstration in the near future.



Elektronisch-Photonische heterogene Integration durch Al-Al gebondete Chips auf einem 200-mm-Wafer

Electronic-photonics heterogeneous integration through Al-Al bonded chips on a 200 mm wafer

GEMEINSAME

LABORE

Die Brücke zwischen Forschung und Hochschulen bilden am IHP die acht Joint Labs. In der Leibniz-Gemeinschaft gehörte das IHP zu den ersten Einrichtungen mit dieser Kooperationsform und ist auch jetzt eine der aktivsten. In Potsdam, Cottbus, Wildau und Berlin sowie auf internationaler Ebene in Zielona Góra und Istanbul arbeiten Wissenschaftlerinnen und Wissenschaftler des Instituts eng mit den universitären Einrichtungen zusammen. Die Ziele der Zusammenarbeit in Joint Labs bestehen in der Erweiterung der Grundlagenforschung, der schnelleren Umsetzung von universitärer Forschung in die Anwendung sowie der Förderung und der Gewinnung von technisch-wissenschaftlichem Nachwuchs durch gemeinsame Lehre sowie Betreuung und Begutachtung von Qualifikationsarbeiten der Partnerhochschulen. Die Themen der Kooperationen, intensiv und erfolgreich durch zahlreiche gemeinsame Forschungsprojekte bearbeitet, sind strategisch ausgerichtet und orientieren sich an den Forschungsprogrammen des IHP.





JOINT LABS

The bridge between research and universities is built at IHP by the eight Joint Labs. Within the Leibniz Association, IHP was one of the first institutions with this form of cooperation and is still one of the most active. In Potsdam, Cottbus, Wildau and Berlin as well as on an international level in Zielona Góra and Istanbul, scientists of the institute are working closely together with the universities. The goals of the cooperation in Joint Labs are the enhancement of basic research, the faster transfer of university research into application as well as the promotion and recruitment of young technical-scientific talents through joint teaching as well as supervision and review of qualification theses of the partner universities. The topics of the cooperations, intensively and successfully worked on through numerous joint research projects, are strategically oriented and aligned with the research programmes of IHP.



Brandenburgische
Technische Universität
Cottbus - Senftenberg



JOINT LAB | IHP >< UZ

Verteilte Messsysteme und drahtlose Sensornetzwerke

Distributed Measurement Systems and Wireless Sensor Networks



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Dr. Krzysztof Piotrowski (IHP), Prof. Dr. Ryszard Rybski (UZ)

University of Zielona Góra

2019

Dieses Joint Lab konzentriert sich auf allen Aspekten der praktischen Anwendung von verteilten Messsystemen, die ein sehr breites Spektrum von Anwendungen aus einer Vielzahl von Bereichen abdecken. Ihre Hauptaufgabe ist die Interaktion mit der jeweiligen Umgebung, in der sie installiert sind, um diese zu überwachen und zu steuern. Diese Aufgabe wird hauptsächlich durch die Datenerfassung, den Datenaustausch und die Datenverarbeitung in den verschiedenen Schichten des Systems erfüllt, wobei die tatsächliche Größe der Verteilung von der jeweiligen Anwendung abhängt.

Die drei wichtigsten Schichten, aus denen ein solches System bestehen kann, sind das Sensor- und Aktornetz, die Edge/Fog-Schicht und die Cloud. Diese unterscheiden sich in ihrer Leistung, hauptsächlich aufgrund der verfügbaren Energie. Das Sensornetzwerk (auch Internet der Dinge - IoT oder Cyber-Physical System - CPS genannt) ist die am meisten eingeschränkte Schicht, die aus Geräten mit geringem Stromverbrauch und begrenzten Kommunikations- und Verarbeitungsmöglichkeiten besteht. Sie ist aber auch die Schicht, die am weitesten verbreitet ist, sie wird direkt in der jeweiligen Umgebung eingesetzt. Die Cloud-Schicht ist das Gegenteil, sie ist leistungsstark und oft zentralisiert, um eine präzise Verarbeitung der Messungen und die Erzeugung von Steuersignalen zu ermöglichen. Die Edge/Fog-Schicht liegt zwischen diesen beiden anderen Schichten und stellt eine Mischung ihrer Eigenschaften dar,



This Joint Lab focuses on all aspects related to practical approaches of distributed measurement systems that cover a very wide range of applications from a multitude of areas. Their main task is to interact with the given environments in which they are installed, in order to monitor and control them. This task is mainly driven by the data collection, exchange and processing realised in the different layers of the system, while the actual dimension of the distribution depends on the specific application.

The three major layers of which such a system can be composed of are the sensor and actuator network, the edge/fog layer and the cloud. These differ in the performance, mainly due

to the available energy. The sensor network (also referred to as Internet of Things - IoT, or Cyber-Physical System - CPS) is the most constrained layer that is composed of low-power devices with limited communication and processing capabilities. But it is also the layer that is the most pervasive one - it is deployed directly within the relevant environment. The cloud layer is the opposite, it is powerful and often centralised to allow precise processing of the measurements and generating control signals. The edge/fog layer resides in between these two other layers and expresses a mixture of their features, to optimise the overall system efficiency, enabling distributed processing and limiting the amount of data to be transported.

um die Effizienz des Gesamtsystems zu optimieren, eine verteilte Verarbeitung zu ermöglichen und die zu transportierende Datenmenge zu begrenzen.

Die Kombination dieser Teile (die auch als CPSoS bezeichnet wird) ermöglicht die Implementierung von Anwendungen in Bereichen wie Umweltüberwachung, Smart Grid, Smart City oder ähnlichem. All diese Anwendungen verarbeiten riesige Datenmengen aus verschiedenen Quellen und von verschiedenen Parteien. Sie definieren ihre spezifischen Anforderungen an Zuverlässigkeit, Sicherheit und Verfügbarkeit. Die Erfüllung dieser Anforderungen auf den verschiedenen Ebenen macht den Entwurf solcher Messsysteme alles andere als trivial.

Dieses Joint Lab ist das Ergebnis einer bereits länger bestehenden Kooperation mit der Universität Zielona Góra, die sowohl gemeinsame Vorlesungen und Lehrtätigkeiten als auch fachspezifische Projekte umfasst. Es wurde bereits ein INTERREG-Projekt (SmartGrid Plattform) realisiert und ein weiteres ist derzeit in Arbeit (SmartRiver). Darüber hinaus werden weitere Forschungsprojekte in diesem Themenbereich durchgeführt (EU-H2020-ebalance plus, BMBF-AMMOD, INTERREG-SpaceRegion). Seit 2017 wurden gemeinsam 15 Bachelorarbeiten, sechs Masterarbeiten und 25 studentische Praktika betreut. In dieser Zeit wurden 23 Konferenzbeiträge, sechs Zeitschriftenbeiträge und zwei Buchkapitel veröffentlicht. Im Dezember 2022 wurde ein neuer Laborraum in Zielona Góra eröffnet, um die Zusammenarbeit weiter zu fördern.

Combination of these parts (that is also referred to as CPSoS) allows implementing applications in areas such as environmental monitoring, smart grid, smart city or the like. All these applications handle huge amounts of data from different sources and are owned by different parties. They define their specific requirements for reliability, security and availability. Satisfying these requirements on the diverse layers makes the design of such measurement systems far from trivial.

This Joint Lab is a result of an already longer existing cooperation with the University of Zielona Góra that covers joint lectures and teaching activities as well as subject-specific projects. One INTERREG Project (SmartGrid Platform) is already realised and another one is currently in progress (SmartRiver). There are also further research projects realised in this subject area (EU H2020 – ebalance plus, BMBF – AMMOD, INTERREG – SpaceRegion). Since 2017, there were jointly supervised 15 bachelor theses, six master theses and 25 student internships. In that time 23 conference papers, six journal papers and two book chapters were published. In December 2022, a new laboratory room to further promote the cooperation was opened in Zielona Góra.



JOINT LAB | IHP >< HU BERLIN

Drahtlose Breitbandkommunikationssysteme

Wireless Communication Systems



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Eckhard Grass (IHP)

Humboldt-Universität zu Berlin, Institut für Informatik

2011/2012

Innerhalb des Joint Lab wird in der Lehre im Modul „Drahtlose Breitbandkommunikation“ auf Grundlagen der Nachrichtentechnik sowie auf spezielle aktuelle Entwicklungen (z. B. Mobilfunkstandards 5G und 6G) eingegangen. Der wachsende Anteil an Smartphones und drahtlos verbundenen Sensoren führt zu einem rasanten Anstieg der notwendigen Übertragungsraten für mobile Endgeräte. Ausgehend von den Kanaleigenschaften werden Algorithmen, Architekturen und Implementierungsaspekte für drahtlose Kommunikationssysteme mit höchsten Datenraten erörtert und den Studierenden vermittelt. Aus Forschungsprojekten zur 5. Generation Mobilfunk (5G) fließen Ergebnisse direkt in die Lehre ein. Während, bedingt durch die COVID-19-Beschränkungen, die Lehre (Vorlesung und Praktikum) im Wintersemester 2021/22 vollständig digital per Zoom-Videokonferenz durchgeführt wurde, konnte dieses Modul im

One main aspect of the Joint Lab is teaching a Masters Course on the basics of communications engineering as well as recent developments and standards (for example cellular network standards such as 5G and 6G). The growing percentage of smartphones, wireless sensors and other wireless devices results in a dramatic increase of required datarate. Algorithms, architectures, and implementation aspects of wireless communication systems are presented and introduced to the students. Results of research projects on the development of the 5th Generation of Mobile Communication Systems (5G) are directly used in the lectures. Due to the COVID-19 restrictions, the lectures and lab exercises in the winter semester 2021/22 were conducted fully digitally using the videoconferencing tool Zoom. However, in the winter semester 2022/23, the lecture and lab were again offered in face-to-face teaching.

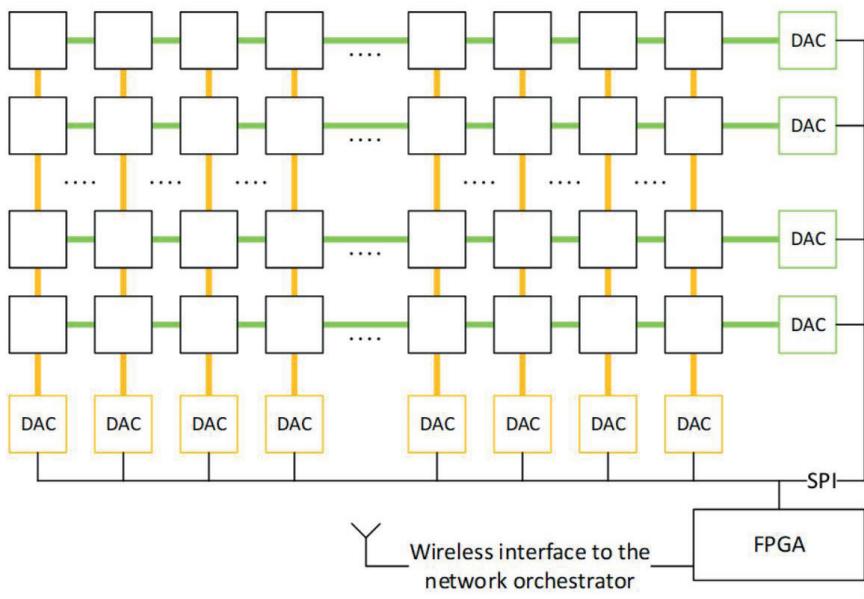


Abb. 1: Blockschaltbild zur Ansteuerung eines RIS im D-Band
Fig. 1: Blockdiagram for controlling the characteristic of a RIS



Wintersemester 2022/23 wieder als Präsenzveranstaltung angeboten werden.

Neben der Lehre charakterisieren Forschungsprojekte die Arbeit des Joint Lab. Im Jahr 2021 wurde die Arbeit an dem neuen DFG-Projekt AgileHyBeams aufgenommen. In diesem Projekt geht es um die Erhöhung der spektralen Effizienz durch den Einsatz effizienter Spatial-Multiplexing-Verfahren in Verbindung mit Hybrid Beamforming. Im Rahmen dieses DFG-Projekts wurden seit 2021 umfangreiche Untersuchungen und Messungen durchgeführt, die zum Ziel haben, die Geometrie von Räumen durch Auswertung der Kanalimpulsantworten zahlreicher Beams zu identifizieren. Neue Messergebnisse, die 2022 mit 60-GHz-Knoten und Beamsteering-Antennen durchgeführt wurden, werden derzeit aufbereitet und als Publikation eingereicht.

In dem BMBF-finanzierten Projekt zur Entwicklung von 6G-Technologie – 6G-RIC – arbeitet die Humboldt-Universität an rekonfigurierbaren intelligenten Oberflächen (RIS). Hier ist eine enge Zusammenarbeit mit dem Fraunhofer IZM und dem Fraunhofer HHI entstanden. Ein Konzept zur Ansteuerung eines solchen RIS ist in Abb. 1 dargestellt. Die Abstrahlcharakteristik eines RIS im Frequenzbereich von 150 GHz ist in Abb. 2 gezeigt.

Im Zusammenhang mit dem Joint Lab wurde im Jahr 2022 eine Dissertation mit dem Titel „Probabilistic Graphical Models: An Application in Synchronization and Localization“ von Herrn Meysam Goodarzi eingereicht. Die Verteidigung der Arbeit ist für März 2023 vorgesehen.

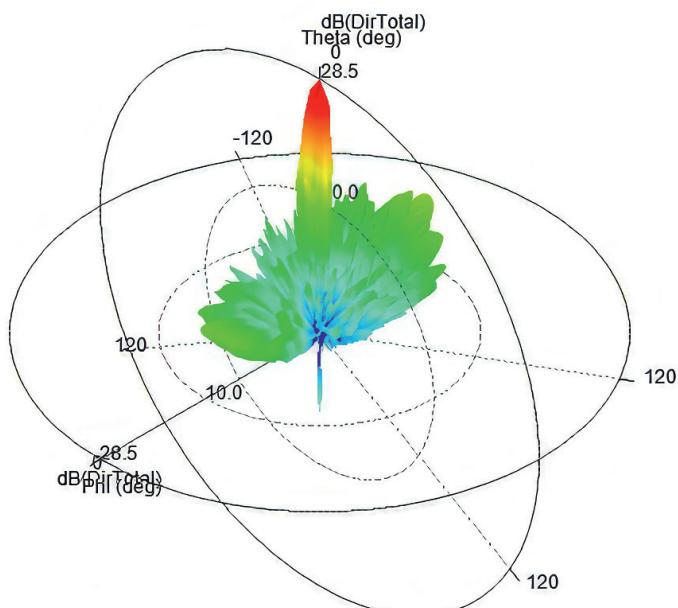
Abb. 2: Abstrahlungscharakteristik eines RIS im Frequenzbereich von 150 GHz (60° Einfallsinkel, 0° Ausfallwinkel)

Fig. 2: Beam Pattern of a RIS operating in the 150 GHz band
(incidence angle: 60°, reflection angle: 0°)

Another focus of this Joint Lab is the cooperative work in research projects. The DFG Project AgileHyBeams, which concentrates on increasing the spectral efficiency using hybrid beamforming technology based on high-resolution phased array antenna topologies, was started in fall 2020. In the context of this DFG project, comprehensive investigations and measurements were conducted since 2021. The goal of this work is establishing a digital twin of the physical environment by only using the information derived from wireless communication systems. Having established a set-up in an anechoic chamber for first investigations in 2021, a more advanced configuration using 60 GHz nodes with beamsteering antennae was established. New measurement results are currently being processed and prepared for a new publication.

In the BMBF-funded project on the development of 6G technology 6G-RIC, Humboldt University is working on Reconfigurable Intelligent Surfaces (RIS). In this context a close collaboration with Fraunhofer IZM and Fraunhofer HHI has been established. A block diagram for controlling a RIS is shown in Fig. 1 whereas the beampattern of a RIS operating in the 150 GHz band is shown in Fig. 2.

In the context of the Joint Lab a PhD Thesis with the title Probabilistic Graphical Models: An Application in Synchronization and Localization by Meysam Goodarzi was submitted. The defense of this thesis is planned for March 2023.



JOINT LAB | IHP >< TU BERLIN

Bioelektronik

Bioelectronics



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Mario Birkholz (IHP), Prof. Dr. Peter Neubauer (TU Berlin)

Technische Universität Berlin, Institut für Biotechnologie

2012/2013

Im Jahr 2022 feierte das Gemeinsame Labor für Bioelektronik sein 10-jähriges Bestehen. Tatsächlich haben sich in dieser Zeit die Erwartungen erfüllt, die bei der Gründung des Joint Lab Pate standen. Der Einsatz der Mikroelektronik hat in der Biotechnologie immer mehr Bedeutung und Marktvolumentum erlangt; prominente Beispiele sind auf ISFET-Arrays basierende DNA-Sequenzierer, Glucosesensoren als Humanimplantate, der zunehmende Einsatz von Mikrosensoren in der Bioprozesstechnik oder MEA-Systemen in der Neurologie, die Entwicklung von Elektrozeutika, also auf elektrischen Prinzipien beruhende Pharmazeutika etc. sowie eine Fülle aktueller Förderprogramme, die diese spannenden Fragen adressieren.

Wichtige Akteure am Joint Lab waren in dieser Zeit neben den beiden Gründern noch Dr. Anders Henriksson und Prof. Roland Thewes, Leiter des Fachgebiets für Sensor- und Aktuatorssysteme. Es wurden drei am IHP hergestellte Mikroelektronikchips entwickelt und in Bioumgebungen zur Anwendung gebracht: ein Glucosesensor-MEMS, ein phasenabstimmbarer 4-Kanal-Generatorchip für die Dielectrophorese sowie ein Mikroringresonatorchip für die Biosensorik.

Eine wichtige Aktivität war der Ausbildung von Studierenden an der TU Berlin gewidmet, insbesondere denen aus dem Masterstudiengang Biotechnologie. In der integrierten Lehrveranstaltung „Einführung in die Bioelektronik“ (regelmäßig im Sommersemester) erhielten die Studierenden eine Übersicht über Techniken und Methoden der Mikroelektronik, die durch zahlreiche Anwendungsbeispiele aus den Lebenswissenschaften nachvollziehbar vermittelt wurden. Im außerdem stattfindenden Praktikum Bioelektronik (jedes Semester) wird das erworbene theoretische Wissen bei der Messung eines EKG oder der Impedanzantwort einer Zellsuspension und anderen Versuchen praktisch eingesetzt.

Gleichzeitig hat sich die Bioelektronik mit den gesellschaftlichen Folgen dieser Forschung zu befassen. So sind

In 2022, the Joint Laboratory for Bioelectronics celebrated its 10th anniversary. Indeed, the expectations that inspired the founding of the Joint Lab have been fulfilled during this time. The use of microelectronics has gained increasing importance and market volume in biotechnology; prominent examples are DNA sequencers based on ISFET arrays, glucose sensors as human implants, the increasing use of microsensors in bioprocess technology or MEA systems in neurology, the development of electroceuticals, i.e. pharmaceuticals based on electrical principles, etc., as well as a wealth of current funding programmes addressing these exciting issues.

Important players at the Joint Lab during this time, besides the two founders, were Dr. Anders Henriksson and Prof. Roland Thewes, head of the Department of Sensor and Actuator Systems. Three microelectronics chips fabricated at IHP were developed and applied in bioenvironments: a glucose sensor MEMS, a phase-tunable 4-channel generator chip for dielectrophoresis, and a microring resonator chip for biosensing.

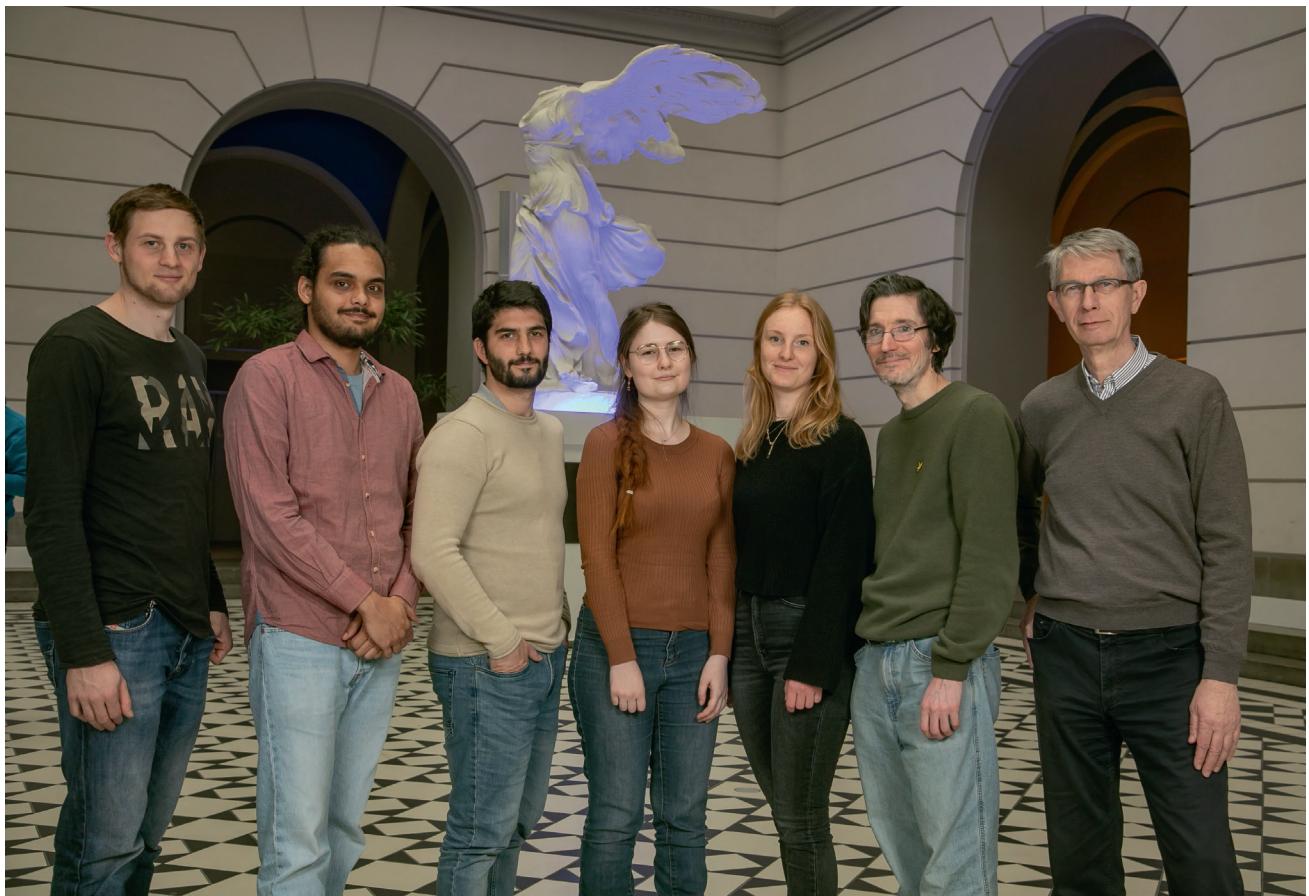
An important activity was dedicated to the education of students at the TU Berlin, especially those from the Master's programme in Biotechnology. In the integrated course „Introduction to Bioelectronics“ (regularly held in the summer semester), students were given an overview of techniques and methods of microelectronics, which were comprehensibly conveyed by numerous application examples from the life sciences. In the practical course Bioelectronics (every semester), which also takes place, the theoretical knowledge acquired is put to practical use in the measurement of an ECG or the impedance response of a cell suspension and other experiments.

At the same time, bioelectronics has to deal with the societal consequences of this research. For example, the Internet today involves massive intrusions into the privacy of millions of users. And questions arise about whether future

mit dem Internet heutzutage massive Eingriffe in die Privatsphäre von Millionen von Nutzern verbunden. Es stellen sich Fragen, ob mit zukünftigen körpernahen oder integrierten medIoT-Systemen die Träger noch intensiver ausgespählt und gesteuert werden können. Hier tut sich ein wichtiges neues Forschungsfeld auf, um mögliche Eingriffe abzuwehren und die Systeme einer besseren Kontrolle durch den Nutzer zu unterstellen. Das Joint Lab hat zu diesem Thema in 2019 und 2021 mit Informatikern an der TU Berlin die Ringvorlesung „Internet und Privatheit“ organisiert, die sich mit mehreren 100 Teilnehmern eines sehr großen Interesses erfreute. 10 Jahre nach der Gründung hat das Joint Lab also eine erfolgreiche Bilanz vorzuweisen, die den Bogen von einer intensiven Kooperation mit Kollegen bis zu Studierenden und von spannenden Forschungsprojekten bis zur Thematisierung der gesellschaftlichen Folgen spannt.

medIoT systems that are close to or integrated within the body will be able to monitor and control wearers even more intensively. An important new field of research is opening up here to avert potential intrusions and put the systems under better control by the user. In 2019 and 2021, the Joint Lab organised the lecture series "Internet and Privacy" with computer scientists at the TU Berlin on this topic, which enjoyed a very high level of interest with several 100 participants. So, 10 years after its foundation, the Joint Lab has a successful track record, ranging from intensive cooperation with colleagues to students and from exciting research projects to addressing societal consequences.

Das Team des Joint Lab an der Technischen Universität Berlin
The team of the Joint Lab at the Technical University of Berlin



JOINT LAB | IHP < › UNIVERSITÄT POTSDAM

Entwurf von drahtlosen und eingebetteten Systemen

Wireless and Embedded System Design



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Miloš Krstić (IHP), Prof. Dr. Bettina Schnor (UP)

Universität Potsdam, Institut für Informatik und Computational Science

2014/2015

Die Erforschung und Entwicklung von Methoden und Werkzeugen zur Unterstützung eines effizienten Entwicklungsprozesses von komplexen energieeffizienten und zuverlässigen, eingebetteten Chips und Systemen sind ein Schwerpunkt des Joint Lab. Das DFG-Projekt ENROL beschäftigt sich mit fehlertoleranten Methoden für den asynchronen Logikentwurf. In einem neuen BB-KI-Chips-Projekt (BMBF) steht der Lehransatz zum Design von Hardware für KI im Mittelpunkt. Die Forschungsaktivitäten des Joint Lab umfassten im Jahr 2022 zwei veröffentlichte Konferenz-/Workshop-Beiträge, die sich insbesondere mit strahlungsharten Lösungen für Rechnerarchitekturen und Zusammenarbeit zur Radarsensorik mit dem Leibniz-Institut ATB innerhalb des Joint Lab befassten. Außerdem wurden in 2022 vier Bachelorarbeiten und eine Masterarbeit im Joint Lab verteidigt. Die Arbeiten der Studierenden konzentrierten sich hauptsächlich auf die aufkommenden Themen, wie z. B. KI-Verarbeitungsarchitekturen, aber auch auf fehlertolerantem Computing. Ein weiteres wichtiges Thema des Joint Lab ist die Lehre. Es wurden Vorlesungen über Hardwarearchitekturen für KI-Anwendungen, Chipentwurf und Prozessorarchitektur gehalten. Eine besondere Bedeutung erfährt das Joint Lab mit dem Projekt BB-KI-Chips, in dem sich zwei neu eingestellte wissenschaftliche Mitarbeiter didaktisch und methodisch optimiert mit dem Lehrprozess von KI-Hardware auseinandersetzen.

The research and development of methods and tools for supporting an efficient development process of complex energy-efficient and reliable embedded chips and systems are a main focus of the Joint Lab. The DFG-Project ENROL focuses on fault-tolerant methods for asynchronous logic design. In a new BB-KI-Chips Project (BMBF) the focus is on a teaching approach for designing hardware for AI. The research activities of the Joint Lab included two published conference/workshop contributions in 2022, addressing in particular the radiation-hard solutions for processor architectures and collaboration on radar sensing with Leibniz institute ATB, within the Joint Lab. Moreover, four bachelor theses and one master thesis have been defended in the Joint Lab in 2022. The works of the students have been mainly focused on the emerging topics, such as AI processing architectures, but also on fault-tolerant computing. Another important topic of the Joint Lab is teaching. Lectures on hardware architectures for AI applications, chip design, and processor architectures were held. Of particular importance for the Joint Lab is the project BB-KI-Chips, where two newly employed research associates face the challenge to address the lecturing process of AI hardware in a didactically and methodologically optimised way.



AI-Chip entworfen von den Studierenden im Rahmen des Joint Lab mit der Universität Potsdam

AI Chip designed by the students within the Joint Lab with University of Potsdam

Zuverlässige Sensor-Netzwerke

Dependable Sensor Networks

Kontakt Contact



Partner Partner

Gründung und Eröffnung Opening 2014-2015

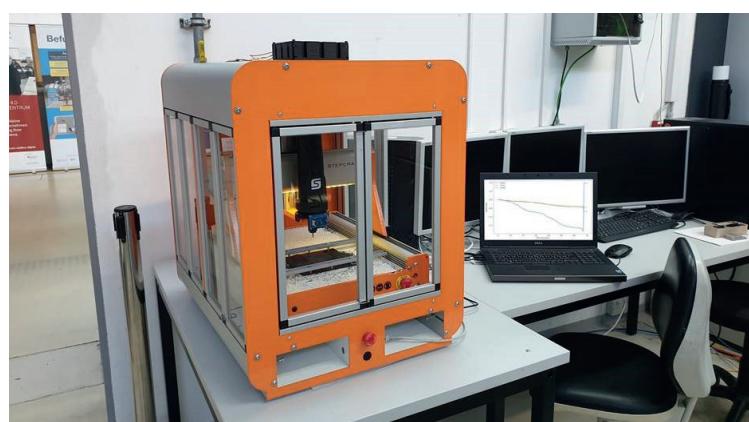
Prof. Dr. Peter Langendörfer (IHP), Prof. Dr. Michael Hübner (BTU)/Vertretungsprofessur Dr.-Ing. Marc Reichenbach (BTU)

Brandenburgische Technische Universität Cottbus-Senftenberg

Dieses Joint Lab untersucht zuverlässige und sichere verteilte Systeme mit einem Schwerpunkt auf zeitkritische Systeme. In den vergangenen Jahren sind verteilte Systeme und sensorbasierte Netze in den weltweiten Fokus des Forschungsinteresses gerückt. Solche Systeme bestehen aus Computern und Netzwerkverbindungen. Sie werden zur Kontrolle und Signalverarbeitung in realen Umgebungen eingesetzt, wie beispielsweise in Anwendungen von Smart Power Grids, Flugsicherheitskontrolle, der Steuerung von Fahrzeugen, in medizinischen Anwendungen und im Umweltmonitoring. In der Literatur werden sie auch als Cyber Physical Systems bezeichnet. Die Systemumgebungen sind typischer Weise durch hohe Realzeitanforderungen und durch die Notwendigkeit charakterisiert, Ausnahmestände und Fehler in sicherheitskritischen Anwendungen zu bearbeiten. Gleichzeitig werden die Zuverlässigkeitssanforderungen an verteilte Computersysteme immer höher. Die Fehlerbehandlung in solchen Systemen verursacht einen signifikanten zusätzlichen Stromverbrauch und bedarf zusätzlicher Hardware, insbesondere, wenn die Fehlerbehandlung in extrem kurzer Zeit, z. B. einem Clockzyklus, erfolgen muss. Es existieren partiell konkurrierende Herausforderungen: Einerseits muss ein ausreichendes Niveau an Zuverlässigkeit mit

The Joint Lab focuses on the dependability and security of distributed computer systems with an emphasis on the role of timing constraints. In recent years, the technology of distributed computer- and sensor-based systems has become a worldwide focus of research. Such systems incorporate computers and computer networks that perform control and signal processing in a real-world environment, recently also labelled as cyber physical systems. The real-world environment in which these systems function is typically characterised by realtime constraints and by the need to handle exceptional conditions and errors in safety-critical applications. At the same time, reliability requirements for distributed computer systems are constantly growing. Error management in these systems generally induces considerable powerconsumption and hardware overhead, especially if the error management has to be performed in a short time such as in a single clock cycle (e.g. based on "hot" backup elements). The emerging challenge is two-fold. First, error management must be performed at minimum cost and overhead. Second, security aspects may have a further impact, requiring system design approaches that consider dependability and security in close combination. Essentially this means that critical system functions must be secured even

„Mobiler“ Fortune-Demonstrator für Predictive Maintenance
"Mobile" fortune demonstrator for predictive maintenance



minimalem Aufwand erreicht werden, andererseits müssen Schutzfunktionen für die Sicherheit realisiert werden, so dass die Systemfunktion sowohl unter Fehlerbedingungen als auch unter Angriffsbedingungen abgesichert ist.

Wie wichtig innovative IT-Sicherheitsmechanismen sind, die auch zum Schutz kritischer Infrastrukturen eingesetzt werden können, zeigt eindrucksvoll die Verdoppelung der Angriffe innerhalb nur eines Jahres, von Juli 2021 bis Juli 2022, wie Microsoft in seinem Digital Defense Report 2022 berichtet. Die Erkennung und Verhinderung ebensolcher Angriffe sind das Ziel des Projektes KISS_KI, in dem Methoden der Künstlichen Intelligenz zur Erkennung von Angriffen gegen Automatisierungsnetze im Bereich kritischer Infrastrukturen, hier Wasserwerke, untersucht werden. Mit diesem Ansatz können u. U. auch Fehlfunktionen in den Anlagen erkannt werden. Das Joint Lab bringt seine Kompetenzen seit 2021 auch im Bereich IT-Sicherheit in den Cyber-Security-Masterstudiengang ein.

Im Innovationscampus II werden in den Teilprojekten For-Tune und 5G-Connect Methoden der Künstlichen Intelligenz untersucht. Im Teilprojekt ForTune wird untersucht, welche Sensordaten die relevantesten Informationen für die Bestimmung des Zustandes von Werkzeugen beinhalten. So können die KI-Verfahren schnell an neue Werkzeugmaschinen angepasst werden. Im Rahmen des 5G-Connect-Teilprojektes werden KI-Verfahren zur Erkennung von Störungen und Angriffen gegen 5G-Netze untersucht. Hier ergeben sich Synergien mit dem Projekt KISS_KI, in dem ebenfalls KI-Methoden zur Angriffserkennung untersucht werden.

under error conditions and in case of attacks by various mechanisms.

The importance of innovative IT security mechanisms that can also be used to protect critical infrastructures is impressively demonstrated by the doubling of attacks within just one year, from July 2021 to July 2022 as Microsoft reports in its Digital Defense Report 2022. The detection and prevention of such attacks are the goal of the KISS_KI project, in which Artificial Intelligence methods are being investigated for the detection of attacks against automation networks in the area of critical infrastructures, in this case waterworks. With this approach, it may also be possible to detect malfunctions in the plants. Since 2021, the Joint Lab has also been contributing its expertise in the area of IT security to the Cyber Security Master's degree programme.

In Innovation Campus II, the sub-projects For-Tune and 5G Connect are investigating methods of artificial intelligence. The For-Tune sub-project is investigating which sensor data contain the most relevant information for determining the condition of tools. In this way, AI methods can be quickly adapted to new machines. In the 5G Connect sub-project, AI methods for detecting faults and attacks against 5G networks are being investigated. There are synergies with the KISS_KI project, in which AI methods for attack detection are also being investigated.

JOINT LAB | IHP < › SABANCI UNIVERSITY

More-than-Moore



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Dr. Mehmet Kaynak (IHP), Prof. Yasar Gurbuz (Sabanci University)

Sabanci University, Istanbul

2014

Das gemeinsame Labor bündelt das Know-how der beiden akademischen Institutionen mit dem Schwerpunkt auf der Erforschung und Entwicklung von mm-Wellen/THz-Baulementen und integrierten Schaltungen auf der Grundlage von BiCMOS-Technologien und -Schaltungen. Die gemeinsa-

The joint laboratory combines the know-how of the two academic institutions with a focus on the research and development of mm-wave/THz devices and integrated circuits based on BiCMOS technologies and circuits. Joint education is central to this and since 2014, more than 70 students from

me Ausbildung ist dabei ein zentraler Punkt und seit 2014 hatten mehr als 70 Studierende der Universität Sabanci die Möglichkeit, ihre Praktika am IHP zu absolvieren. Einige der Studierenden setzen nach ihrem erfolgreichen Praktikum ihr Promotionsstudium als Vollzeitmitarbeiter am IHP fort. Sie alle leisten einen wesentlichen Beitrag zu den gemeinsamen Forschungsarbeiten. Die Joint-Lab-Kooperation beinhaltet mittlerweile nicht mehr nur den Austausch von Studierenden, sondern auch eines leitenden Wissenschaftlers. Im Sommer 2019 haben 11 Studierende der Sabanci-Universität ihr Praktikum am IHP durchgeführt. Während des COVID-Pandemiezeitraums (2020 und 2021) wurde die Zusammenarbeit fortgesetzt und mehr als 15 Studierende haben ihre Praktika am IHP online oder vor Ort absolviert. Im vergangenen Jahr hatten 11 Studierende die Möglichkeit, ihr Sommerpraktikum im Rahmen von Erasmus+ am IHP zu absolvieren. Aus der Forschung, die sie während des Praktikums durchgeführt haben, haben sie als Koautoren zu einer akademischen Publikation beigetragen. Bislang wurden 14 Zeitschriften- und 20 Konferenzbeiträge in angesehenen Verlagen und Communities veröffentlicht.

Sabanci University have had the opportunity to complete their internships at IHP. After their successful internship, some of the students continue their doctoral studies as full-time employees at IHP. They all make a significant contribution to the joint research work. The joint-lab cooperation now involves not only the exchange of students, but also of a senior scientist. In the summer of 2019, 11 students from Sabanci University conducted their internship at IHP. During the COVID pandemic period (2020 and 2021), the collaboration continued and more than 15 students completed their internships at IHP online or on-site. Last year, 11 students had the opportunity to complete their Erasmus+ summer internship at IHP. From the research they conducted during the internship, they contributed as co-authors to an academic publication. So far, 14 journal papers and 20 conference papers have been published in reputable publishers and communities.

JOINT LAB | IHP < › TH WILDAU

Photonische Bauelemente & Dünnschichttechnologien

Photonic Devices & Thin Film Technologies



Kontakt Contact

Prof. Dr. Andreas Mai (IHP), Prof. Dr. Sigurd Schrader (TH Wildau),

Prof. Dr. Martin Regehly (TH Wildau), Dr. Patrick Steglich (IHP)

Partner Partner

Technische Hochschule Wildau, AG für Photonik, Laser- und Plasmatechnologien

Gründung und Eröffnung Opening

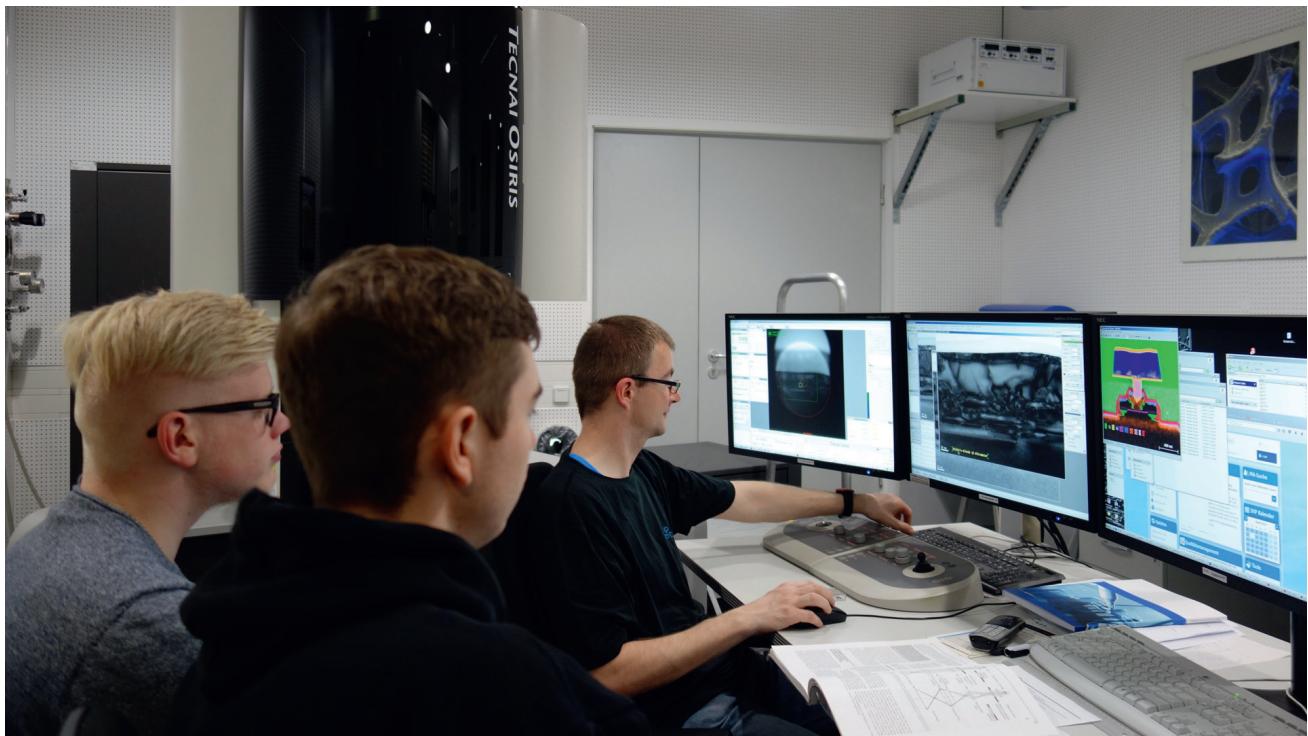
2006

Das Joint Lab IHP/TH Wildau konnte die gemeinsamen Arbeiten aus der Kooperation der Technischen Hochschule Wildau und dem IHP erfolgreich fortsetzen und fokussiert sich weiter auf die gemeinsame Lehre und Ausbildung von wissenschaftlichem Nachwuchs. Sie wird zunehmend durch den Gruppenleiter und weitere Mitarbeiter der Prozess- und Bauelementforschung am IHP unterstützt. Laborpraktika und Studentenexkursionen sowie die jährlichen Praktika für

The Joint Lab IHP/TH Wildau was able to successfully continue the joint work from the cooperation between the Technical University of Wildau and IHP and continues to focus on joint teaching and training of young scientists. It is increasingly supported by the group leader and other employees of the process and component research at IHP. Laboratory internships and student excursions as well as the annual internships for students of TH Wildau from the

Studierende der TH Wildau aus den Bachelor- und Masterstudiengängen wurden wiederholt durchgeführt. Zu diesem Zwecke wurde in 2022 auch ein SEM-Gerät an der Hochschule installiert, welches zukünftig für die gemeinsame Ausbildung genutzt werden kann. Ein besonderer Erfolg war die zum zweiten Mal durchgeführte Deutsch-Italienische Summerschool. Mit dem langjährigen Partner, der Uni-Rom TorVergata, wurde für circa 20 ausgewählte Nachwuchswissenschaftler:innen und Doktorand:innen ein spannendes Programm mit Vorträgen hochrangiger Forschungseinrichtungen, wie dem italienischen INFN, dem Leibniz-IPHT und der DLR, sowie Industrieunternehmen, wie TESAT, zum Thema Quantentechnologien dargeboten. Die erfolgreiche Bewerbung um neue Räumlichkeiten im LOK21-Gebäude der TH Wildau mit dem Nutzungskonzept eines Joint-Transfer-Labs war ein weiterer Erfolg. Damit werden zukünftig aus der Synergie verschiedener Arbeitsbereiche neue Kooperations- und Forschungsprojekte mit einem direkten Transfer in die industrielle Anwendung möglich.

Bachelor's and Master's degree programme were repeatedly carried out. For this purpose, a SEM device was also installed at the university in 2022, which can be used for joint training in the future. The German-Italian Summer School, which was held for the second time, was a particular success. With the long-standing partners of the University of Rome TorVergata, an exciting programme with lectures by high-ranking research institutions such as the Italian INFN, the Leibniz IPHT, and the DLR as well as industrial companies such as TESAT on the topic of quantum technologies was organised for around 20 selected young scientists and doctoral students. The successful application for new premises in the LOK21 building of the TH Wildau with the utilisation concept of a Joint-Transfer-Lab was carried out successfully. This will enable new cooperation and research projects with a direct transfer to industrial application from the synergy of different work areas in the future.



Joint Lab education made @ IHP – Bachelor-Studierende der TH Wildau im Praktikum am IHP

Joint Lab education made @ IHP – Bachelor students of TH Wildau during their internship at IHP

Siliziumphotonik

Silicon Photonics



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

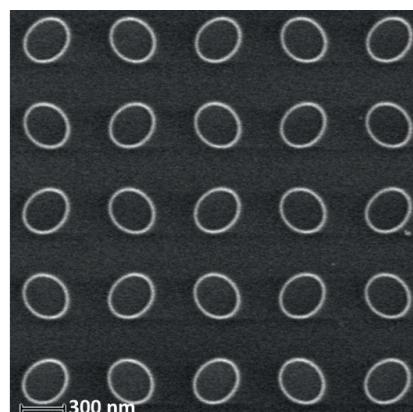
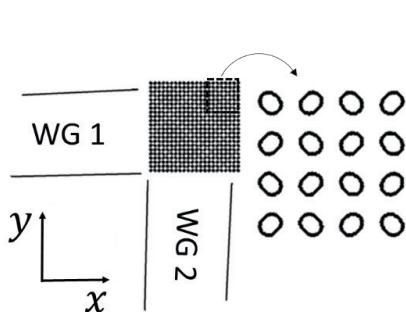
Prof. Dr. Lars Zimmermann (TU Berlin/IHP)

Technische Universität Berlin, Institut für Hochfrequenz- und
Halbleiter-Systemtechnologien

2010

Die Siliziumphotonik hat sich in den vergangenen Jahren zu einer Schlüsseltechnologie der optischen Kommunikation entwickelt. Die wichtigsten Anwendungen sind hier im Bereich Datenzentrum und Metronetze angesiedelt. Einen Schwerpunkt der gegenwärtigen Forschung und Entwicklung bildet insbesondere die Vereinigung von Silizium-IC-Elektronik mit integrierter Optik. Die Entwicklung der phottonischen BiCMOS-Technologie des IHP erfolgt in enger Kooperation mit der TU Berlin. Im gemeinsamen Joint Lab profitiert das IHP von dem verfügbaren photonischen Know-how, die TU Berlin erhält für ihre phottonischen Forschungen und Entwicklungen Zugang zu den IHP-Technologien. Es besteht eine enge Kooperation mit international führenden Einrichtungen und Forschergruppen auf dem Gebiet der Siliziumphotonik. Ausdruck dafür ist die Zusammenarbeit in zahlreichen Photonik-Projekten. Neben den Forschungsaktivitäten verbessert das Joint Lab Siliziumphotonik auch die akademische Anbindung des IHP. Das Joint Lab ist mit einer Vorlesung, einem Seminar und einem Projektlabor an der TU Berlin vertreten. Außerdem werden zahlreiche Studien-, Bachelor-, Master- und Doktorarbeiten bis zum erfolgreichen Abschluss betreut.

Silicon photonics is becoming a key technology in optical communications for deployment in high-throughput networks such as datacenters or in the metro area. Present developments focus in particular on the convergence of silicon IC technology and integrated optics. In order to develop IHP's photonic BiCMOS technology, a close collaboration with the TU Berlin has been established. In the Joint Lab, IHP benefits from the photonics know-how available in Berlin, while Berlin gains access to the technology of IHP for photonic research purposes. Our work is closely linked to top-level research in this area, which is reflected by the cooperation in a considerable number of international and national projects with the focus on photonics. In addition to extensive research activities the Joint Lab actively links IHP to academia. Currently, one lecture, a seminar, and a project lab at TU Berlin are taught. A considerable number of training, Bachelor, Master and PhD theses are conducted in the frame of the Joint Lab.



Im Rahmen der Zusammenarbeit zwischen der TU Berlin und dem IHP wurde 2022 auf der ECOC ein Artikel zu neuartigen 2D-Gitterkoppeln mit sehr geringer Polarisationsabhängigkeit publiziert.

In the frame of the collaboration between TU Berlin and IHP a paper was presented at ECOC 2022 regarding ultra-low polarisation dependent 2D grating couplers.

Podiumsdiskussion: Strukturwandel / Faktor Wissenschaft

Moderation:

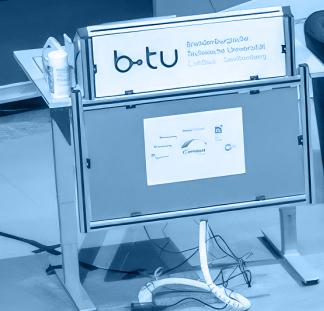
Prof. Dr. Michael Hübner
BTU C-S, Vizepräsident
Forschung und
Entwicklung

Prof. Dr. Matthias Kleiner
Leibniz-Gemeinschaft, Präsident

Prof. Dr. Reimund Neugebauer
Fraunhofer-Gesellschaft, Präsident

Thorsten Kramer
LEAG AG, Vorstandsvorsitzender

Innovationscampus
Elektronik und Mikrosensorik
Cottbus



KOOPERATIONEN COOPERATIONS



Innovationscampus Elektronik und Mikrosensorik Cottbus (Phase 2)

Innovation Campus Electronics and Microsensor Technology Cottbus (Phase 2)

Die politische Entscheidung Deutschlands aus der Braunkohleförderung auszusteigen, ist für die Lausitz von enormer Tragweite. Eine ganze Region ist grundlegend zu transformieren, die Voraussetzungen für nachhaltig wirksame Strukturen sind zu schaffen. Der Steigerung der Innovations- und Wettbewerbsfähigkeit der Lausitz kommt dabei eine besonders hohe Bedeutung zu. In ihrem Abschlussbericht verweist die Kommission „Wachstum, Strukturwandel und Beschäftigung“ auf den außerordentlich hohen Impact der Innovationskraft auf die wirtschaftliche und damit indirekt auch auf die gesellschaftliche Entwicklung der Lausitz. Entscheidend ist dabei die proaktive und zielgerichtete Gestaltung des Strukturwandels unter Nutzung der endogenen Potentiale. Innerhalb des Sofortprogramms der Bundesregierung wurde Ende 2019 das vom BMBF geförderte und Dezember 2021 endende Projekt „Innovationscampus Elektronik und Mikrosensorik Cottbus“ (iCampus) gestartet. Die Brandenburgische Technische Universität Cottbus-Senftenberg (BTU) und vier außeruniversitäre Forschungseinrichtungen haben ihre Kompetenzen synergetisch zusammengeschlossen, um gemeinsam vorhandene und verwertungsnahe Forschungsergebnisse (hoher Technologie-Reifegrad (TRL)) in Richtung potentieller Produkte zu entwickeln und in vor allem regionale Unternehmen zu transferieren.

In dem mit Phase II bezeichneten Vorhaben werden fünf Technologieplattformen entwickelt, welche eine große Bandbreite spezifischer Lösungen für konkrete Produktentwicklungen zur Verfügung stellen sollen. Exemplarisch werden außerdem vier spezifische Applikationsentwicklungen vorangetrieben, die auf die Technologieplattformen zurückgreifen. In diesen neun Bereichen soll überregionale Sichtbarkeit erreicht und Exzellenz geschaffen werden. Es ist geplant, in weiteren geförderten oder direkten Projekten mit der Industrie im Anschluss des Projektes zu entwickeln.

Dabei zielt die Verwertung insbesondere auf die Applikationsfelder Industrie 4.0, Umweltsensorik, Smart Health und Smart Farming.

Germany's political decision to phase out lignite production has enormous implications for Lausitz. An entire region must be fundamentally transformed and the conditions for sustainably effective structures must be created. Increasing the innovation and competitiveness of Lausitz is particularly important in this context. In its final report, the Commission „Growth, Structural Change and Employment“ refers to the extraordinarily high impact of innovative strength on the economic and thus indirectly also on the social development of Lausitz. The decisive factor here is the proactive and targeted shaping of structural change using endogenous potentials. Within the immediate programme of the federal government, the project "Innovation Campus Electronics and Microsensorics Cottbus" (iCampus), funded by the BMBF and ending in December 2021, was launched at the end of 2019. The Brandenburg University of Technology Cottbus-Senftenberg (BTU) and four non-university research institutions have synergistically combined their competencies in order to jointly develop existing and exploitable research results (high technology maturity level (TRL)) towards potential products and transfer them to primarily regional companies.

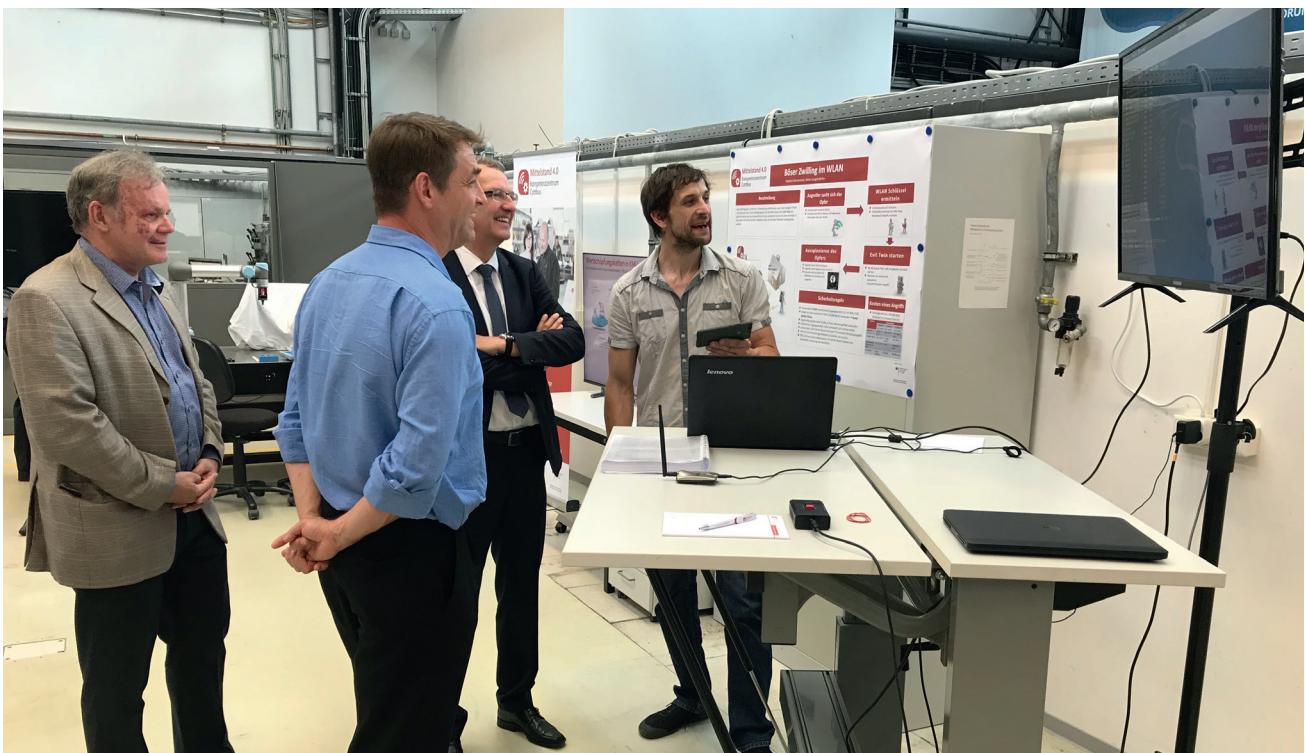
In the project designated as Phase II, five technology platforms are being developed, which are to provide a wide range of specific solutions for concrete product developments. In addition, four specific application developments will be advanced using the technology platforms as examples. In these nine areas, supraregional visibility is to be achieved and excellence created. It is planned to develop in further funded or direct projects with industry following the project. In this context, exploitation is aimed in particular at the application fields of Industry 4.0, environmental sensor technology, smart health and smart farming.

Kompetenzzentrum Mittelstand 4.0 Cottbus und Kompetenzzentrum IT-Sicherheit (KITS)

Competence Centre Mittelstand 4.0 Cottbus and Competence Centre IT-Security (KITS)

Die Abteilung Wireless Systems stellt seit 2017 ihre Expertise im Bereich der IT-Sicherheit in den Dienst der Gesellschaft und informiert Unternehmen der Region, aber auch überregional zu Grundlagen der IT-Sicherheit. Diese Aktivität wird in den beiden Projekten Mittelstand 4.0-Kompetenzzentrums Cottbus und Kompetenzzentrum IT-Sicherheit (KITS) gefördert durch das Bundesministerium für Wirtschaft und Klimaschutz bzw. durch das Landesministerium für Wirtschaft, Arbeit und Energie. Die Angebote reichen von Schulungen zum BSI-Grundschutz und der Datenschutzgrundverordnung bis hin zu „hands-on-schulungen“ zu Angriffen gegen Automatisierungsanlagen. Im Rahmen der Veranstaltungen des Mittelstand 4.0-Kompetenzzentrums Cottbus konnten 2022 über 500 Teilnehmer erreicht werden. Das KITS hat im Rahmen von Veranstaltungen über 270 Teilnehmer erreicht und verzeichnete über 17.500 Besucher seiner Webseite bei über 73.000 Aufrufen.

Since 2017, the Wireless Systems department has been putting its expertise in the field of IT security at the service of society and informing companies in the region, but also beyond the region, about the fundamentals of IT security. This activity is funded in the two projects Mittelstand 4.0-Kompetenzzentrum Cottbus and Kompetenzzentrum IT-Sicherheit (KITS) by the German Federal Ministry of Economics and Climate Protection and the state Ministry of Economics, Labor and Energy, respectively. The offerings range from training courses on BSI basic protection and the General Data Protection Regulation to "hands-on training" on attacks against automation systems. As part of the events held by the Mittelstand 4.0 Competence Center Cottbus, more than 500 participants were reached in 2022. KITS reached over 270 participants in the context of events and recorded over 17,500 visitors to its website with over 73,000 views.



Impressionen aus dem Kompetenzzentrum
Impressions from the competence centre

Forschungsfabrik Mikroelektronik Deutschland

Das Institut IHP ist seit 2017 Teil der Forschungsfabrik Mikroelektronik Deutschland (FMD). Die FMD als Kooperation des Fraunhofer-Verbunds Mikroelektronik mit den Leibniz-Instituten FBH und IHP ist der zentrale Ansprechpartner für alle Fragestellungen rund um die Mikro- und Nanoelektronik in Deutschland und Europa. Als Vorreiter für standort- und technologieübergreifende Zusammenarbeit geht die FMD aktuelle und künftige Herausforderungen der Elektronikforschung an und gibt wichtige Impulse zur Entwicklung von elementaren Innovationen für die Welt von morgen.

Im Jahr 2022 ist die FMD weitergewachsen. Mittlerweile bringen mehr als 4500 Mitarbeiterinnen und Mitarbeiter ihr Know-how im Bereich Forschung und Entwicklung von Mikro- und Nanosystemen ein. Damit ist die FMD einer der weltweit größten Zusammenschlüsse dieser Art auf dem Gebiet der FuE.

Großprojekte für nachhaltige Elektronik und neuartige Rechentechnologien gestartet

Aufbauend auf den im Rahmen der FMD geschaffenen Kompetenzen, Strukturen und Angeboten wurden im Jahr 2022 zwei neue Großprojekte – Green ICT @ FMD und FMD-QNC auf den Weg gebracht.

Im Projekt Green ICT @ FMD realisieren die in der Forschungsfabrik Mikroelektronik Deutschland kooperierenden Fraunhofer- und Leibniz-Institute zusammen mit dem Fraunhofer ISI ein standortübergreifendes Kompetenzzentrum für eine ressourcenbewusste Informations- und Kommunikationstechnik (IKT). Hier können die Green-ICT-spezifischen Fragestellungen gebündelt bearbeitet und technologieübergreifende IKT-Gesamtlösungen bis zu einem hohen technischen Reifegrad aus einer Hand für Partner in Wirtschaft und Wissenschaft angeboten werden. Das Bundesministerium für Bildung und Forschung (BMBF) unterstützt das im August 2022 gestartete Vorhaben im Rahmen der Initiative Green ICT, die ein Bestandteil des Klimaschutzprogramms 2030 der Bundesregierung ist.

The Institute IHP has been part of the Forschungsfabrik Mikroelektronik Deutschland (FMD) since 2017. As a cooperation of the Fraunhofer Group for Microelectronics with the Leibniz Institutes FBH and IHP, the FMD is the central point of contact for all issues related to micro- and nanoelectronics in Germany and Europe. As a pioneer for cross-site and cross-technology collaboration, FMD addresses current and future challenges in electronics research and provides important impetus for the development of elementary innovations for tomorrow's world.

In 2022, FMD has continued to grow. In the meantime, more than 4500 employees contribute their know-how in the field of research and development of micro and nano systems. This makes FMD the world's largest association of its kind in the field of R&D.

Major projects launched for sustainable electronics and novel computing technologies

Building on the competencies, structures and offerings created within FMD, two new major projects - Green ICT @ FMD and FMD-QNC - were launched in 2022.

In the Green ICT @ FMD project, the Fraunhofer and Leibniz institutes cooperating in the Research Factory Microelectronics Germany, together with Fraunhofer ISI, are implementing a cross-site competence center for resource-conscious information and communications technology (ICT). Here, Green ICT-specific issues can be addressed in a bundled manner and cross-technology ICT solutions can be offered to partners in industry and science from a single source up to a high level of technical maturity. The German Federal Ministry of Education and Research (BMBF) is supporting the project, which was launched in August 2022, as part of the Green ICT initiative, which is a component of the German government's Climate Protection Programme 2030.

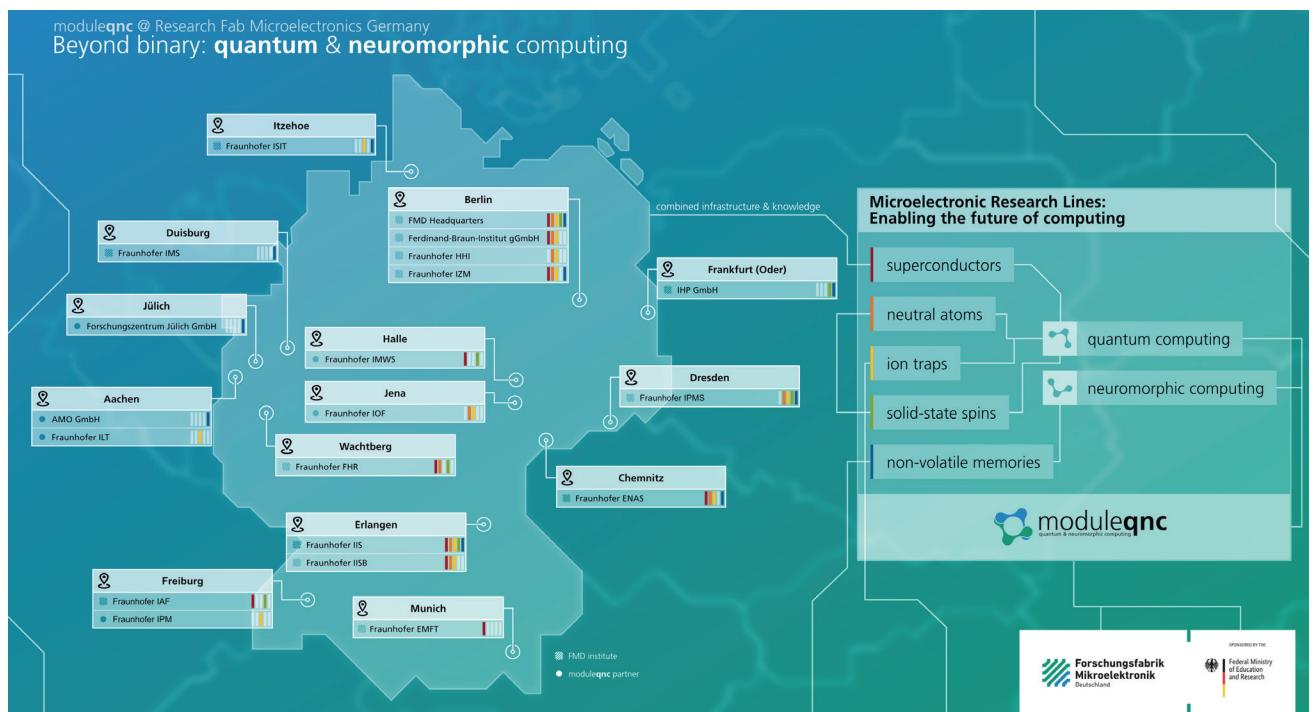
In order to bundle and expand the existing microelectronic research and development in Germany regarding quantum and neuromorphic computing, FMD started a



Mehr zu Green ICT



More about Green ICT



Um die in Deutschland vorhandene mikroelektronische Forschung und Entwicklung in Bezug auf Quanten- und neuromorphes Computing zu bündeln und auszubauen, startete die FMD zusammen mit vier weiteren Fraunhofer-Instituten, dem Forschungszentrum Jülich und der AMO GmbH im Dezember 2022 ein gemeinsames Vorhaben: Die »Forschungsfabrik Mikroelektronik Deutschland – Modul Quanten- und neuromorphes Computing«. Ziel der deutschlandweiten Kooperation FMD-QNC ist, Forschende und Unternehmen bei der Entwicklung von maßgeschneiderter Mikroelektronik und skalierbaren Fertigungs- und Integrationsverfahren für die neuen Rechentechnologien bestmöglich zu unterstützen.

joint project together with four other Fraunhofer institutes, Forschungszentrum Jülich and AMO GmbH in December 2022: The "Research Factory Microelectronics Germany - Module Quantum and Neuromorphic Computing". The aim of the Germany-wide cooperation FMD-QNC is to provide researchers and companies with the best possible support in the development of customised microelectronics and scalable manufacturing and integration processes for the new computing technologies. The equipment and structural set-up required for this is being funded by the BMBF.

Establishment of a microelectronics academy

As part of the Green ICT @ FMD and FMD-QNC projects, a Germany-wide microelectronics academy is also to be es-

Mehr zum FMD-QNC:



More about FMD-QNC



zen. Der dafür benötigte gerätetechnische und strukturelle Aufbau wird vom BMBF gefördert.

Aufbau einer Mikroelektronik-Akademie

Im Rahmen der Vorhaben Green ICT @ FMD und FMD-QNC soll in den kommenden drei Jahren zudem eine deutschlandweite Mikroelektronik-Akademie entstehen. Im Dezember 2022 fiel der Startschuss für die Konzeptualisierungsphase und damit verbunden für die Realisierung der Akademie und die Schaffung moderner Ausbildungsangebote im Bereich

established over the next three years. In December 2022, the starting signal was given for the conceptualisation phase and thus for the realisation of the academy and the creation of modern training opportunities in the field of microelectronics and nanoelectronics. The pillars "resource-conscious ICT" and "Practice-oriented semiconductor engineering and technology" derived from the two projects, together with a further pillar "Design of microelectronic circuits and systems", form the thematic basis of the Microelectronics

Mikro- und Nanoelektronik. Die aus den beiden Vorhaben abgeleiteten Säulen »Ressourcenbewusste IKT« und »praxisorientierte Halbleitertechnik und -technologie« bilden gemeinsam mit einer weiteren Säule »Design mikroelektronischer Schaltungen und Systeme« die thematische Basis der Mikroelektronik-Akademie. Die FMD übernimmt beim Aufbau der Mikroelektronik-Akademie nicht nur die organisatorische Leitung, sondern auch die Programmverantwortung dieser drei fachlichen Säulen. Ziel ist es, die Qualität der Fachkräfteausbildung auf dem Gebiet der Mikroelektronik zu verbessern und langfristig aktiv auf Bereiche, wie z. B. Klimaschutz und Nachhaltigkeit, neuartige Rechentechnologien und Vertrauenswürdigkeit im Halbleiter- und Chipbereich, Einfluss zu nehmen und diese voranzutreiben.

Mehr zur Mikroelektronik-Akademie:



Academy. In setting up the Microelectronics Academy, FMD not only assumes organisational management but also programme responsibility for these three specialist pillars. The aim is to improve the quality of specialist training in the field of microelectronics and, in the long term, to actively influence and drive forward areas such as climate protection and sustainability, novel computing technologies and trustworthiness in the semiconductor and chip sector.

Increasing European innovative strength in microelectronics

To ensure that Germany and Europe remain important players in the global value chain, essential preparations for the technological foundation of the "European Chips Act" were made within FMD in 2022.

More about the
Microelectronics
Academy:



Steigerung der europäischen Innovationskraft in der Mikroelektronik

Damit Deutschland und Europa in der globalen Wertschöpfungskette weiterhin wichtige Akteure bleiben, wurden im Jahr 2022 innerhalb der FMD essenzielle Vorbereitungen für das technologische Fundament des »European Chips Act« getroffen.

So wird beispielsweise die FMD-QNC auf europäischer Ebene durch das Projekt »PREVAIL« (Partnership for Realization and Validation of AI hardware Leadership) ergänzt. Im Projekt arbeiten die vier europäischen Forschungsorganisationen CEA-Leti, Fraunhofer, imec und VTT zusammen, um eine vernetzte 300-mm-Technologie-Plattform zur Herstellung von Chip-Prototypen für fortschrittliche Anwendungen der Künstlichen Intelligenz und neuromorphen Computings zu schaffen. Der nationale Teil von PREVAIL umfasst die vier Fraunhofer-Institute EMFT, IIS, IPMS und IZM, die als Teil der FMD ihre 300-mm-Fertigungs-, Design- und Testeinrichtungen erweitern und komplementär zu der 300-mm-Technologie ihrer europäischen Forschungspartner einsetzen.

For example, the FMD QNC will be complemented at the European level by the "PREVAIL" project (Partnership for Realization and Validation of AI hardware Leadership). In the project, the four European research organisations CEA-Leti, Fraunhofer, imec and VTT are collaborating to create a networked 300 mm technology platform for the production of chip prototypes for advanced artificial intelligence and neuromorphic computing applications. The national part of PREVAIL includes the four Fraunhofer institutes EMFT, IIS, IPMS and IZM, which as part of FMD are expanding their 300 mm fabrication, design and test facilities to complement the 300 mm technology of their European research partners.



Mehr Informationen
über die FMD



Virtueller 3D-Showroom



More info
about FMD



Licensing agreement between X-FAB and IHP

Lizenzvereinbarung zwischen X-FAB und IHP

X-FAB Silicon Foundries, die führende Analog/Mixed-Signal und Spezial-Foundry, gab den weiteren Ausbau ihrer langjährigen Partnerschaft mit dem IHP bekannt. Im Rahmen einer neuen Vereinbarung lizenziert X-FAB die hochmoderne SiGe-Technologie des IHP. Damit stehen die Leistungsvorteile dieser Technologie auch für Kunden mit Großserienfertigung zur Verfügung.

Die neu geschaffene 130-nm-Plattform stärkt das Technologieportfolio von X-FAB und bietet eine einzigartige Lösung, die die hohen Leistungsparameter erzielt, die für kommende Anforderungen im Bereich Kommunikationstechnik erforderlich sind. Beispiele für Anwendungen, die von dieser Technologie profitieren, sind Wi-Fi 6 (und zukünftig Wi-Fi 7) Access Points (APs), kommende Mobilfunk-Infrastrukturen (insbesondere 5G mmWave und baldige 6G-Standards) und die Vehicle-to-Vehicle-/V2V-Kommunikation. Die Technologie wird auch für die Entwicklung von >100-GHz-Radarsystemen entscheidend sein, die sowohl in Fahrzeugen als auch in Konsumgüteranwendungen zum Einsatz kommen wird.

Diese Lizenzvereinbarung folgt auf die bereits 2021 begonnene Zusammenarbeit, als das Kupfer-Backend von X-FAB zu IHP Frontend-Technologien SG13S und SG13G2 hinzugefügt wurde, um die unterstützten Bandbreiten zu erhöhen.

Die Einbindung der HBTs (Heterojunction-Bipolar-Transistoren) von IHP in die HF-Plattform von X-FAB wird den Kunden eine differenzierte SiGe-BiCMOS-Technologie bieten, die weitere Leistungsvorteile mit sich bringt. Der Technologietransfer zwischen den beiden Organisationen ist ein gutes Beispiel, wie Industrie und Forschungseinrichtungen zusammenarbeiten, um hervorragende Ergebnisse zu erzielen.

X-FAB Silicon Foundries, the leading analog/mixed-signal and specialty foundry, has announced a further expansion of its longstanding partnership with the IHP. As part of a new agreement, X-FAB will license IHP's cutting-edge SiGe technology. It will mean the performance benefits of this technology can be brought to high-volume customers.

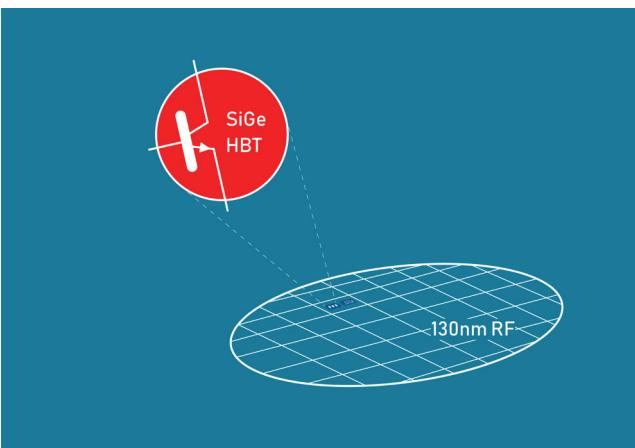
Significantly strengthening the X-FAB technology portfolio, the newly created 130 nm platform provides a unique solution attaining the elevated performance parameters

needed to address next generation communication requirements. Examples of areas benefiting from this technology include Wi-Fi 6 (and future Wi-Fi 7) access points, plus next generation cellular infrastructure (in particular 5G mmW and emerging 6G standards) and vehicle-to-vehicle (V2V) communication. This

technology will also be pivotal in the development of +100 GHz radar systems, for use in both automotive and consumer applications

This license agreement follows on from the collaborative work that began in 2021, where X-FAB's copper backend was added to IHP's SG13S and SG13G2 frontend technologies to boost the bandwidth figures that could be supported.

The incorporation of IHP's HBTs into X-FAB's RF platform will provide customers with a truly differentiated SiGe BiCMOS technology that is certain to bring tangible performance benefits.





ANGEBOTE UND LEISTUNGEN OFFERS AND SERVICES



Angebote und Leistungen

Offers and Services

Multi-Project-Wafer (MPW) - und Prototyping Service

Multi Project Wafer (MPW) and Prototyping Service

Das IHP bietet Forschungspartnern und Kunden Zugang zu seinen leistungsstarken SiGe-BiCMOS-Technologien mit speziellen integrierten RF- und Silizium-Photonik-Modulen.

Weiterhin bietet das IHP einen Multi Project Wafer Service mit 0,13- und 0,25- μm -SiGe-BiCMOS-Technologien auf 8"-Silizium-Wafern an. Integrierte SiGe-Heterobipolartransistoren mit 450 GHz f_{\max} sind für Forschung und Produktdesign qualifiziert, Bauelemente mit bis zu 650 GHz f_{\max} sind in Entwicklung und werden erstmals 2023 als frühzeitiger Zugang für Forschungs- und Benchmarking-Projekte angeboten. Weiterhin ist ein Cadence-basiertes Mixed-Signal-Design-Kit verfügbar. Für Hochfrequenz-Designs kann ein analoges Design Kit mit Keysight ADS verwendet werden.

IHP offers research partners and customers access to its powerful SiGe BiCMOS technologies with dedicated integrated RF and silicon photonics modules.

IHP provides a Multi Project Wafer Service with 0.13 and 0.25 μm SiGe BiCMOS technologies on 8" silicon wafers. Integrated SiGe heterobipolar transistors with 450 GHz f_{\max} are qualified for research and product design, devices with up to 650 GHz f_{\max} are under development and will be offered first time 2023 as early access for research and benchmarking projects. A Cadence-based mixed-signal design kit is available. For high frequency designs an analog Design Kit using Keysight ADS can be used.

Verfügbar sind folgende SiGe-BiCMOS- und Siliziumphotonik-Technologien:

The following SiGe BiCMOS technologies are available:

SG13S: Eine 0,13- μm -BiCMOS-Technologie mit npn-HBTs mit Grenzfrequenzen bis zu $f_T = 250$ GHz und $f_{\max} = 340$ GHz, mit 3,3 V I/O CMOS und 1,2 V Logik CMOS.

SG13G2: Eine 0,13- μm -BiCMOS-Technologie mit dem gleichen Bauelemente-Portfolio wie SG13S, aber deutlich höherer bipolarer Leistung mit $f_T/f_{\max} = 350/450$ GHz.

SG13SCu und SG13G2Cu: FEOL-Prozess SG13S und SG13G2 zusammen mit Cu-BEOL-Option von X-FAB mit 4 dünnen Cu-Lagen, zwei 3 μm Cu-Lagen, einer dünnen Al-Lage mit 2 fF/ μm MIM-Kondensator und einer 2,8- μm -Aluminium-Decklage.

SG13S: A 0.13 μm BiCMOS technology with high-performance npn-HBTs with cutoff frequencies up to $f_T = 250$ GHz and $f_{\max} = 340$ GHz, with 3.3 V I/O CMOS and 1.2 V logic CMOS.

SG13G2: A 0.13 μm BiCMOS technology with same device portfolio as SG13S, but significantly higher bipolar performance with $f_T/f_{\max} = 350/450$ GHz.

SG13SCu and SG13G2Cu: FEOL process SG13S and SG13G2 together with Cu BEOL option from X-FAB containing 4 thin Cu layers, two 3 μm Cu layers, a thin Al layer with 2 fF/ μm MIM capacitor and a 2.8 μm Aluminum top layer.



**Verbesserung der passiven Komponenten
im Vergleich zu Al BEOL:**

- 2 dicke Kupfer-Metallleitungen
- höhere Strombelastbarkeit der dünnen Metallschichten
- höhere Strombelastbarkeit der kleinen Durchkontaktierungen
- 40 % höhere Flächendichte des MIM-Kondensators

**Improvement of passive components
compared to Al BEOL:**

- 2 thick copper metal lines
- higher current handling of thin metal layers
- higher current handling of the small vias
- 40% higher area density of MIM capacitor

SG13G3Cu: Bietet HBTs der Spitzensklasse mit $f_T/f_{max} = 470/650$ GHz. Die Technologie bietet einen 8-lagigen Cu-BEOL von X-FAB mit 4 dünnen Cu-Schichten, 2 dicken 3- μ m-Cu-Schichten, einer dünnen Al-Schicht mit 2 fF/ μ m MIM-Kondensator und einer 2,8 μ m Aluminium-Padschicht. Diese Technologie bietet CMOS-Bauelemente mit 130-nm-Gate-Länge und 1,2 V Arbeitsspannung sowie CMOS-Bauelemente mit 3,3 V Arbeitsspannung.

SG25H5_EPIC: Eine hochleistungsfähige BiCMOS-Technologie mit integrierten Siliziumphotonik-Bauelementen. Sie kombiniert einen BiCMOS-Prozess mit sehr hoher bipolarer Leistung mit 210-GHz-Transitfrequenzen und bis zu 290 GHz maximale Oszillationsfrequenzen und photonische Bauelemente aus der SG25_PIC-Basistechnologie.

SG13G3Cu:

Offers leading edge performance HBT's with $f_T/f_{max} = 470/650$ GHz. The process offers a 8-layer Cu-BEOL from X-FAB containing 4 thin Cu layers, 2 thick 3 μ m Cu layers, a thin Al layer with 2 fF/ μ m MIM capacitor and a 2.8 μ m Aluminum top layer. This technology offers CMOS devices with 130 nm gate length and 1.2 V core voltage and high voltage CMOS devices with 3.3 V core voltage.

SG25H5_EPIC:

A high performance BiCMOS technology with integrated Silicon Photonic devices. It combines a BiCMOS process with very high bipolar performance 210 GHz transit frequencies and up to 290 GHz maximum oscillation frequencies and photonic devices from SG25_PIC base technology.



Details zum photonisch-integrierten Schaltungsmodul:

- 220 nm Si auf 2 µm SiO₂
- 3 Ätztiefen
- 4 Dotierungsebenen (p, n, p+, n+)
- 3 + 2 dicke Al-Backend-Metallschichten
- Germanium-Photodioden ($f_{3dB} > 60$ GHz)
- HBTs ($f_T/f_{max} = 220/290$ GHz)
- optionales lokalisierter Rückseiten-Ätzen

SG25H3: Eine 0,25-µm-BiCMOS-Technologie mit npn-HBTs, die von höherer RF-Leistungsfähigkeit ($f_T/f_{max} = 110/180$ GHz) zu höheren Durchbruchsspannungen von bis zu 7 V reicht.

SGB25V: Eine kostengünstige BiCMOS-Technologie mit einer Reihe von npn-HBTs bis zu einer Durchbruchsspannung von 7 V.

SGB25RH: Eine spezielle Variante der SGB25V-BiCMOS-Technologie, die strahlungsfeste IPs für Weltraumanwendungen enthält. Es ist nicht erlaubt, die hier enthaltene strahlungsfeste Process Design Kit-IP zusammen mit der SGB25V-Technologie zu verwenden.

Es finden technologische Durchläufe nach einem festen, unter verfügbaren Zeitplan statt:



Details on Photonic Integrated Circuit Module:

- 220 nm Si on 2 µm SiO₂
- 3 etch depths
- 4 doping levels (p, n, p+, n+)
- 3 + 2 thick Al backend metal layers
- Germanium photo diodes ($f_{3dB} > 60$ GHz)
- HBTs ($f_T/f_{max} = 220/290$ GHz)
- Optional localised backside etching

SG25H3: A 0.25 µm BiCMOS technology with npn-HBTs that ranges from higher RF performance ($f_T/f_{max} = 110/180$ GHz) to higher breakdown voltages up to 7 V.

SGB25V: A low cost BiCMOS technology with a range of npn-HBTs up to a breakdown voltage of 7 V.

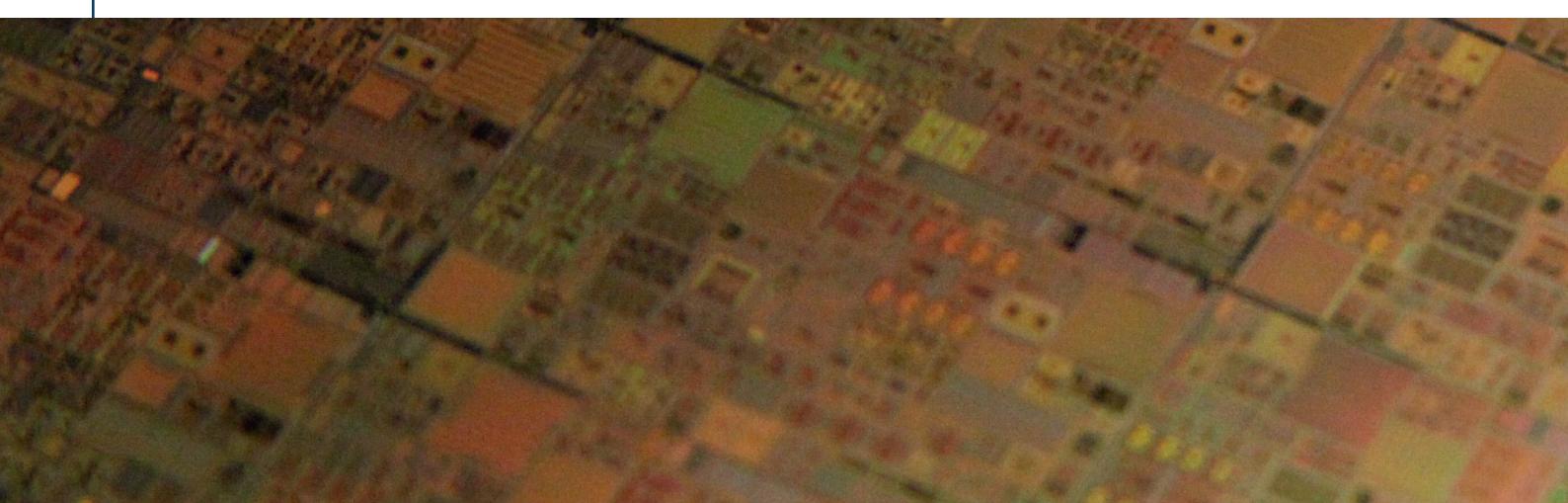
SGB25RH: A special variant of SGB25V BiCMOS technology which includes radiation hard IPs for space applications. It is not allowed to use the radiation hard Process Design Kit IPs included here together with SGB25V technology.

The schedule for MPW & Prototyping runs is published online:



Ein Cadence-basiertes Mixed-Signal-Design-Kit ist verfügbar. Wiederverwendbare Schaltungsblöcke und IPs des IHP für die drahtlose- und Breitbandkommunikation werden zur Unterstützung von Kundendesigns angeboten.

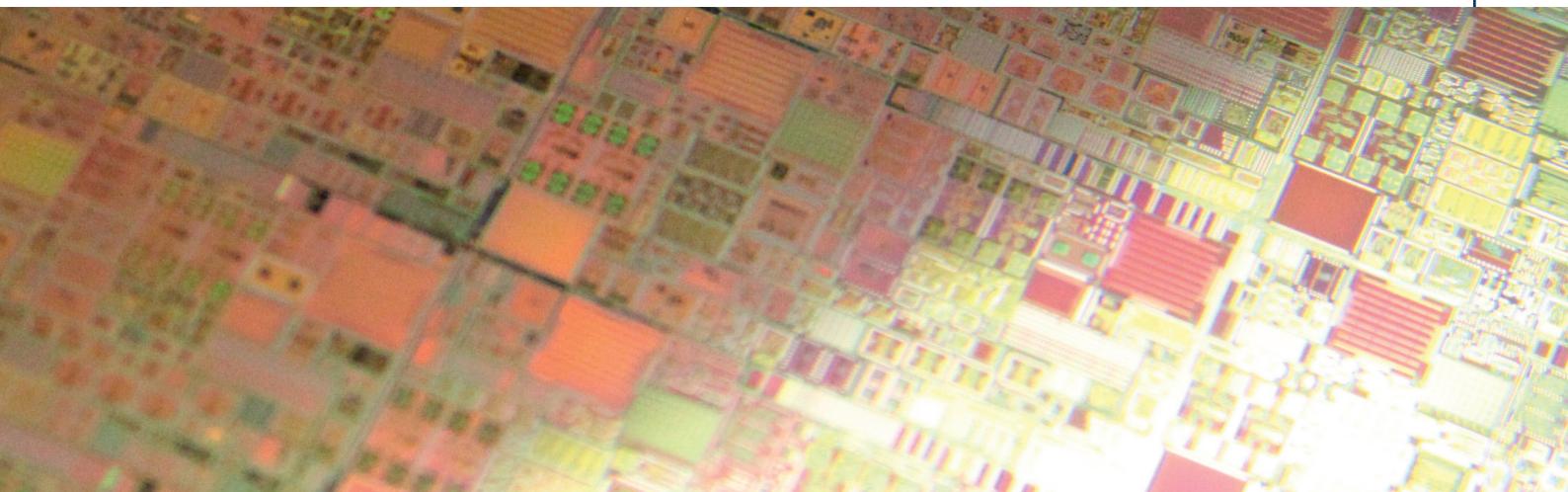
A Cadence-based mixed-signal design kit is available. For high frequency designs an analog Design Kit in ADS can be used. IHP's reusable blocks and IPs are offered to support third party designs.



Zusätzliche Module sind für bestimmte SiGe-BiCMOS-Technologien verfügbar:

Additional modules for certain SiGe-BiCMOS technologies are available:

LBE:	Das Localized Backside Etching Modul wird angeboten, um Silizium lokal zu entfernen, um die passiven Eigenschaften zu verbessern (verfügbar in allen Technologien).	LBE:	The Localised Backside Etching module is offered to locally remove silicon to improve passive properties (available in all technologies).
PIC:	Enthält spezielle photonische Design-Ebenen, zusammen mit den BiCMOS-BEOL-Ebenen auf SOI-Wafern.	PIC:	Includes additional photonic design layers along with BiCMOS BEOL layers on SOI wafers.
TSV:	Ist eine zusätzliche Option in der SG13S- und SG13G2-Technologie, die RF-Rückseitenerdung mittels Durchkontaktierungen durchs Silizium anbietet, um die RF-Eigenschaften zu verbessern.	TSV:	An additional option in SG13S and SG13G2 technology that provides RF backside grounding by vias through silicon to improve RF performance.
	<ul style="list-style-type: none"> — O Through-Silicon-Via-Modul für RF-Erdung ist in SG13-Technologien verfügbar. — O Einzelne TSVs bieten eine niedrige GND-Induktivität $\approx 30 \text{ pH}$, um die RF-Schaltungseigenschaften zu verbessern. — O Die Rückseiten-Metallisierung kann auch zur verbesserten Chip-zu-Gehäuse-Kontaktierung verwendet werden. 		<ul style="list-style-type: none"> — O Through-Silicon Via Module for RF Grounding is available in SG13 technologies. — O Single TSVs can provide low GND inductance $\approx 30 \text{ pH}$ to improve RF circuit performance. — O Backside metallization can also be used for improved chip-to-package contacting.
MEMRES:	Ein vollständig in CMOS integriertes memristives Modul auf der Basis von resistiven TiN/HfO _{2-x} /TiN-Schaltbauelementen in SG13S-Technologie, zusammen mit einem Process Design Kit, einschließlich Layout und VerilogA-Simulationsmodell.	MEMRES:	A fully CMOS integrated memristive module based on resistive TiN/HfO _{2-x} /TiN switching devices in SG13S technology, along with a Process Design Kit including layout and VerilogA simulation model.



Die wesentlichen Parameter der Technologien

Technical key-parameters of the technologies

Key Specification

Feature	SG13S	SG13G2	SG13G3Cu	SG25H3	SGB25V
Technology node (nm)	130	130	130	250	250
CMOS core supply (V)	1.2, 3.3	1.2, 3.3	1.2, 3.3	2.5	2.5
CMIM (fF/ μm^2)	1.5	1.5	1.5	1.0	1.0
Poly Res (Ω/\square)	250	275	256	210 - 280	210 - 310
High Poly Res (Ω/\square)	1300	1360	1219	1600	2000
BEOL	7 \times Al	7 \times Al	7 \times Al	5 \times Al	5 \times Al
Varactor (C_{\max}/C_{\min})	1.7	1.7	1.7	3	3
Q inductor	37*	37*	37*	37*	37*

*1 nH (with LBE)

Bipolar Transistors

Feature	SG13S	SG13G2	SG13G3Cu	SG25H3	SGB25V
NPN1 f_T/f_{\max} (GHz)	250/340	350/450	470/650	110/180	75/95
NPN2 f_T/f_{\max} (GHz)	45/165	120/330	260/600	45/140	45/90
NPN3 f_T/f_{\max} (GHz)			140/500	25/80	25/70
NPN1 BV_{CEO} (V)	1.7	1.7	1.4	2.3	2.4
NPN2 BV_{CEO} (V)	3.7	2.5	1.8	5	4
NPN3 BV_{CEO} (V)			2.3	7	7
NPN1 BV_{CBO} (V)	5	4.8	3.7	6	7
NPN2 BV_{CBO} (V)	15	8.5	5.5	10.5	15
NPN3 BV_{CBO} (V)			7.5	21	20

CMOS Section

Feature	SG25H3*	SG13S**	
Core Supply Voltage (V)	2.5	3.3	1.2
nMOS	V_{TH} (V)	0.6	0.71
	I_{OUT}^{***} ($\mu\text{A}/\mu\text{m}$)	540	280
	I_{OFF} ($\text{pA}/\mu\text{m}$)	3	10
pMOS	V_{TH} (V)	-0.6	-0.61
	I_{OUT} ($\mu\text{A}/\mu\text{m}$)	-230	-220
	I_{OFF} ($\text{pA}/\mu\text{m}$)	-3	-10

Passive Section

Feature	SG25H3	SGB25V	SG13S	SG13G2
MIM Capacitor ($fF/\mu m^2$)	1	1	1.5	1.5
N+ Poly Resistor (Ω/\square)	210	205	-	-
P+ Poly Resistor (Ω/\square)	280	310	250	260
High Poly Resistor (Ω/\square)	1600	2000	1300	1360
Varactor C_{max}/C_{min}	3	3	1.7	1.7
Inductor Q@5 GHz	18 (1 nH)	18 (1 nH)	18 (1 nH)	18 (1 nH)
Inductor Q@10 GHz	20 (1 nH)	20 (1 nH)	20 (1 nH)	20 (1 nH)
Inductor Q@5 GHz	37 (1 nH)*	37 (1 nH)*	37 (1 nH)*	37 (1 nH)*

* with LBE

Fast Design-Enablement

Wir unterstützen IHP-Designer, externe Projektpartner und Kunden dabei, ihren Designzyklus von der Designidee bis zum erfolgreichen TAPE OUT zu beschleunigen.

Für unsere qualifizierten Technologien bieten wir getestete und zuverlässige Prozess Design Kits (PDKs) innerhalb modernster elektronischer und optischer Design-Plattformen an. Dies ermöglicht es Designern, in ihren Projekten, für Produkte, Fallstudie oder Forschung, im ersten TAPE OUT funktionierendes Silizium zu erhalten.

IHP-Standard-Design-Kits unterstützen RF-MMIC-Designs, Mixed-Signal-Designs und einen digitalen Design-Flow. Spezielle Tools unterstützen die Simulation passiver Bauelemente, die thermische Simulation und Alterungssimulation.

Als Forschungseinrichtung bietet das IHP auch Design-Tool-Support für in der Entwicklung befindliche Technologien und Module an, um Entwicklern die Möglichkeit zu geben, Designs für Forschungs- und Bench-

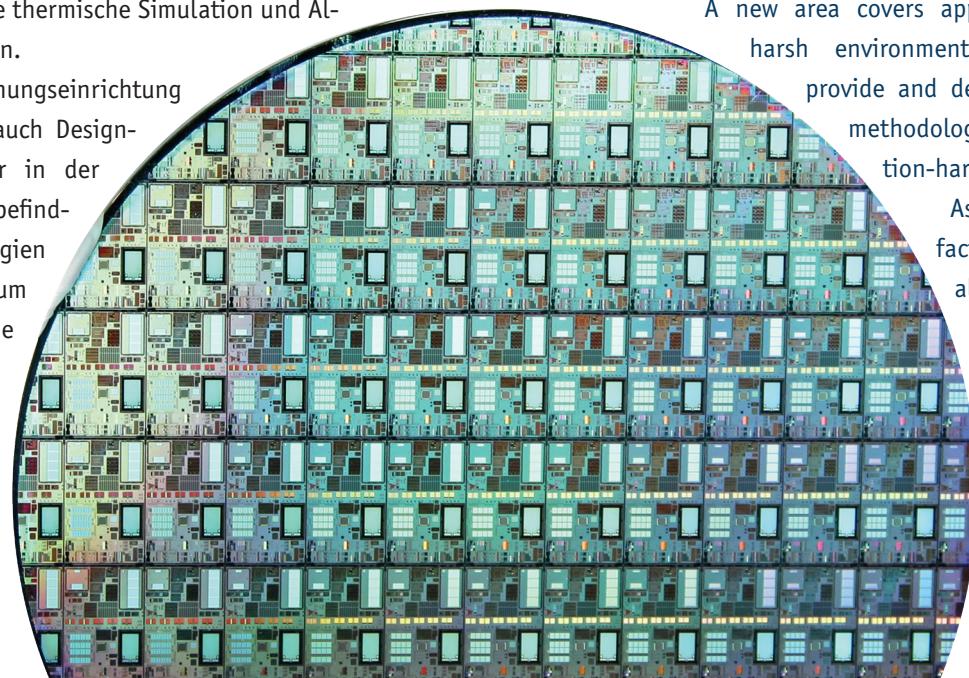
We support IHP designer, external project partners and customers to accelerate their design cycle from design idea to successful TAPE OUT.

For our qualified technologies we offering tested and reliable process design kits (PDKs) within state-of-the-art electronic and optical design platforms. This enables designers to obtain working silicon in their product development projects in the first TAPE OUT.

IHP standard design kits support RF MMIC designs, mixed signal designs and a digital design flow. Furthermore special tools support passive device simulation, thermal simulation and aging simulation.

A new area covers applications for harsh environments. Here we provide and develop design methodologies for radiation-hardened design.

As a research facility IHP is also offering design tool support for technologies under development to of-



mark-Studien in einem sehr frühen Stadium der Entwicklung durchzuführen.

Ein neuer Bereich sind Anwendungen für extrem rauhe Umgebungen. Hier bieten und entwickeln wir Entwurfsmethodiken für das strahlungsharte Design. Für kryogene Designs ist die PDK-Entwicklung in Arbeit.

Um die Besonderheiten der IHP-PDKs zu erlernen, stehen eine ausführliche Dokumentation, Video-Tutorials und Designbeispiele zur Verfügung. Regelmäßige PDK-Tutorials werden angeboten, um neue Benutzer zu schulen und neue Design-Tools und Funktionen einzuführen. Ein spezieller Support-Service ist über die PDK-Web-Plattform des IHP verfügbar, um Lösungen für spezielle Probleme direkt von IHP-Experten zu erhalten.

Analog/Mixed-Signal Flow:

- Verifikation
 - Cadence PVS DRC/LVS/QRC
 - Calibre DRC/LVS
- ausgewählte PDKs bieten Cadence Voltus Fi für EMIR-Analyse
- Sonnet Support für alle Design Kits
- Empire Support für alle Design Kits
- EMX Stack verfügbar für SG13-Technologie
- ADS Support via Golden Gate/RFIC dynamic link zu Cadence verfügbar
- eigenständiges ADS Kit, einschließlich Momentum Substrate Layer file

Digital Design Flow:

- digitale Standardzellen- und IO-Bibliotheken sind für 0,25 µm CMOS und 0,13 µm CMOS verfügbar, einschließlich Verhaltenssimulation (Verilogmodelle), Timing (LIB) und Abstracts (LEF)
- Simulation: ModelSim (Mentor Graphics), Incisive Enterprise Simulator IES (Cadence)
- Logiksynthese: Design Compiler (Synopsys), RTL Compiler (Cadence)
- formale Verifikation: Formality (Synopsys)
- Scan Insertion und Testpatterngenerierung: DFT Compiler/TetraMax (Synopsys)
- Place & Route: Innovus Digital Implementation System (Cadence)

fer designers the possibility to perform designs for research and benchmark studies in a very early stage of development. For example PDK development is underway for cryogenic designs.

Detailed documentation, video tutorials, and design examples are available to learn the ins and outs of IHP PDKs. Regular PDK tutorials are offered to train new users and introduce new design tools and features. A dedicated support service is available through IHP's PDK web platform. For special problems, customers obtain answers directly from IHP experts.

Analog/Mixed-Signal Flow:

- Verification
 - Cadence PVS DRC/LVS/QRC
 - Calibre DRC/LVS
- Selected PDKs offer Cadence Voltus Fi for EMIR Analysis
- Sonnet support for all design kits
- Empire support for all design kits
- EMX stack for SG13 technology
- ADS Support via Golden Gate/RFIC dynamic link to Cadence available
- Standalone ADS Kit including Momentum substrate layer file

Digital Design Flow:

- Digital CMOS libraries and IO Cells for 0.25µm CMOS and 0.13µm CMOS are available, incl. Behavioral Models (Verilog), Timing Files (LIB), Abstracts (LEF)
- Simulation: ModelSim (Mentor Graphics), Incisive Enterprise Simulator IES (Cadence)
- Logic Synthesis: Design Compiler (Synopsys), RTL Compiler (Cadence)
- Formal Verification: Formality (Synopsys)
- Scan Insertion and Test Pattern Generation: DFT Compiler/TetraMax (Synopsys)
- Place & Route: Encounter Digital Implementation System (Cadence)
- OA views of digital libraries are available for mixed-signal flow

- OA der digitalen Bibliotheken für Mixed-Signal Design Flow
- Statische-Timing-Analyse: PrimeTime (Synopsys)
- Power-Analyse: PrimeTime mit PrimePower Option (Synopsys)

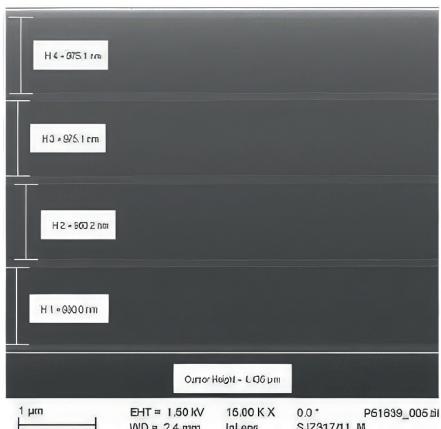
Technologie-Entwicklungsservice

Das IHP bietet eine Unterstützung bei der Entwicklung von dedizierten Prozessschritten und Modulen für Forschungs- und Entwicklungszwecke sowie für das Prototyping in kleinen Stückzahlen in folgenden drei Kategorien von Dienstleistungen an:

- dedizierte Prozessentwicklungen auf Einzelanlagen
- Prozessablaufentwicklungen für spezielle Bauelemente oder Interposerabläufe
- Adaption von vorhandenen Standard-Technologieabläufen

Dedizierte Prozessentwicklungen auf Einzelwerkzeugen

- Standardprozesse (Implantation, Ätzen, CMP & Abscheidung von Schichtstapeln, wie thermisches SiO₂, PSG, Si₃N₄, Al, TiN, W)
- Epitaxie (Si, Si:C, SiGe, SiGe:C)
- optische Lithographie (i-Linie und 248 nm bis zu 100 nm Strukturgröße)
- Beispiel Si/SiGe-Schichtstrukturen: Si/SiGe-Schichtstruktur nach Kundenspezifikation auf einem 8-Zoll-Wafer



Spezielle photonische Strukturen
Dedicated Si photonic structures

- Power Analysis: PrimeTime with PrimePower Option (Synopsys)
- Static Timing Analysis: PrimeTime (Synopsys)

Technology Development Service

IHP offers support for development of dedicated process steps and modules for research and development purposes and small volume prototyping.

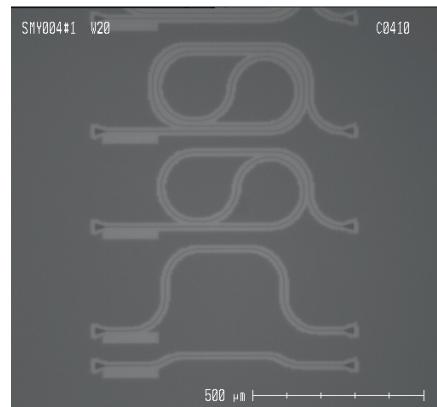
IHP is offering 3 categories of services:

- Dedicated process developments on single tools
- Process flow developments for special devices or interposer flows
- Adaption of existing standard technology flows

Dedicated process developments on single tools

- Standard processes (implantation, etching, CMP & deposition of layer stacks such as thermal SiO₂, PSG, Si₃N₄, Al, TiN, W)
- Epitaxy (Si, Si:C, SiGe, SiGe:C)
- Optical lithography (i-line and 248 nm down to 100 nm structure size)
- Example Si/SiGe layer structures: Si/SiGe layer structure on customer specification on an 8 inch wafer

Transmissionselektronenmikroskopische Aufnahme von einer kunden-spezifischen Si/SiGe Abschneidung
Transmission Electron Microscopy image of a customer specified Si/SiGe deposition



Prozessablaufentwicklungen für spezielle Bauelemente oder Interposerabläufe

Basierend auf bestehende Prozessschritte bietet das IHP Entwicklungen von Prozessabläufen an. Hierbei können spezielle Bauelemente oder Teile bestehender Technologien (z. B. Backend of line Module) für Prototypen oder als Basis für eigene Entwicklungen gefertigt werden.

Adaption bestehender Standard-Technologieabläufe

In diesem Fall basiert der Service auf bestehenden Standardtechnologien, die IHP-Standard-MPW-Abläufe können genutzt werden, um leicht modifizierte Technologien anzubieten. Mögliche Modifikationen sind die Verwendung von Nicht-Standard-Wafermaterial, die Anpassung einzelner Prozessschritte oder das Stoppen der Prozessierung an einem geeigneten Schritt.

Falls komplette Wafer benötigt werden, sind ein eigener Maskensatz oder zusätzliche Masken zur Ausblendung anderer Kundendaten erforderlich. In diesem Fall können Entwicklungen mit Standard-Backend-Prozessen wie Rückseitenschleifen, Dicing und einer Reduzierung der Standard-Wafergröße auf 6, 4 oder 3 Zoll kombiniert werden.

Beispiel 1: Fertigung von Standardtechnologie auf einem hochohmigen Wafer über einen 130-nm-MPW-Ablauf.

Beispiel 2: Fertigung in MPW-Standardtechnologie und Planarisierung für die Nachbearbeitung

Transfer von Technologien und Technologiemarken

Das IHP entwickelt siliziumbasierte Technologien und qualifiziert diese nach JEDEC-Standards und Testmethoden. Die Prozessabläufe, die Prozesssteuerung und -wartung folgen Industriestandards mit produktionstauglichem Equipment. IHP-Technologien werden über einen MPW-Service für Prototyping und Kleinserienfertigung angeboten. Dies ist eine ideale Voraussetzung für den Transfer dieser Technologien in kommerzielle Großserienfertigungen. Das IHP kann den Transfer von kompletten Technologien oder Technologiemarken anbieten. Im Rahmen eines Transferprojektes kann eine Machbarkeitsstudie, ein Eins-zu-Eins-Prozesstransfer oder eine Prozessanpassung an die Bedürfnisse der empfangenden Produktionsstätte angeboten werden.

Process flow developments for special devices or interposer flows

IHP offers developments of process flows based on existing process steps. Here special devices or part of existing technologies (part of Backend of line modules) can be fabricated for prototypes or as basis for own developments.

Adaption of existing standard technology flows

In this case service is based on existing standard technologies and IHP standard MPW runs can be used to offer slightly modified technologies. Possible modifications are the use of non-standard wafer material, adaption of a single process steps or stopping processing at an appropriate step.

In case complete wafers are required an own mask set or additional masks to disguise other customer data are needed. In this case developments can be combined with standard Backend processes like backside grinding, dicing and a reduction of standard wafer size to 6, 4 or 3 inches.

Example 1: Fabrication of standard technology on a high resistive wafer via a 130 nm MPW run.

Example 2: Fabrication of MPW standard technology and planarisation for post processing

Technology Transfer and Technology Modules

IHP develops Si-based technologies and qualifies them in compliance to JEDEC standards and test methods. Process flows, process control and maintenance follow industry standards with equipment suitable for production. IHP technologies are offered through an MPW Service for prototyping and low volume fabrication. This is an ideal fit for transferring these technologies to commercial high volume fabrication sites. IHP can offer transfer of complete technologies or technology modules. Within a transfer project IHP can offer a feasibility study, one to one process transfer or a process adaption to the needs of the receiving production facility.

In addition to transferring existing technologies, IHP can also develop process flows and dedicated devices based



Neben dem Transfer bestehender Technologien können auch Prozessabläufe und spezielle Bauelemente entwickelt werden, die auf bestehenden Prozessfähigkeiten und Forschungsergebnissen basieren. Diese Entwicklungen können auf kommerzielle Fertigungsstätten übertragen werden, die in vereinbarten Entwicklungsprojekten definiert sind.

Das IHP kann auch siliziumbasierte Technologieentwicklungen in kommerziellen Fabrikationsstätten oder Forschungseinrichtungen unterstützen. Detaillierte Aktivitäten können Beratungstätigkeiten oder die Unterstützung von Prozessentwicklungen beinhalten, die den Austausch von Wafern und die teilweise Bearbeitung im IHP beinhalten.

Kontaktieren Sie uns, um Ihre speziellen Anforderungen im Detail zu besprechen und Ihr spezielles Transferszenario zu diskutieren.

Fehleranalyse und Diagnostik

Das IHP bietet Unterstützung für Ausbeuteerhöhung durch Fehleranalyse mit modernster Ausrüstung, einschließlich AES, AFM, FIB, LST, SEM, SIMS, STM und TEM. Tester und Geräte für RF-Messungen sind vorhanden.

Zur Unterstützung von Entwürfen bietet das IHP eine breite Palette von Blöcken und Entwürfen für Drahtlos- und Breitbandlösungen an.

Analoge IP

- **Drahtlose Kommunikation**
60, 240 GHz
- **Radarsensoren**
60, 80, 120, 160, 256 GHz
- **THz-Sensoren**
245, 500 GHz
- **Frequenzsynthesizer**
6 - 60 GHz
- **Faseroptische Kommunikation**
VCSEL, MZM, TIA
- **Mixed-Signal-Komponenten**
ADC, DAC
- **Impulse Radio UWB**

on existing process capabilities and research results. These developments can be transferred to commercial fabrications sites as defined in agreed development projects.

IHP may also support Si-based technology developments at commercial fabrication sites or research facilities. Detailed activities may include consulting activities or process development support involving wafer exchange and partial processing at IHP.

Contact us to discuss your specific requirements in detail and your dedicated transfer scenario.

Failure Mode Analysis and Diagnostics

IHP offers support for yield enhancement through failure mode analysis with state-of-the-art equipment, including AES, AFM, FIB, LST, SEM, SIMS, STM and TEM. Tester and equipment for RF measurements are available.

To support designs, IHP offers a wide range of blocks and designs for wireless & broadband solutions

Analog IP

- **Wireless Communication**
60, 240 GHz
- **Radar Sensors**
60, 80, 120, 160, 256 GHz
- **THz Sensors**
245, 500 GHz
- **Frequency Synthesizers**
6 - 60 GHz
- **Fiberoptical Communication**
VCSEL, MZM, TIA
- **Mixed-Signal Components**
ADC, DAC
- **Impulse Radio UWB**



Demonstratoren und Evaluationskits	Demonstrators and Evaluation Kits
—○ 60-GHz-Frontend-Demonstrator-Modul für analoge Strahlformungskommunikation	—○ 60 GHz analog beamforming communication frontend demonstrator module
—○ skalierbares 60/120- GHz-FMCW- und PRN-Radarsensor-Frontend-Demonstratormodul	—○ 60/120 GHz FMCW and PRN scalable radar sensor frontend demonstrator module
—○ UWB-Impulsfunk-Lokalortungs- und Kommunikations-Demonstratorsystem	—○ UWB impulse-radio local positioning and communication demonstrator system
—○ LiDAR-Transimpedanzverstärker-Evaluierungs- kit mit hohem Dynamikbereich	—○ LiDAR high dynamic range transimpedance amplifier evaluation kit
—○ strahlungsbeständiger Mehrkanal-VCSEL-Treiber + TIA-Demonstrator-Modul	—○ Radiation-hard multi-channel VCSEL Driver + TIA demonstrator module
Digitale IP	Digital IP
Schnittstellen	Interfaces
I ² C Slave, SPI Slave, MDIO Slave, 10BASE-T und 100BASE-TX Digital Controller	I ² C Slave, SPI Slave, MDIO Slave, 10BASE-T und 100BASE-TX Digital Controller
Kommunikationskerne	Communication Cores
—○ PTMP-MAC-Prozessor mit ultrahoher Datenrate und Strahlformungsunterstützung	—○ Ultra-high data rate PTMP MAC processor with beamforming support
—○ Breitband-OFDM-Basisbandprozessor mit ultrahoher Datenrate	—○ Ultra-high data rate broadband OFDM baseband processor
—○ LDPC-Kodierer/-Dekodierer	—○ LDPC Encoder / Decoder
—○ RS-Kodierer/-Dekodierer	—○ RS Encoder / Decoder
—○ Viterbi-Dekodierer/Faltungskodierer	—○ Viterbi decoder / convolutional encoder
—○ Peaktop-Prozessorkern (32 Bit)	—○ Peaktop processor core (32-bit)
—○ Waterbear Multiprozessor-Framework	—○ Waterbear multiprocessor framework
—○ Der PISA-Multiprozessor	—○ The PISA multiprocessor
Beratung	Consulting
—○ (Point-to-Multipoint) MAC-Protokolldesign und -implementierung	—○ (Point-to-Multipoint) MAC protocol design and implementation
—○ Entwurf und Implementierung von Kommunikationssystemen mit niedriger Latenz	—○ Design and implementation of low-latency communication systems
—○ Entwicklung und Implementierung eines Gigabit-WLAN-Systems	—○ Gigabit WLAN system development and implementation
—○ 5G-Backhaul-Systeme	—○ 5G backhaul systems
—○ Entwicklung und Implementierung von Lokalisierungs- und Ortungssystemen für Innenräume	—○ Indoor localization and positioning system development and implementation
—○ Strahlungshärtung von digitalen ASICs	—○ Radiation hardening of digital ASICs



Kommerzielle Dienstleistungen: IHP Solutions GmbH

Die IHP Solutions GmbH, eine 100-prozentige Tochtergesellschaft des IHP, ist eine kommerzielle, markt-orientierte Schnittstelle für Kunden zum IHP und seinen Forschungsergebnissen. Zu den Aktivitäten gehören der Transfer von Ergebnissen aus Forschung, Technologieentwicklung und Dienstleistungen für das IHP, einschließlich Patentmanagement und Startup-Unterstützung. Im Bereich Industrieservice ist das Unternehmen Auftragnehmer für Industriekunden und ermöglicht ihnen die Nutzung der Fertigungsdienstleistungen der IHP-Pilotlinie. Weitere Informationen: www.ihp-solutions.com

Commercial Services: IHP Solutions GmbH

IHP Solutions GmbH, a 100% subsidiary of IHP, is a commercial, market-oriented interface for customers to IHP and its research results. Among the activities are the transfer of results from research, technology development and services for IHP, including patent management and start-up support. In the field of Industry Service, the company is a contractor for industrial customers and allows them to use the manufacturing services of the IHP pilot line. More information: www.ihp-solutions.com

Contact:

Dr. René Scholz (Technology Research Service)
IHP
Im Technologiepark 25
15236 Frankfurt (Oder), Germany
Email: scholz@ihp-microelectronics.com
Tel : +49 335 56 25 647
Fax: +49 335 56 25 327



Leibniz Institute
for High Performance Microelectronics

Fields of Activity

Research

Home > Fields of Activity > Technology



PUBLIKATIONEN

PUBLICATIONS



Publikationen

Erschienene Publikationen Published Papers

- (1) **Scalable FPGA Hardware Accelerator for SVM Inference.** M. Aftowicz, K. Lehniger, P. Langendörfer. Proc. 10th International Conference on Cyber-Physical Systems and Internet-of-Things (CPS & IoT 2022), 44 (2022)
- (2) **BiCMOS IQ Transceiver with Array-on-Chip for D-Band Joint Radar-Communication Applications.** W. Ahmad, M. Kucharski, H.J. Ng, D. Kissinger. Proc. 22nd IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2022), 78 (2022)
- (3) **D-Band FMCW Radar with Sub-cm Range Resolution based on a BiCMOS mmWave IC.** W. Ahmad, M. Kucharski, H.J. Ng, D. Kissinger. Proc. 18th European Radar Conference (EuRAD 2021), 533 (2022)
- (4) **A D-Band Power Amplifier with Four-Way Combining in 0.13-μm SiGe.** I.K. Aksoyak, M. Möck, M. Kaynak, A.C. Ulusoy. IEEE Microwave and Wireless Components Letters 32(11), 1343 (2022)
- (5) **A D-Band Power Amplifier with 15 dBm Psat in 0.13 μm SiGe BiCMOS Technology.** I.K. Aksoyak, M. Möck, M. Kaynak, A.C. Ulusoy. Proc. 22nd IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2022), 5 (2022)
- (6) **A Broadband Low-Noise Amplifier for D-Band Communications in SiGe BiCMOS Technology.** M. Ali, G. Panic, D. Kissinger. Proc. 14th German Microwave Conference (GeMic 2022), 92 (2022)
- (7) **A Broadband 110 – 170 GHz Frequency Quadrupler with 29 dBc Harmonic Rejection in a 130-nm SiGe BiCMOS Technology.** M. Ali, G. Panic, D. Kissinger. Proc. 17th European Microwave Integrated Circuits Conference (EuMIC 2022), 44 (2022)
- (8) **A Flashback on Control Logic Injection Attacks against Programmable Logic Controllers.** W. Alsabbagh, P. Langendörfer. Automation (MDPI) 3(4), 596 (2022)
- (9) **A New Injection Threat on S7-1500 PLCs - Disrupting the Physical Process Offline.** W. Alsabbagh, P. Langendörfer. IEEE Open Journal of the Industrial Electronics Society 3, 146 (2022)
- (10) **A Remote Attack Tool on Siemens S7-300 Controllers: Practical Report.** W. Alsabbagh, P. Langendörfer. Kommunikation und Bildverarbeitung in der Automation, 1st Edition, Editors: J. Jasperneite, V. Lohweg, Chapter. A Remote Attack Tool Against Siemens S7-300 Controllers: A Practical Report, Springer, 3 (2022)
- (11) **No Need to be Online to Attack - Exploiting S7-1500 PLCs by Time-Of-Day Block.** W. Alsabbagh, P. Langendörfer. Proc. 28th International Conference on Information, Communication and Automation Technologies (ICAT 2022), (2022)
- (12) **A 8-18 GHz Low Noise Variable Gain Amplifier with 30 dB Gain Control Range.** K. Altinas, T.A. Ozkan, M. Yazici, M. Kaynak, Y. Gurbuz. Proc. 17th European Microwave Conference (EuMIC 2022), 752 (2022)
- (13) **Return-Oriented Programming Gadget Catalog for the Xtensa Architecture.** B. Amatov, K. Lehniger, P. Langendörfer. Proc. 6th International Workshop on Security, Privacy and Trust in the Internet of Things (SPT-IoT 2022), 655 (2022)
- (14) **Lateral-Selective SiGe Growth for Dislocation-Free Virtual Substrate Fabrication.** K. Anand, M.A. Schubert, A.A. Corley-Wiciak, D. Spirito, C. Corley-Wiciak, W.M. Klesse, A. Mai, B. Tillack, Y. Yamamoto. ECS Transactions 109(4), 269 (2022)
- (15) **Lateral-Selective SiGe Growth for Dislocation-Free Virtual Substrate Fabrication.** K. Anand, M.A. Schubert, A.A. Corley-Wiciak, D. Spirito, C. Corley-Wiciak, W.M. Klesse, A. Mai, B. Tillack, Y. Yamamoto. Proc. 242nd ECS Meeting: SiGe, Ge, and Related Compounds: Materials, Processing and Devices (ECS Meeting 2022), (2022)
- (16) **A Design Concept for Radiation Hardened RADFET Readout System for Space Applications.** M. Andjelkovic, A. Simevski, J.-C. Chen, O. Schrape, Z. Stamenkovic, M. Krstić, S. Ilic, G. Ristic, A. Jakšić, N. Vasovic, R. Duane, A. Palma, L. Lallena, M. Carvajal. Microprocessors and Microsystems 90, 104486 (2022)
- (17) **Analysis of Single Event Transient Effects in Standard Delay Cells Based on Decoupling Capacitors.** M. Andjelkovic, M. Marjanovic, B. Drasko, C. Calligaro, O. Schrape, U. Gatti, F. Kuentzer, S. Ilic, G. Ristic, M. Krstić. Journal of Circuits, Systems, and Computers (JCSC) 31(18), 2240007 (2022)
- (18) **PS-BBICS: Pulse Stretching Bulk Built-in Current Sensor for On-Chip Measurement of Single Event Transients.** M. Andjelkovic, M. Marjanovic, J.-C. Chen, S. Ilic, G. Ristic, M. Krstić. Microelectronics Reliability 138, 114726 (2022)
- (19) **Broadband Modeling, Analysis, and Characterization of SiGe HBT Terahertz Direct Detectors.** M. Andree, J. Grzyb, R. Jain, B. Heinemann, U.R. Pfeiffer. IEEE Transactions on Microwave Theory and Techniques 70(2), 1314 (2022)
- (20) **Magnetic Properties of Layered Hybrid Organic-Inorganic Metal-Halide Perovskites: Transition Metal, Organic Cation and Perovskite Phase Effects.** Y. Asensio, S. Marras, D. Spirito, M. Gobbi, M. Ipatov, F. Casanova, A. Mateo-Alonso, L.E. Hueso, B. Martin-Garcia. Advanced Functional Materials 32(51), 2207988 (2022)
- (21) **A Single-Stage Low-Noise SiGe HBT Distributed Amplifier with 13 dBm Output Power and 20 dB Gain in D-Band and over 170 GHz Bandwidth.** Y. Baeyens, M.W. Mansha, H. Rücker. Proc. 17th European Microwave Integrated Circuits Conference (EuMIC 2022), 52 (2022)
- (22) **High Optical Gain in InP-Based Quantum-Dot Material Monolithically Grown on Silicon Emitting at Telecom Wavelengths.** R. Balasubramanian, V. Sichkovskyi, C. Corley-Wiciak, F. Schnabel, L. Popilevsky, G. Atiya, I. Khanonkin, A.J. Willinger, O. Eyal, G. Eisenstein, J.P. Reithmaier. Semiconductor Science and Technology 37(5), 055005 (2022)
- (23) **An Energy-Efficient In-Memory Computing Architecture for Survival Data Analysis based on Resistive Switching Memories (RRAM).** A. Baroni, A. Glukhov, E. Perez, Ch. Wenger, E. Calore, S.F. Schifano, P. Olivo, D. Ielmini, C. Zambelli. Frontiers in Neuroscience 16, 932270 (2022)
- (24) **Low Conductance State Drift Characterization and Mitigation in Resistive Switching Memories (RRAM) for Artificial Neural Networks.** A. Baroni, A. Glukhov, E. Perez, Ch. Wenger, D. Ielmini, P. Olivo, C. Zambelli. IEEE Transactions on Device and Materials Reliability 22(3), 340 (2022)
- (25) **Strain-Modulation of the Photoluminescence of 2D Hybrid Metal-Halide Perovskite Flakes.** M. Barra-Burillo, D. Spirito, F. Calavalle, C.L. Manganelli, M. Gobbi, R. Hillenbrand, F. Casanova, L.E. Hueso, B. Martín-García. Proc. 5th Nanophotonics and Micro/Nano Optics International Conference (NANOP 2022), abstr. book 22 (2022)
- (26) **Alternative Strategy to Grow Large Surface hBN on Ge Films by Molecular Beam Epitaxy.** W. Batista Pessoa, M. Franck, J. Dabrowski, X. Wal-lart, N. Nuns, M. Lukosius, D. Vignaud. Proc. Graphene Conference 2022, 179 (2022)
- (27) **Determination of Optical Constants and Scattering Properties of Transparent Polymers for Use in Optoelectronics.** J. Bauer, O. Fursenko, F. Heinrich, M. Gutke, E. Kornejew, O. Broedel, B. Dietzel, A. Kaltenbach, M. Burkhardt, M. Edling, P. Steglich, M. Herzog, S. Schrader. Optical Materials Express 12(1), 204 (2022)
- (28) **Separation of Heterotrophic Microalgae Cryptocodinium cohnii by Dielectrophoresis.** M. Birkholz, D.E. Malti, S. Hartmann, P. Neubauer. Frontiers in Bioengineering and Biotechnology 10, 855035 (2022)
- (29) **Implementation of Device-to-Device and Cycle-to-Cycle Variability of Memristive Devices in Circuit Simulations.** C. Bischoff, J. Leise, E. Perez-Bosch Quesada, E. Perez, Ch. Wenger, A. Kloes. Solid State Electronics 194, 108321 (2022)
- (30) **Vibrational Properties in Highly Strained Hexagonal Boron Nitride Bubbles.** E. Blundo, A. Surrente, D. Spirito, G. Pettinari, T. Yıldırım,

Publications

- L. Baldassarre, C.A. Chavarin, M. Felici, A. Polimeni. *Nano Letters* 22(4), 1525 (2022)
- (31) Analytical Calculation of Inference in Memristor-Based Stochastic Artificial Neural Networks. N. Bogun, E. Perez-Bosch Quesada, E. Perez, Ch. Wenger, A. Kloes, M. Schwarz. Proc. 29th International Conference Mixed Design of Integrated Circuits and Systems (MIXDES 2022), 83 (2022)
- (32) Ultra-Wideband Frequency Doubler with Differential Outputs in SiGe BiCMOS. C. Bohn, M. Kaynak, T. Zwick, A.C. Ulusoy. Proc. 22nd IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2022), 58 (2022)
- (33) The IC Ultra-Thin Back Surface - A Field of Real Nanoscale Fault Isolation Opportunities Requiring a Skillful Sample Preparation. C. Boit, J. Jatzkowski, F. Altmann, M. DiBattista, S. Silverman, G. Zwicker, N. Herfurth, E. Amini, J.-P. Seifert. Proc. 29th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA 2022), (2022)
- (34) The Impact of Signal Quality in Dielectrophoresis Experiments. N. Boldt, J. Späth, S. Hartmann, M. Birkholz, R. Thewes. Proc. IEEE Biomedical Circuits and Systems Conference (BioCas 2022), 354 (2022)
- (35) Fast Error Propagation Probability Estimates by Answer Set Programming and Approximate Model Counting. A. Breitenreiter, M. Andjelkovic, O. Schrape, M. Krstić. *IEEE Access* 10, 51814 (2022)
- (36) Photonic and Optomechanical Thermometry. T. Briant, S. Krenek, A. Cupertino, F. Loubar, R. Braive, L. Weituschat, D. Ramos, M.J. Martin, P.A. Postigo, A. Casas, R. Eisermann, D. Schmid, S. Tabandeh, O. Haftela, S. Pourjamal, O. Kozlova, S. Kroker, W. Dickmann, L. Zimmermann, G. Winzer, T. Martel, P.G. Steeneken, R.A. Norte, S. Briaudeau. *Optics (MDPI)* 3(2), 159 (2022)
- (37) UNITE: Integrated IoT-Edge-Cloud Continuum. M. Brzozowski, P. Langendörfer, A. Casaca, A. Grilo, M. Diaz, C. Martin, J. Camacho, G. Landi. Proc. 8th IEEE World Forum on Internet of Things (WF IoT 2022): Special Session 01: Future Platforms for Edge-Cloud Continuum – Theoretical Foundations and Practical Considerations, (2022)
- (38) Room Temperature Lasing in GeSn Microdisks Enabled by Strain Engineering. D. Buca, A. Bjeljac, D. Spirito, O. Conception, M. Gromovyi, E. Sakat, X. Lafosse, L. Ferlazzo, N. von den Driesch, Z. Ikonic, D. Grützmacher, G. Capellini, M. El Kurdi. *Advanced Optical Materials* 10(22), 2201024 (2022)
- (39) In-Orbit Real-Time CMOS TDI Detector Validation and Control to Meet Constant Imaging Quality Over the Mission Life Time. J. Buschek, K. Manthey, A. Eckardt, R. Reulke, G. Kahmen. Proc. Earth Observing Systems XXVII, 12232, 1223205 (2022)
- (40) A Broadband 300 GHz Power Amplifier in a 130 nm SiGe BiCMOS Technology for Communication Applications. T. Bücher, J. Grzyb, P. Hillger, H. Rücker, B. Heinemann, U.R. Pfeiffer. *IEEE Journal of Solid-State Circuits* 57(7), 2024 (2022)
- (41) High Efficiency 35 GHz MMICs Based on 0.2 µm AlGaN/GaN HEMT Technology. B. Cankaya-Akoglu, B. Sütbas, E. Ozbay. *International Journal of Microwave and Wireless Technologies (IJMWT)* 1 (2022)
- (42) An Assembly Process Oriented Thermal-Mechanical Characterization of a Fan-Out Wafer-Level Package. Z. Cao, B. Heudsens, A. Ziae, M. Kaynak. Proc. 52nd European Microwave Conference (EuMC 2022), 185 (2022)
- (43) An Advanced Finite Element Model for BiCMOS Process Oriented Ultra-Thin Wafer Deformation. Z. Cao, A. Görts, M. Stocchi, M. Wietstruk, C. Hoyer, L.D. Steinweg, C. Carta, F. Ellinger, B. Tillack, M. Kaynak. *IEEE Transactions on Semiconductor Manufacturing* 35(1), 2 (2022)
- (44) Terahertz Subwavelength Sensing with Bio-Functionalized Germanium Fano-Resonators. C.A. Chavarin, E. Hardt, O. Skibitzki, T. Voss, M.H. Eissa, D. Spirito, G. Capellini, L. Baldassarre, J. Flesch, J. Piehler, C. You, S. Guessing, F. Roemer, B. Witzigmann. *Frequenz: Journal of RF-Engineering and Telecommunications* 76(11-12), 639 (2022)
- (45) Solar Particle Event and Single Event Upset Prediction from SRAM-based Monitor and Supervised Machine Learning. J.-C. Chen, T. Lange, M. Andjelkovic, A. Simevski, L. Lu, M. Krstić. *IEEE Transactions on Emerging Topics in Computing* 10(2), 564 (2022)
- (46) 5G-CLARITY: 5G-Advanced Private Networks Integrating 5GNR, Wi-Fi and LiFi. T. Cogalan, D. Camps-Mur, J. Gutierrez Teran, S. Videv, V. Sark, J. Prados-Garzon, J. Ordóñez-Lucena, H. Khalili, F. Canellas, A. Fernández-Fernandez, M. Goodarzi, A. Yesilkaya, R. Bian, S. Raju, M. Ghoraiishi, H. Haas, O. Adamuz-Hinojosa, A. Garcia, C. Colman-Meixner, A. Mourad, E. Aumayr. *IEEE Communications Magazine, GCN (Global Communications Newsletters)* 60(2), 73 (2022)
- (47) Railway Services Support Over a 5G Infrastructure Exploiting a Multi-Technology Wireless Transport Network. D. Cvetkovski, N. Maletić, J. Gutiérrez Teran, P. Flegkas, A. Dalkalitsis, P. Arvanitis, M. Anastopoulos, A. Tzanakaki. Proc. IEEE Future Networks World Forum (FNWF 2022), (2022)
- (48) Ab Initio Simulations for Microelectronics: ZnGa₂O₄ and Hexagonal BN. J. Dabrowski, F. Reichmann, M. Franck, M. Lukosius. Proc. 11th NIC Symposium (NIC 2022), 245 (2022)
- (49) Microscopic Simulation of the RF Performance of SiGe HBTs with Additional Uniaxial Mechanical Stress. O. Dieball, H. Rücker, B. Heinemann, C. Jungemann. *IEEE Transactions on Electron Devices* 69(9), 4803 (2022)
- (50) Etch Mechanism of an Al₂O₃ Hard Mask in the Bosch Process. M. Drost, St. Marschmeyer, M. Fraschke, O. Furstenko, F. Bärwolf, I. Costina, M.K. Mahadevaiah, M. Lisker. *Micro and Nano Engineering* 14, 100102 (2022)
- (51) On the SCA Resistance of Crypto IP Cores. Z. Dyka, I. Kabin, M. Brzozowski, G. Panic, C. Calligaro, M. Krstić, P. Langendörfer. Proc. 23rd IEEE Latin-American Test Symposium (LATS 2022), (2022)
- (52) A 56-Gb/s Optical Receiver with 2.08-µA Noise Monolithically Integrated into a 250-nm SiGe BiCMOS Technology. G. Dziallas, A. Fatemi, A. Peczek, L. Zimmermann, A. Malignaggi, G. Kahmen. *IEEE Transactions on Microwave Theory and Techniques* 70(1), 392 (2022)
- (53) Fabrication of Highly N-Type-Doped Germanium Nanowires and Ohmic Contacts Using Ion Implantation and Flash Lamp Annealing. A. Echresh, S. Prucnal, Z. Li, R. Hübler, F. Ganss, O. Steuer, F. Bärwolf, S.J. Ghamsari, M. Helm, S. Zhou, A. Erbe, L. Rebohle, Y.M. Georgiev. *ACS Applied Electronic Materials* 4(11), 5256 (2022)
- (54) The Scale4Edge RISC-V Ecosystem. W. Ecker, P. Adelt, W. Mueller, R. Heckmann, M. Krstić, V. Herdt, R. Drechsler, G. Angst, R. Wimmer, A. Mauderer, R. Stahl, K. Emrich, D. Mueller-Gritschneider, B. Becker, P. Scholl, E. Jentzsch, J. Schlamelcher, K. Grüttner, P. Palomero Bernardo, O. Bringmann, M. Damian, J. Oppermann, A. Koch, J. Bormann, J. Partzsch, C. Mayr, W. Kunz. Proc. Design, Automation and Test in Europe (DATE 2022), 808 (2022)
- (55) 220-320-GHz J-Band 4-Way Power Amplifier in Advanced 130-nm BiCMOS Technology. M.H. Eissa, G. Fischer, T. Mausolf, H. Rücker, A. Malignaggi, G. Kahmen. *IEEE Microwave and Wireless Components Letters* 32(11), 1335 (2022)
- (56) Reliable Metal-Graphene Contact Formation Process Flows in a CMOS-Compatible Environment. M. Elviretti, M. Lisker, R. Lukose, M. Lukosius, F. Akhtar, A. Mai. *Nanoscale Advances* 4(20), 4373 (2022)
- (57) Dielectrophoretic Separation of Blood Cells. M. Emmerich, A.-S. Sinnigen, P. Neubauer, M. Birkholz. *Biomedical Microdevices* 24, 30 (2022)
- (58) Miniaturized and Process-Tolerant Ku-Band Power Dividers Using GaN on SiC. V. Ertürk, B. Sütbas, E. Ozbay, A. Atalar. Proc. 51st European Microwave Conference (EuMC 2021), 370 (2022)
- (59) On-Chip Infrared Photonics with Si-Ge-Heterostructures: What is Next? I.A. Fischer, M. Brehm, M. De Seta, G. Isella, D.J. Paul, M. Virgilio, G. Capellini. *APL Photonics* 7(5), 050901 (2022)
- (60) Towards the Growth of hBN on Ge/Si Substrates by CVD. M. Franck, J. Dabrowski, M.A. Schubert, Ch. Wenger, M. Lukosius. Proc. Graphene Conference 2022, 164 (2022)
- (61) Towards the Growth of Hexagonal Boron Nitride on Ge(001)/Si Substrates by Chemical Vapor Deposition. M. Franck, J. Dabrowski, M.A. Schubert, Ch. Wenger, M. Lukosius. *Nanomaterials* 12(19), 3260 (2022)
- (62) Ultracompact Inverted Input Delay Doherty Power Amplifier with a Novel Power Divider for 5G mm-Wave. A. Franzese, M.-D. Wey, R. Negra, A. Malignaggi. Proc. Mediterranean Microwave Symposium (MMS 2022), (2022)
- (63) 4-Way 0.031-mm² Switchable Bidirectional Power Divider for 5G mm-Wave Beamformers. A. Franzese, R. Negra, A. Malignaggi. Proc. IEEE Radio Frequency Integrated Circuits Symposium (RFIC 2022), 95 (2022)
- (64) An N-Way Single-Inductor High-Pass Power Divider for 5G Applications. A. Franzese, R. Negra, A. Malignaggi. *IEEE Solid-State Circuits Letters* 5, 5 (2022)

- (65) 55% Fractional-Bandwidth Doherty Power Amplifier in 130-nm SiGe for 5G mm-Wave Applications. A. Franzese, N. Maletic, M.H. Eissa, M.-D. Wei, R. Negra, A. Malignaggi. Proc. 16th European Microwave Integrated Circuits Conference (EuMIC 2021), 273 (2022)
- (66) Mitigating the Effects of RRAM Process Variation on the Accuracy of Artificial Neural Networks. M. Fritscher, J. Knödtel, M. Mallah, S. Pechmann, E. Perez-Bosch Quesada, T. Rizzi, Ch. Wenger, M. Reichenbach. Proc. 21st International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (SAMOS 2021), in: Lecture Notes in Computer Science, Springer, LNCS 13227, 401 (2022)
- (67) Energy Saving Adjustments in a Wireless Sensor Network for Spatially and Temporally Highly Resolved Measurements of Environmental Parameters. M. Frohberg, S. Weidling. Proc. 19th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2022), 5 (2022)
- (68) Performance Comparison of V-Band T/R Amplifier Module in SiGe Technology using Aluminium and Copper Back-End of Line. A. Gadallah, M.H. Eissa, D. Kissinger, A. Malignaggi. Proc. IEEE Radio and Wireless Week (RW2022), 20 (2022)
- (69) A 250-300 GHz Frequency Multiplier-by-8 Chain in SiGe Technology. A. Gadallah, M.H. Eissa, T. Mausolf, D. Kissinger, A. Malignaggi. Proc. IEEE MTT-S International Microwave Symposium (IMS 2022), 657 (2022)
- (70) A 300-GHz Low-Noise Amplifier in 130-nm SiGe SG13G3 Technology. A. Gadallah, M.H. Eissa, T. Mausolf, D. Kissinger, A. Malignaggi. IEEE Microwave and Wireless Components Letters 32(4), 331 (2022)
- (71) A Polarization-Independent Zig-Zag-Tilted Ovals Grating Coupler in a 0.25 μm Photonic BiCMOS Technology. G. Georgieva, P.M. Seiler, Ch. Mai, A. Peczek, K. Petermann, L. Zimmermann. Proc. European Conference and Exhibition on Optical Communication (ECOC 2022), Mo3F.5 (2022)
- (72) Dual-Polarization Multiplexing Amorphous Si:H Grating Couplers for Silicon Photonic Transmitters in the Photonic BiCMOS Backend of Line. G. Georgieva, Ch. Mai, P.M. Seiler, A. Peczek, L. Zimmermann. Frontiers of Optoelectronics 15, 13 (2022)
- (73) Penalties From 2D Grating Coupler Induced Polarization Cross-talk in Silicon Photonic Coherent Transceivers. G. Georgieva, M. Sena, P.M. Seiler, K. Petermann, J. Fischer, L. Zimmermann. IEEE Photonics Journal 14(5), 6653011 (2022)
- (74) End-to-End Modeling of Variability-Aware Neural Networks based on Resistive Switching Memory Arrays. A. Glukhov, N. Lepri, V. Milo, A. Baroni, C. Zambelli, P. Olivo, E. Perez, Ch. Wenger, D. Ielmini. Proc. 30th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC 2022), (2022)
- (75) Statistical Model of Program/Verify Algorithms in Resistive Switching Memories for In-Memory Neural Network Accelerators. A. Glukhov, V. Milo, A. Baroni, N. Lepri, C. Zambelli, P. Olivo, E. Perez, Ch. Wenger, D. Ielmini. Proc. International Reliability Physics Symposium (IRPS 2022), 3C.3-1 (2022)
- (76) SiGe BiCMOS Heterodyne Receiver Frontend for Remote Sensing with Small Satellites. A. Glück, N. Rothbart, K. Schmalz, H.-W. Hübers. IEEE Transactions on Terahertz Science and Technology 12(6), 603 (2022)
- (77) Wideband Molecular Spectroscopy around 250 GHz and 500 GHz with SiGe BiCMOS Transmitters and Receivers. A. Glück, K. Schmalz, N. Rothbart, H.-W. Hübers. Proc. 47th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz 2022), (2022)
- (78) DNN-Assisted Particle-Based Bayesian Joint Synchronization and Localization. M. Goodarzi, V. Sark, N. Maletic, J. Gutierrez Teran, G. Caire, E. Grass. IEEE Transaction on Communications 70(7), 4837 (2022)
- (79) Monolithic Integration of a Wafer-Level Thin-Film Encapsulated mm-Wave RF-MEMS Switch in BEOL of a 130-nm SiGe BiCMOS Technology. A. Göritz, S. Tolunay Wipf, M. Drost, M. Lisker, Ch. Wipf, J. Drews, M. Wietschuck, M. Kaynak. IEEE Transactions on Components, Packaging and Manufacturing Technology 12(6), 921 (2022)
- (80) Tungsten Grid Enhanced Thin-Film Wafer-Level Encapsulation for Monolithically Integrated D-Band RF-MEMS Switches in a 130 nm BiCMOS Technology. A. Göritz, S. Tolunay Wipf, M. Drost, M. Wietschuck, M. Fraschke, A. Krüger, M. Lisker. Proc. 24th Design, Test, Integration & Packaging of MEMS/MOEMS (DTIP 2022), 22 (2022)
- (81) Microscopic Modeling of Interface Roughness Scattering and Application to the Simulation of Quantum Cascade Lasers. T. Grange, S. Mukherjee, G. Capellini, M. Montanari, L. Persichetti, L. Di Gaspare, S. Birner, A. Attiaoui, O. Moutanabbir, M. Virgilio, M. DeSeta. Proc. 22nd International Conference on Numerical Simulation of Optoelectronic Devices (NUSOD 2022), 51 (2022)
- (82) Atomic Layer Deposition of the Conductive Delafossite PtCoO₂. D. Hagen, J. Yoon, H. Zhang, B. Kalkofen, M. Slinskas, F. Börnert, H. Hañ, S. Parkin. Advanced Materials Interfaces 9(12), 2200013 (2022)
- (83) Ultra-Broadband Optical Wavelength-Conversion using Nonlinear Multi-Modal Optical Waveguides. N. Hanik, T. Kernetzky, Y. Jia, U. Höfler, R. Freund, C. Schubert, I. Sackey, G. Ronniger, L. Zimmermann. Proc. 13th International Symposium on Communication Systems, Networks and Digital Signal Processing (CSNDSP 2022), 832 (2022)
- (84) Quantitative Protein Sensing with Germanium THz-Antennas Manufactured using CMOS Processes. E. Hardt, C.A. Chavarin, S. Guessing, J. Flesch, O. Skibitzki, D. Spirito, G.M. Vita, G. De Simone, A. di Masi, C. You, B. Witzigmann, J. Piehler, G. Capellini. Optics Express 30(22), 40265 (2022)
- (85) Wideband, Compact and Efficient Frequency Quadrupler for Sub-Harmonic Transceiver in 130nm SiGe BiCMOS Technology. R. Hasan, M.H. Eissa, M. Kucharski, H.J. Ng, D. Kissinger. Proc. IEEE Radio and Wireless Week (RW2022), 38 (2022)
- (86) An Improved Stage-Combined Belief Propagation Decoding of Polar Codes. A. Hasani, L. Lopaciński, M. Krstić, E. Grass. Proc. 33rd IEEE International Symposium on Personal, Indoor and Mobile Radio Communications (PIMRC 2022), 1344 (2022)
- (87) Early Stopping of BP Polar Decoding Based on Parity-Check Sums. A. Hasani, L. Lopaciński, E. Grass. Proc. 95th IEEE Vehicular Technology Conference (VTC 2022-Spring), (2022)
- (88) 1542 Gbps Fully Pipelined Fast-SSC Decoding of Polar Codes. A. Hasani, L. Lopaciński, M. Krstić, E. Grass. Proc. IEEE International Symposium on Personal, Indoor and Mobile Radio Communications (PIMRC 2022), 1320 (2022)
- (89) 550 Gbps Fully Parallel Fully Unrolled LDPC Decoder in 28 nm CMOS Technology. A. Hasani, L. Lopaciński, G. Panic, E. Grass. Proc. IEEE European Conference on Networks and Communications & 6G Summit (EuCNC/6G Summit 2022), 429 (2022)
- (90) High-Throughput Multi-Frame Decoding of QC-LDPC Codes with Modified Rejection-Based Minimum Finding. A. Hasani, L. Lopaciński, G. Panic, R. Kraemer. IEEE Access 10, 5378 (2022)
- (91) Towards a Fully Integrated Sub-THz Microfluidic Sensor Platform for Dielectric Spectroscopy. C. Heine, E.C. Durmaz, D. Wang, Z. Cao, M. Wietschuck, B. Tillack, D. Kissinger. Frequenz: Journal of RF-Engineering and Telecommunications 76(11-12), 685 (2022)
- (92) Dielectrophoresis: An Approach to Increase Sensitivity, Reduce Response Time and to Suppress Nonspecific Binding in Biosensors? A. Henriksson, P. Neubauer, M. Birkholz. Biosensors (MDPI) 12(10), 784 (2022)
- (93) A Guide to Accurate System Calibration and Data Extraction to Increase Significance of Spectral Photon Emission Microscopy Measurements. N. Herfurth, C. Boit. Electronic Device Failure Analysis 24(4), 4 (2022)
- (94) A Scalable & Comprehensive Resilience Concept Against Optical & Physical IC Back Side Attacks. N. Herfurth, E. Amini, M. Lisker, J.-P. Seifert, C. Boit. Proc. 29th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA 2022), (2022)
- (95) Artificial Intelligence and Mass Personalization of Communication Content - An Ethical and Literacy Perspective. E. Hermann. New Media & Society 24(5), 1258 (2022)
- (96) Psychological Targeting: Nudge or Boost to Foster Mindful and Sustainable Consumption? E. Hermann. AI & Society (2022)
- (97) A Novel Architecture for Low-Jitter Multi-GHz Frequency Synthesis. F. Herzl, T. Mausolf, G. Fischer. Frequenz: Journal of RF-Engineering and Telecommunications 76(5-6), 337 (2022)
- (98) A Robust Programmable Static Frequency Divider in Low-Voltage Emitter-Coupled Logic. F. Herzl, T. Mausolf, G. Fischer. Proc. 14th German Microwave Conference (GeMiC 2022), 57 (2022)
- (99) Room Temperature Donor Incorporation for Quantum Devices: Arsine on Germanium. E.V.S. Hofmann, T.J.Z. Stock, O. Warschkow, R. Conybeare, N.J. Curson, S.R. Schofield. Materials Science (2022)
- (100) Bendable 190-GHz Transmitter on 20-μm Ultra-Thin SiGe BiCMOS. C. Hoyer, L. Steinweg, Z. Cao, V. Riess, L. Li, F. Protze, C. Carta, J. Wag-

- ner, M. Kaynak, B. Tillack, F. Ellinger. IEEE Journal on Flexible Electronics (J-FLEX) 1(2), 122 (2022)
- (101) Efficiency and Time Resolution of Monolithic Silicon Pixel Detectors in SiGe BiCMOS Technology. G. Iacobucci, L. Paolozzi, P. Valerio, T. Moretti, F. Cadoux, R. Cardarelli, R. Cardella, S. Debieux, Y. Favre, D. Ferrere, S. Gonzalez-Sevilla, Y. Gurimskaya, R. Kotitsa, C. Magliocca, F. Martinelli, M. Milanesio, M. Munker, M. Nessi, A. Picardi, J. Saidi, H. Rücker, V. Vicente Barreto Pinto, S. Zambito. Journal of Instrumentation 17, P02019 (2022)
- (102) Testbeam Results of the Picosecond Avalanche Detector Proof-of-Concept Prototype. G. Iacobucci, S. Zambito, M. Milanesio, T. Moretti, J. Saidi, L. Paolozzi, M. Munker, R. Cardella, F. Martinelli, A. Picardi, H. Rücker, A. Trusch, P. Valerio, F. Cadoux, R. Cardarelli, S. Débieux, Y. Favre, C.A. Fenoglio, D. Ferrere, S. Gonzalez-Sevilla, Y. Gurimskaya, R. Kotitsa, C. Magliocca, M. Nessi, A. Pizarro-Medina, J. Sabater Iglesias, M.V. Barreto Pinto. Journal of Instrumentation 17, P10040 (2022)
- (103) Electrically Programmable Analog Device as an Ultraviolet Light Sensor. S. Ilic, M. Sarajlic, D. Vasiljevic-Radovic, M. Andjelkovic, A. Palma, R. Duane, G. Ristic. Proc. International Conference on Electrical, Electronic and Computing Engineering (ICETRAN 2022), 404 (2022)
- (104) Stacked Floating Gate MOSFET as a Passive Dosimeter. S. Ilic, M. Andjelkovic, M. Carvajal, R. Duane, M. Sarajlic, S. Stankovic, G. Ristic. Proc. 10th International Conference on Radiation in Various Fields of Research (RAD 2022), 113 (2022)
- (105) Inductorless 96 Gb/s PAM-4 Optical Modulators Driver in SiGe:CBiCMOS. M. Inac, A. Peczek, F. Gerfers, A. Malignaggi. Proc. 17th European Microwave Integrated Circuits Conference (EuMIC 2022), 284 (2022)
- (106) Effects of Temperature and Doping Concentration on the Piezoresistive Property of Vanadium Dioxide Thin Film. N. Inomata, T. Usuda, Y. Yamamoto, M.H. Zoellner, I. Costina, T. Ono. Sensors and Actuators A: Physical 346, 113823 (2022)
- (107) Lumped Ultra-Broadband Linear Driver in 130 nm SiGe SG13G3 Technology. F. Iseini, A. Malignaggi, F. Korndörfer, M. Inac, G. Kahmen. Proc. IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2022), 140 (2022)
- (108) Monolithically Integrated Silicon Photodiodes for Terahertz Electronic-Photonic Integrated Systems. V.S. Jagtap, H. Rücker, B. Heinemann, J. Grzyp, U.R. Pfeiffer. Proc. 47th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz 2022), (2022)
- (109) Toward Controlling the Al_xO_y/ZnO Interface Properties by In-Situ ALD Preparation. C. Janowitz, A. Mahmoodinezhad, M. Kot, C. Morales, F. Naumann, P. Plate, M.H. Zoellner, F. Bärwolff, D. Stolarek, Ch. Wenger, K. Henkel, J.I. Flege. Dalton Transactions 51(24), 9291 (2022)
- (110) Thermal Impedance of SiGe HBTs: Characterization and Modeling. X. Jin, G. Liang, Y. Zimmermann, G.G. Fischer, C. Weimer, M. Krattmacher, Y. Zhang, M. Schröter. Proc. IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2022), 90 (2022)
- (111) Atomicity and Regularity Principles do not Ensure Full Resistance of ECC Designs against Single-Trace Attacks. I. Kabin, Z. Dyka, P. Langendorfer. Sensors (MDPI) 22(8), 3083 (2022)
- (112) SiGe BiCMOS as Enabling Technology for Next Generation RF & THz Systems. G. Kahmen. Proc. 16th European Microwave Integrated Circuits Conference (EuMIC 2021), abstr. book 21 (2022)
- (113) SiGe BiCMOS Technology with Advanced Integration Solutions for mm-Wave and THz Applications. M. Kaynak. Proc. IEEE European Test Symposium (ETS 2022), (2022)
- (114) Precipitation of Suboxides in Silicon and its Impact on Gettering and Carrier Recombination. G. Kissinger, D. Kot, T. Müller, A. Sattler. Proc. 8th International Symposium on Advanced Science and Technology of Silicon Materials (JSPS Si Symposium 2022), 43 (2022)
- (115) Integrated Millimeter-Wave and Terahertz Analyzers for Bio-medical Applications. D. Kissinger, M. Kaynak, A. Mai. IEEE Transactions on Microwave Theory and Techniques 70(11), 5141 (2022)
- (116) SmartDSM: Data Space Middleware for Distributed Measurement Systems. I. Koropiecki, K. Piotrowski, R. Szulim. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 37 (2022)
- (117) Methoden zur defektfreien Zerspanung von Silizium. N. Kroh, J. Borngräber, F. Sammler. wt Werkstattstechnik online 112(1-2), 34 (2022)
- (118) Rad-Hard Microcontroller with Open Access ISA for Space Applications. M. Krstić, F. Kuentzer, K. Tittelbach-Helmrich, J. Cueto, F. García Donday, M. Schmidt, B. Schommer, C. Ferdinand, A. Söding-Freiherr von Blomberg, C. Calligaro, U. Gatti. Proc. 9th International Workshop on Analogue and Mixed-Signal Integrated Circuits for Space Applications (AMICSA 2022), (2022)
- (119) The Using of a Coating Thickness Gauge to Get Information about the Polishing Pad Profile. A. Krüger, M. Lisker. Proc. International Conference on Planarization Technology (ICPT 2022), (2022)
- (120) Wafer Edge Planarization after Wafer Bonding. A. Krüger, M. Lisker, A. Göritz, C. Baristiran Kaynak, M. Kaynak. Proc. International Conference on Planarization Technology (ICPT 2022), (2022)
- (121) Testing Smart Grid Scenarios with Small Volume Testbed and Flexible Power Inverter. M. Krysik, K. Piotrowski, K. Turchan. Energies (MDPI) 15(2), 428 (2022)
- (122) Idea of Monitoring Internal Processes of Distributed Solar Inverters. M. Krysik, K. Piotrowski, R. Rybski. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 49 (2022)
- (123) FPGA-based Realtime Detection of Freezing of Parkinson Patients. P. Langer, A. Haddadi Esfahani, Z. Dyka, P. Langendorfer. Proc. 16th EAII International Conference on Body Area Networks (BODYNETS 2021), in: Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering, Springer, LINICST 420, 101 (2022)
- (124) Combination of ROP Defense Mechanisms for Better Safety and Security in Embedded Systems. K. Lehniger, M. Schölzel, J. Jelenek, M. Afutowicz, P. Langendorfer. Proc. 25th Euromicro Conference on Digital Systems Design (DSD 2022), 480 (2022)
- (125) Finding Gadgets in Incremental Code Updates for Return-Oriented Programming Attacks on Resource-Constrained Devices. K. Lehniger, A. Saad, P. Langendorfer. Annals of Telecommunications (2022)
- (126) Through the Window: On the Exploitability of Xtenza's Register Window Overflow. K. Lehniger, P. Langendorfer. Proc. 32nd International Telecommunication Networks and Applications Conference (ITNAC 2022), 353 (2022)
- (127) A Low-Jitter and Low-Reference-Spur 320 GHz Signal Source With an 80 GHz Integer-N Phase-Locked Loop Using a Quadrature XOR Technique. Y. Liang, C.C. Boon, G. Qi, G. Dziallas, D. Kissinger, H.J. Ng, P.-I. Mak, Y. Wang. IEEE Transactions on Microwave Theory and Techniques 70(5), 2642 (2022)
- (128) Role of Critical Thickness in SiGe/Si/SiGe Heterostructure Design for Qubits. Y. Liu, K.-P. Gradwohl, C.-H. Lu, T. Remmele, Y. Yamamoto, M.H. Zoellner, T. Schroeder, T. Boeck, H. Amari, C. Richter, M. Albrecht. Journal of Applied Physics 132(8), 085302 (2022)
- (129) Viewing SiGe Heterostructure for Qubits with Dislocation Theory. Y. Liu, Y. Liu, K.-P. Gradwohl, C.-H. Lu, Y. Yamamoto, C. Corley-Wiciak, T. Remmele, T. Teubner, C. Richter, M. Albrecht, T. Boeck. ECS Transactions 109(4), 189 (2022)
- (130) A 79 GHz Millimeter-Wave Receiver Frontend with High Linearity for Civil-Automotive Radars in a 22-nm FD-SOI CMOS Technology. S. Li, M. Cui, L. Szilagyi, C. Carta, F. Ellinger. Proc. Asia Pacific Microwave Conference (APMC 2022), 375 (2022)
- (131) Ultra High Speed 802.11n LDPC Decoder with Seven-Stage Pipeline in 28 nm CMOS. L. Lopaciński, A. Hasani, G. Panic, N. Maletić, O. Schrape, J. Gutierrez Teran, M. Krstić, E. Grass, R. Kraemer. Proc. 95th IEEE Vehicular Technology Conference (VTC 2022), (2022)
- (132) A Hardware Optimized High Throughput LDPC Decoder Supporting 3 Tb/s in 28 nm CMOS. L. Lopaciński, A. Hasani, G. Panic, N. Maletić, J. Gutierrez Teran, M. Krstić, E. Grass, R. Kraemer. Proc. 33rd IEEE International Symposium on Personal, Indoor and Mobile Radio Communications (PIMRC 2022), 1326 (2022)
- (133) Ultra High-Speed BP Decoder for Polar Codes Achieving 1.4 Tbps in 28 nm CMOS. L. Lopaciński, A. Hasani, G. Panic, N. Maletić, O. Schrape, J. Gutierrez Teran, M. Krstić, E. Grass. Proc. IEEE European Conference on Networks and Communications & 6G Summit (EuCNC/6G Summit 2022), 434 (2022)
- (134) High-Speed SC Decoder for Polar Codes Achieving 1.7 Tb/s in 28 nm CMOS. L. Lopaciński, A. Hasani, G. Panic, N. Maletić, J. Gutierrez Teran, M. Krstić. Proc. IEEE European Conference on Networks and Communications & 6G Summit (EuCNC/6G Summit 2022), 434 (2022)

- M. Krstić, E. Grass. Proc. 30th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC 2022), (2022)
- (135) Real-Valued Spreading Sequences for PSSS-Based High-Speed Wireless Systems. L. Lopacinski, N. Maletic, G. Panic, A. Hasani, J. Gutierrez Teran, E. Grass. IEEE Access 10, 8673 (2022)
- (136) Identifying Critical Flip-Flops in Circuits with Graph Convolutional Networks. L. Lu, J.-C. Chen, M. Ulbricht, M. Krstić. Proc. IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS 2022), (2022)
- (137) Graphene Research in 200 mm CMOS Pilot Line. M. Lukosius, R. Lukose, M. Lisker, G. Luongo, M. Elviretti, A. Mai, Ch. Wenger. Proc. 45th International Convention on Information, Communication and Electronic Technology (MIPRO 2022), 113 (2022)
- (138) A Methodology for Identifying Critical Sequential Circuits with Graph Convolutional Networks. L. Lu, J.-C. Chen, M. Ulbricht, M. Krstić. Proc. IEEE Computer Society Annual Symposium on VLSI (ISVLSI 2022), 20 (2022)
- (139) System do Dzialnego Monitorowania Stanu Walus Przeciwpowodziowego nad Odrą. L. Macioszek, N. Lukanszyn, R. Rybski, J. Kostecki, U. Kolodziejczyk, K. Piotrowski. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 57 (2022)
- (140) Modulating the Filamentary-Based Resistive Switching Properties of HfO₂ Memristive Devices by Adding Al₂O₃ Layers. M.K. Mahadevaiah, E. Perez, M. Lisker, M.A. Schubert, E. Perez-Bosch Quesada, Ch. Wenger, A. Mai. Electronics (MDPI) 11(10), 1540 (2022)
- (141) Integration Aspects of Plasmonic TiN-based Nano-Hole-Arrays on Ge Photodetectors in a 200mm Wafer CMOS Compatible Silicon Technology. Ch. Mai, St. Marschmeyer, A. Peczek, A. Kroh, J. Jose, S. Reiter, I.A. Fischer, Ch. Wenger, A. Mai. ECS Transactions 109(49), 35 (2022)
- (142) From Lab-On-Chip to Lab-In-App: Challenges Towards Silicon Photonic Biosensors Product Developments. A. Mai, Ch. Mai, P. Steglich. Results in Optics 9, 100317 (2022)
- (143) Kangaroo: Multi-Hop Protocol Stack for Smart City Sensor Networks. J. Maj, K. Piotrowski, E. Michta. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 61 (2022)
- (144) Structural and Light-Emission Properties of High-Density Superatom-Like Ge-Core/Si-Shell Quantum Dots. K. Makihara, Y. Yamamoto, Y. Imai, N. Taoka, M.A. Schubert, B. Tillack, S. Miyazaki. Proc. 9th International Symposium on Control of Semiconductor Interfaces (ISCSI 2022), abstr. (2022)
- (145) SDR-based 60 GHz Solution for mmWave Applications: Implementation and Evaluation. N. Maletic, M. Ehrig, M. Petri, D. Cvetkovski, J. Gutierrez Teran, E. Grass, M. Krstić. Proc. 30th Telecommunications Forum (TELFOR 2022), (2022)
- (146) A Proof of Concept of the Bulk Photovoltaic Effect in Non-Uniformly Strained Silicon. C.L. Manganelli, S. Kayser, M. Virgilio. Journal of Applied Physics 131(12), 125706 (2022)
- (147) Enhanced Physical Layer Secure Key Generation using mmWave Beamforming. N. Manjappa, L. Wimmer, N. Maletic, E. Grass. Proc. 18th International Symposium on Wireless Communication Systems (ISWCS 2022), (2022)
- (148) TDoA Positioning in Wi-Fi based Systems. N. Manjappa, V. Sark, J. Gutierrez Teran, E. Grass. Proc. 9th Small Systems Simulation Symposium (SSSS 2022), 81 (2022)
- (149) In-Memory Principal Component Analysis by Crosspoint Array of Resistive Switching Memory: A New Hardware Approach for Energy-Efficient Data Analysis in Edge Computing. P. Mannocci, A. Baroni, E. Melacane, C. Zambelli, P. Olivo, E. Perez, Ch. Wenger, D. Ielmini. IEEE Nanotechnology Magazine 16(2), 4 (2022)
- (150) Simulation of Single Event Transient Effects in CMOS Circuits using Open Access Tools and Device Models. M. Marjanovic, M. Andjelkovic, M. Krstić, G. Ristic. Proc. 10th International Conference on Radiation in Various Fields of Research (RAD 2022), 122 (2022)
- (151) Low-Frequency Phonon Modes in Layered Silver-Bismuth Double Perovskites: Symmetry, Polarity, and Relation to Phase Transitions. B. Martin-Garcia, D. Spirito, M.-L. Lin, Y.-C. Leng, S. Artyukhin, P.-H. Tan, R. Krahne. Advanced Optical Materials 10(14), 2200240 (2022)
- (152) Kafka-ML: Connecting the Data Stream with ML/AI Frameworks. Ch. Martin, P. Langendörfer, P.S. Zarrin, M. Diaz, B. Rubio. Future Generation Computer Systems 126, 15 (2022)
- (153) Modeling and Design of an Electrically Pumped SiGeSn Micro-ring Laser. B. Marzban, L. Seidel, V. Kiyek, T. Liu, M.H. Zoellner, Z. Ikonik, G. Capellini, D. Buca, J. Schulze, M. Oehme, J. Witzens. Proc. SPIE Photonics West (2022), 12006, 12006K (2022)
- (154) Electrically Pumped SiGeSn Microring Lasers. B. Marzban, L. Seidel, T. Liu, V. Kiyek, K. Wu, M.H. Zoellner, Z. Ikonik, J. Schulze, D. Grutzmacher, G. Capellini, M. Oehme, J. Witzens, D. Buca. Proc. IEEE Photonics Society Summer Topicals Meeting Series (SUM 2022), (2022)
- (155) An Integrated Circuit to Reduce Phase Noise and Spurious Tones in Radar Systems. T. Mausolf, F. Herzel, G. Fischer. Proc. IEEE Nordic Circuits and Systems Conference (NorCAS 2022), 101 (2022)
- (156) Wakeup Receiver Using Passive Amplification by Means of a Switched SAW Resonator. G. Meller, M. Methfessel, B. Lindner, J. Wagner, R. Kraemer, F. Ellinger. Proc. 19th IEEE International Conference on Sensing, Communication, and Networking (SECON 2022), 136 (2022)
- (157) Advancements in Edge Computing and Service Orchestration in Support of Advanced Surveillance Services. I. Mesogiti, E. Theodoropoulos, F. Setaki, G. Lyberopoulos, F. Moscateli, K. Kanta, G. Giannoulis, P. Toumasis, D. Apostolopoulos, H. Avramopoulos, L. Lopacinski, J. Gutierrez Teran, A. Nanos, Y. Leiba, M. Anastasopoulos, A. Tzanakaki. Proc. IFIP International Conference on Artificial Intelligence Applications and Innovations (AAI 2022), in: IFIP Advances in Information and Communication Technology, Springer, IFIPACT 652, 53 (2022)
- (158) A Dual-Modulus Frequency Divider up to 128 GHz in SiGe BiCMOS Technology. A. Minareci Ergintav, F. Herzel, F. Korndörfer, T. Mausolf, D. Kissinger, G. Fischer. Proc. 17th European Microwave Integrated Circuits Conference (EuMIC 2022), 48 (2022)
- (159) Solid-State Photoluminescent Quantum Dots for Explosive Detection. F. Mitri, A. De Iacovo, S. De Santis, C. Giansante, D. Spirito, G. Sotgiu, L. Colace. Proc. 10th International Conference on Photonics, Optics and Laser Technology (PHOTOPOTICS 2022), 48 (2022)
- (160) 180 GBd Electronic-Plasmonic IC Transmitter. D. Moor, Y. Fedorshyn, H. Langenhagen, J. Müllrich, R. Schmid, C. Uhl, M. Möller, U. Koch, Y. Horst, B.I. Bitachon, W. Heni, B. Baeuerle, M. Destraz, H. Xu, L. Elder Delwin, L.E. Johnson, P. Bakopoulos, E. Mentovich, L. Zimmermann, J. Leuthold. Proc. Optical Fiber Communications Conference and Exhibition (OFC 2022), M2D.3 (2022)
- (161) High Frequency Magnetic Sheet Materials – Performance Factor Comparisons and Design of Toroidal Inductors Embedded in PCB. R. Murphy, P. McCloskey, Z. Cao, C. O Mathuna, S. O'Driscoll. Proc. IEEE Applied Power Electronics Conference and Exposition (APEC 2021), 2897 (2022)
- (162) Simulation of Integrated Optical Triple Ring Resonator for Sensing Application. S. M. P. Steglich. Proc. IEEE International Conference on Electronics, Computing and Communication Technologies (CONECT 2022), (2022)
- (163) Effective Rate of URLLC with Short Block-Length Information Theory. N. Odhah, E. Grass, R. Kraemer. KuVS Fachgespräch - Würzburg Workshop on Next-Generation Communication Networks (WÜWoWAS 2022), (2022)
- (164) A High Linearity 6 GHz LNA in 130 nm SiGe Technology. A.B. Ozdol, H. Kandis, A. Burak, T.A. Ozkan, M. Kaynak, Y. Gurbuz. Proc. 17th European Microwave Integrated Circuits Conference (EuMIC 2022), 68 (2022)
- (165) Designing a Power Efficient Sensor Node Microcontroller. G. Panic, M. Krstić. IFAC-PapersOnLine 55(4), 298 (2022)
- (166) Picosecond Avalanche Detector - Working Principle and Gain Measurement with a Proof-of-Concept Prototype. L. Paolozzi, M. Munker, R. Cardella, M. Milanesio, Y. Gurimskaya, F. Martinelli, A. Picardi, H. Rücker, A. Trusch, P. Valerio, F. Cadoux, R. Cardarelli, S. Débieux, Y. Favre, D. Ferrere, S. Gonzalez-Sevilla, R. Kotitsa, C. Magliocca, T. Moretti, M. Nessi, J. Sabater Iglesias, J. Saidi, M.V. Barreto Pinto, S. Zambito, G. Iacobucci. Journal of Instrumentation 17, 10032 (2022)
- (167) Versatile Germanium Photodiodes with 3dB Bandwidths from 110 GHz to 265 GHz. A. Peczek, St. Lischke, D. Steckler, J. Morgan, A. Beiling, L. Zimmermann. ECS Transactions 109(4), 21 (2022)
- (168) In-Depth Characterization of Switching Dynamics in Amorphous HfO₂ Memristive Arrays for the Implementation of Synaptic Updating

- (Rules. E. Perez, M.K. Mahadevaiah, E. Perez-Bosch Quesada, Ch. Wenger. Japanese Journal of Applied Physics 61(SM), SM1007 (2022)
- (169) Laser Fault Injection Attacks against IHP Rad-Hard Techniques. D. Petryk, Z. Dyka. Proc. 34th Crypto-Day Matters 2022, (2022)
- (170) Laser Fault Injection Attacks against Radiation Tolerant TMR Registers. D. Petryk, Z. Dyka, I. Kabin, A. Breitenreiter, J. Schäffner, M. Krstić. Proc. 23rd IEEE Latin-American Test Symposium (LATS 2022), (2022)
- (171) Towards a Multisensor Station for Automated Biodiversity Monitoring. K. Piotrowski, J.W. Wägele, P. Bodesheim, S.J. Bourlat, J. Denzler, M. Diepenbroek, V. Fonseca, K.-H. Frommolt, M.F. Geiger, B. Gemeinholzer, F.O. Glöckner, T. Haucke, A. Kirse, A. Kölpin, I. Kostadinov, H.S. Kühl, F. Kurth, M. Lasseck, S. Liedke, F. Losch, S. Müller, N. Petrovskaya, B. Radig, Ch. Scherber, L. Schoppmann, J. Schulz, V. Steinlage, G.F. Tschan, W. Vautz, D. Velotto, M. Weigend, S. Wildermann. Basic and Applied Ecology 59, 105 (2022)
- (172) An Elastic Energy Management Algorithm in a Hierarchical Control System with Distributed Control Devices. P. Powroznik, P. Szczesniak, K. Turchan, M. Krysić, I. Koropiecki, K. Piotrowski. Energies (MDPI) 15(13), 4750 (2022)
- (173) Elastic Energy Management Algorithm using IoT Technology for Devices with Smart Appliance Functionality to React to the Occurrence of Overvoltage in the Smart-Grid. P. Powroznik, P. Szczesniak, K. Piotrowski. Energies (MDPI) 15(1), 109 (2022)
- (174) Novel Functionalities of Smart Home Devices for the Elastic Energy Management Algorithm. P. Powroznik, P. Szczesniak, L. Sobolewski, K. Piotrowski. Energies (MDPI) 15(22), 8632 (2022)
- (175) Activity of AC Electrokinetically Immobilized Horseradish Peroxidase. M. Prüfer, Ch. Wenger, F.F. Bier, E.-M. Laux, R. Hözel. Electrophoresis 43(18-19), 1920 (2022)
- (176) Crop Prediction based on Characteristics of the Agricultural Environment using Various Feature Selection Techniques and Classifiers. S.P. Raja, B. Sawicka, Z. Stamenkovic, G. Mariammal. IEEE Access 10, 23625 (2022)
- (177) Mixed Dimethylammonium/Methylammonium Lead Halide Perovskite Crystals for Improved Structural Stability and Enhanced Photo-detection. A. Ray, B. Martin-Garcia, A. Moliterni, N. Casati, K. Moorthy Boopathi, D. Spirito, L. Goldoni, C. Giacobbe, C. Giannini, F. Di Stasio, R. Krahne, L. Manna, A.L. Abdelhady. Advanced Materials 34(7), 2106160 (2022)
- (178) Experimental and Theoretical Investigation of the Surface Electronic Structure of $ZnGa_4O_4$ (100) Single-Crystals. F. Reichmann, J. Dabrowski, A.P. Becker, W.M. Klesse, K. Irmscher, R. Schewski, Z. Galazka, M. Mulazzi. Physica Status Solidi B 259(3), 2100452 (2022)
- (179) New Insights Into the Electronic States of the Ge(001) Surface by Joint Angle-Resolved Photoelectron Spectroscopy and First-Principle Calculation Investigation . F. Reichmann, E. Scalise, A.P. Becker, E.V.S. Hofmann, J. Dabrowski, F. Montalenti, L. Miglio, M. Mulazzi, W.M. Klesse, G. Capellini. Applied Surface Science 571, 151264 (2022)
- (180) Modification of the Ge(001) Subsurface Electronic Structure after Adsorption of Sn. F. Reichmann, A.P. Becker, E.V.S. Hofmann, N.J. Curson, W.M. Klesse, G. Capellini. Applied Surface Science 599, 153884 (2022)
- (181) Commercial P-Channel Power VDMOSFET as X-Ray Dosimeter. G. Ristic, S. Ilic, S. Veljkovic, A. Jevtic, S. Dimitrijevic, A. Palma, S. Stankovic, M. Andjelkovic. Electronics (MDPI) 11(6), 918 (2022)
- (182) Fading of pMOS Dosimeters Over a Long Period of Time. G. Ristic, M. Andjelkovic, R. Duane, A. Jaksic. IET Micro & Nano Letters 17(7), 155 (2022)
- (183) Sensitivity and Fading of Irradiated RADFETs with Different Gate Voltages. G. Ristic, S. Ilic, M. Andjelkovic, R. Duane, A. Palma, A. Lalena, M. Krstić, A. Jaksic. Nuclear Instruments and Methods in Physics Research Section A 1029, 166473 (2022)
- (184) Exploring Process-Voltage-Temperature Variations Impact on 4T1R Multiplexers for Energy-Aware Resistive RAM-based FPGAs. T. Rizzi, A. Baroni, A. Glukhov, D. Bertozzi, Ch. Wenger, D. Ielmini, C. Zambelli. Proc. IEEE International Integrated Reliability Workshop (IIRW 2022), (2022)
- (185) Millimeter-Wave Gas Spectroscopy for Breath Analysis of COPD Patients in Comparison to GC-MS. N. Rothbart, V. Stanley, R. Koczulla, I. Jarosch, O. Holz, K. Schmalz, H.-W. Hübers. Journal of Breath Research 16(4), 046001 (2022)
- (186) A Compact Breath Gas Sensor System Based on Terahertz/Millimeter-Wave Gas Spectroscopy. N. Rothbart, K. Schmalz, R. Koczulla, H.-W. Hübers. Frequenz: Journal of RF-Engineering and Telecommunications 76(11-12), 669 (2022)
- (187) Compensation of the Temperature Effect of the Dark Current in Photodiodes Dosimeters. I. Ruiz-Garcia, J. Roman-Raya, M. Andjelkovic, D. Guirado, A. Palma, M. Carvajal. Proc. 10th International Conference on Radiation in Various Fields of Research (RAD 2022), 107 (2022)
- (188) Thermal Drift Reduction in Photodiode Dosimeters with Switching BIAs. I. Ruiz-Garcia, J. Roman-Raya, P. Escobedo Araque, M. Andjelkovic, D. Guirado, A.J. Palma, M.A. Carvajal. Measurement 199, 111538 (2022)
- (189) Zastosowanie Technologii Reflektometrii w Dziedzinie Czasu do Badan Parametrow Gruntow. R. Rybski, T. Frygiel, J. Kostecki, K. Piotrowski. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 85 (2022)
- (190) Design of ASIC and FPGA System with Supervised Machine Learning Algorithms for Solar Particle Event Hourly Prediction. R. Saric, J.-C. Chen, E. Custovic, G. Panic, J. Kevric, D. Jokic, M. Krstić. IFAC-PapersOnLine 55(4), 230 (2022)
- (191) Transmitter and Receiver in 0.13 μm SiGe for Gas Spectroscopy at 222–270/444–540 GHz. K. Schmalz, A. Glück, N. Rothbart, A. Güner, M.H. Eissa, H.-W. Hübers. IEEE Journal of Microwaves 2(4), 582 (2022)
- (192) 150 GBd PAM-4 Electrical Signal Generation using SiGe-Based Analog Multiplexer Module. J. Schostak, T. Tannert, C. Schmidt, H. Rücker, V. Jungnickel, M. Grötzing, M. Berroth, R. Freund. Proc. European Microwave Week (EuMW 2022), 173 (2022)
- (193) Influence of Process Parameters on Surface Activated Aluminum-to-Aluminum Wafer Bonding. S. Schulze, T. Voß, P. Krüger, M. Fraschke, P. Kulse, M. Wietstruk. IEEE Transactions on Components, Packaging and Manufacturing Technology 12(3), 578 (2022)
- (194) Multiband Silicon Photonic ePIC Coherent Receiver for 64 GBd QPSK. P.M. Seiler, K. Voigt, A. Peczek, G. Georgieva, St. Lischke, A. Malinaggi, L. Zimmermann. IEEE Journal of Lightwave Technology 40(10), 3331 (2022)
- (195) Distributed Artificial Intelligence as a Means to Achieve Self-X-Functions for Increasing Resilience: the First Steps. O. Shamilyan, I. Kabin, Z. Dyka, P. Langendorfer. Proc. International Conference on Cyber-Physical Systems and Internet-of-Things (CPS & IoT 2022), 34 (2022)
- (196) A W-band Low-Power Gilbert Cell Mixer with Image Rejection in 130-nm SiGe BiCMOS Technology. K. Smirnova, M. Kaynak, A.C. Ulusoy. Proc. 52nd European Microwave Conference (EuMC 2022), 688 (2022)
- (197) Tailoring Photoluminescence by Strain-Engineering in Layered Perovskite Flakes. D. Spirito, M. Barra-Burillo, F. Calavalle, C.L. Manganello, M. Gobbi, R. Hillenbrand, F. Casanova, L. Hueso, B. Martin-Garcia. Nano Letters 22(10), 4153 (2022)
- (198) Raman Spectroscopy in Layered Hybrid Organic-Inorganic Metal Halide Perovskites. D. Spirito, Y. Asensio, L.E. Hueso, B. Martín-García. Journal of Physics: Materials 5(3), 034004 (2022)
- (199) sSNOM Characterization of the IR-Active Vibrational Mode in Highly Strained hBN. D. Spirito, E. Blundo, A. Surrente, G. Pettinari, T. Yıldırım, C.A. Chavarin, M. Felici, A. Polimeni, L. Baldassarre. Proc. 47th International Conference on Infrared, Millimeter and Terahertz Waves (IRMMW-THz 2022), (2022)
- (200) H2020-SPACE-ORIONAS Miniaturized Optical Transceivers and Amplifiers for High-Speed Optical Inter-Satellite Links. L. Stampoulidis, A. Osman, I. Sourikopoulos, M. Welch, J. Edmunds, S. Kehayas, G. Winzer, L. Zimmermann, W. Dorward, A. Serrano Rodrigo, M. Chiesa, D. Rotta, A. Maho, M. Faugeron, M. Sotom, F. Caccavale, F. Duport, A. Sancho, D. Mesquita. Proc. 34th SPIE Free-Space Laser Communications (LASE 2022), 119930, 119930E (2022)
- (201) H2020-SPACE-ORIONAS Miniaturized Optical Transceivers for High-Speed Optical Intersatellite Links. L. Stampoulidis, A. Osman, I. Sourikopoulos, G. Winzer, L. Zimmermann, W. Dorward, A. Serrano Rodrigo, M. Chiesa, D. Rotta, A. Maho, M. Faugeron, M. Sotom, F. Caccavale. zu finden unter: <https://arxiv.org/abs/2210.17304>
- (202) Nanostructured Manganite Films Grown by Pulsed Injection MOCVD: Tuning Low- and High-Field Magnetoresistive Properties for Sensors Applications. V. Stankevič, N. Zurauskienė, S. Kersulis, V. Plausinai-

- tiene, R. Lukose, J. Klimantavicius, S. Tolvaiciene, M. Skapas, A. Selskis, S. Balevicius. Sensors (MDPI) 22(2), 605 (2022)
- (203) AC Electrokinetic Immobilization of Influenza Virus. S. Stanke, Ch. Wenger, F.F. Bier, R. Hözel. Electrophoresis 43(12), 1309 (2022)
- (204) A Fully Integrated 0.48 THz FMCW Radar Transceiver MMIC in a SiGe-Technology. D. Starke, J. Wittemeier, F. Vogelsang, B. Sievert, D. Erni, A. Renning, H. Rücker, N. Pohl. Proc. European Microwave Week (EuMW 2022), 56 (2022)
- (205) Surface Plasmon Resonance Imaging (SPRI) and Photonic Integrated Circuits (PIC) for COVID-19 Severity Monitoring. P. Steglich, R. Schasfoort. COVID (MDPI) 2(3), 389 (2022)
- (206) Surface Plasmon Resonance (SPR) Spectroscopy and Photonic Integrated Circuit (PIC) Biosensors: A Comparative Review. P. Steglich, G. Lecci, A. Mai. Sensors (MDPI) 22(8), 2901 (2022)
- (207) Self-Aligned on-Chip Spherical Dielectric Resonators and Antennas for SiGe MMIC. G. Sterzl, Y. Zhu, J. Hesselbarth, C. Carta, M. Lisker, F. Ellinger. Proc. Asia Pacific Microwave Conference (APMC 2022), 686 (2022)
- (208) Gain Enhancement of BiCMOS On-Chip Sub-THz Antennas by Mean of Meta-Cells. M. Stocchi, Z. Cao, C.H. Joseph, T. Voss, D. Mencarelli, L. Pierantoni, C. Baristiran Kaynak, J. Hebelter, T. Zwick, M. Wietstruk, M. Kaynak. Scientific Reports 12, 3946 (2022)
- (209) Novel Graphene Adjustable-Barriers Transistor with Ultra-High Current Gain. C. Strobel, C.A. Chavarin, K. Richter, M. Knaut, J. Reif, S. Völkel, A. Jahn, M. Albert, Ch. Wenger, R. Kirchner, J.W. Bartha, T. Mikolajick. ACS Applied Materials & Interfaces 14(34), 39249 (2022)
- (210) Improved Graphene-Base Heterojunction Transistor with Different Collector Semiconductors for High-Frequency Applications. C. Strobel, C.A. Chavarin, S. Leszczynski, K. Richter, M. Knaut, J. Reif, S. Völkel, M. Albert, Ch. Wenger, J.W. Bartha, T. Mikolajick. Advanced Materials Letters 13(1), 011688 (2022)
- (211) A V-band Low-Power and Compact Down-Conversion Mixer with Low LO Power in 130-nm SiGe BiCMOS Technology. B. Sütbas, H.J. Ng, J. Wessel, A. Koelpin, G. Kahmen. Proc. 16th European Microwave Integrated Circuits Conference (EuMIC 2021), 96 (2022)
- (212) Low-Power Ka- and V-Band Miller Compensated Amplifiers in 130-nm SiGe BiCMOS Technology. B. Sütbas, H.J. Ng, J. Wessel, A. Koelpin, G. Kahmen. Proc. 16th European Microwave Integrated Circuits Conference (EuMIC 2021), 71 (2022)
- (213) A 7.2-mW V-Band Frequency Doubler with 14% Total Efficiency in 130-nm SiGe BiCMOS. B. Sütbas, G. Kahmen. IEEE Microwave and Wireless Components Letters 32(6), 579 (2022)
- (214) FPGA-Based Acceleration of Convolutional Neural Network for Gesture Recognition using mm-Wave FMCW Radar. R.T. Syed, Y. Zhao, M. Ulbricht, V. Sark, M. Krstić. Proc. IEEE Nordic Circuits and Systems Conference (NORCAS 2022), 111 (2022)
- (215) A Survey on Fault-Tolerant Methodologies for Deep Neural Networks. R.T. Syed, M. Ulbricht, K. Piotrowski, M. Krstić. Proc. 4th Conference on Aerospace RObotics (CARO 2022). (2022)
- (216) Frequency Doubler for 77 GHz Radar with 14 dB Conversion Gain and 7.3 % Efficiency in 22 nm FDSOI. L. Szilagyi, S. Li, X. Xu, P.V. Testa, A. Seidel, C. Carta, F. Ellinger. Proc. Asia Pacific Microwave Conference (APMC 2022), 369 (2022)
- (217) Graphical User Interface in the SmartRiver System. R. Szulim, P. Powroznik, E. Michta, K. Piotrowski, I. Koropiecki. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 97 (2022)
- (218) Code Mutation as a Mean Against ROP Attacks for Embedded Systems. P. Tabatt, J. Jelonek, M. Schölzel, K. Lehniger, P. Langendorfer. Proc. 11th Mediterranean Conference on Embedded Computing (MECO 2022), 189 (2022)
- (219) Efficient and Flexible Intelligence on the Edge. K. Turchan, K. Piotrowski, E. Michta. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 109 (2022)
- (220) Emulation as a Means to Evaluate Energy Management Algorithms. K. Turchan, K. Piotrowski, M. Krysik, I. Koropiecki, P. Powroznik. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 105 (2022)
- (221) Low Voltage Warning System for Stand-Alone Metering Station using AI on the Edge. K. Turchan, K. Piotrowski. Proc. 9th Machine Intelligence and Digital Interaction (MIDI 2021), in: Lecture Notes in Networks and Systems, Springer, LNNS 440, 107 (2022)
- (222) Energy Efficient ADC for Low Fan-Out MIMO Sub-THz Imaging System in SiGe:BiCMOS Technology. M. Uhlmann, R. Hussung, M.H. Eissa, A. Keil, F. Friedrich, G. Fischer, P. Ostrovskyy. Proc. European Microwave Week (EuMW 2022), 44 (2022)
- (223) Behaviour of pMOS Dosimeters During and after X-Rays. S. Veljkovic, S.D. Ilic, R. Duane, M. Andjelkovic, A.J. Palma, G.S. Ristic. Proc. 10th International Conference on Radiation in Various Fields of Research (RAD 2022), 114 (2022)
- (224) Response of Commercial p-Channel Power VDMOS Transistors to Irradiation and Bias Temperature Stress. S. Veljkovic, N. Mitrovic, V. Davidovic, S. Golubovic, S. Djoric-Veljkovic, A. Paskaleva, D. Spassov, S. Stankovic, M. Andjelkovic, Z. Prijic, I. Manic, A. Prijic, G. Ristic, D. Dankovic. Journal of Circuits, Systems, and Computers (JCSC) 31(18), 2240003 (2022)
- (225) Exploring Software Models for the Resilience Analysis of Deep Learning Accelerators: the NVDA Case Study. A. Veronesi, F. dall'Occo, D. Bertozi, M. Favalli, M. Krstić. Proc. 25th International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS 2022), 142 (2022)
- (226) A Static Frequency Divider up to 163 GHz in SiGe-BiCMOS Technology. F. Vogelsang, C. Bredendiek, J. Schöpfel, H. Rücker, N. Pohl. Proc. IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2022), 49 (2022)
- (227) Ultrathin $\text{HfO}_2/\text{Al}_2\text{O}_3$ Bilayer Based Reliable 1T1R RRAM Electronic Synapses with Low Power Consumption for Neuromorphic Computing. Q. Wang, Y. Wang, R. Luo, J. Wang, L. Ji, Z. Jiang, Ch. Wenger, Z. Song, S. Song, W. Ren, J. Bi, G. Niu. Neuromorphic Computing and Engineering 2(4), 044012 (2022)
- (228) Characterization of Dynamic Large-Signal Operating Limits and Long-Term RF Reliability of SiGe HBTs. C. Weimer, X. Jin, G.G. Fischer, M. Schröter. Proc. IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2022), 220 (2022)
- (229) Long-Term Large-Signal RF Reliability Characterization of SiGe HBTs Using a Passive Impedance Tuner System. C. Weimer, E. Vardarli, G.G. Fischer, M. Schröter. Proc. IEEE MTT-S International Microwave Symposium (IMS 2022), 922 (2022)
- (230) Evaluating Read Disturb Effect on RRAM based AI Accelerator with Multilevel States and Input Voltages. J. Wen, A. Baroni, E. Perez, M. Ulbricht, Ch. Wenger, M. Krstić. Proc. 35th IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFTS 2022), (2022)
- (231) A Small-Area, Low-Power 76-81 GHz HBT-Based Differential Power Detector for Built-In Self-Test in Automotive Radar Applications. Y. Wenger, H.J. Ng, F. Korndörfer, B. Meinerzhagen, V. Issakov. Proc. 25th IEEE Radio Frequency Integrated Circuits Symposium (RFIC 2022), 119 (2022)
- (232) Vertical Alignment Control of Self-Ordered Multilayered Ge Nanodots on SiGe. W.-C. Wen, B. Tillack, Y. Yamamoto. Proc. 54th International Conference on Solid State Device and Materials (SSDM 2022), 87 (2022)
- (233) 3-Dimensional Self-Ordered Multilayered Ge Nanodots on SiGe. W.-C. Wen, M.A. Schubert, M.H. Zoellner, B. Tillack, Y. Yamamoto. ECS Transactions 109(4), 343 (2022)
- (234) 3-Dimensional Self-Ordered Multilayered Ge Nanodots on SiGe. W.-C. Wen, M.A. Schubert, B. Tillack, Y. Yamamoto. Proc. 242nd ECS Meeting: SiGe, Ge, and Related Compounds: Materials, Processing and Devices (ECS Meeting 2022), (2022)
- (235) BiCMOS Integrated Temperature Sensor for Thermal Evaluation of Fan-Out Wafer-Level Packaging (FOWLP) Including Hot Spot Analysis. M. Wietstruk, T. Mausolf, J. Lehmann, Z. Cao, T.D. Nguyen, M. Wöhrmann, T. Braun. Proc. 4th IMAPS Nordic 2022 Conference on Microelectronics Packaging (NordPac 2022), (2022)
- (236) A SiGe Based 0.48 THz Signal Source with 45 GHz Tuning Range. J. Wittemeier, F. Vogelsang, D. Starke, H. Rücker, N. Pohls. Proc. 51st European Microwave Conference (EuMC 2021), 869 (2022)
- (237) AI4U: Modular Framework for AI Application Design. K. Woloszyn, K. Turchan, M. Rapala, K. Piotrowski. Proc. 10th Machine Intelligence and Digital Interaction MIDI Conference (2022), (2022)

- (238) Modular AI Applications Following the Sens4u Approach. K. Wołoszyn, K. Piotrowski, E. Michta. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 117 (2022)
- (239) Receiver Synchronization of Ultra-Wideband Phase Modulated Signals with a Fully Analog QPSK Costas Loop. J. Wörmann, U. Jagdhold, E.R. Bammidi, I. Kallfass. Proc. 14th German Microwave Conference (GeMiC 2022), 196 (2022)
- (240) Heteroepitaxy of Group IV Materials for Future Device Application. Y. Yamamoto, W.-C. Wen, B. Tillack. Proc. 54th International Conference on Solid State Device and Materials (SSDM 2022), abstr. book 85 (2022)
- (241) High Quality Ge Growth on Si (111) and Si (110) by Using Reduced Pressure Chemical Vapor Deposition. Y. Yamamoto, W.-C. Wen, M.A. Schubert, C. Corley-Wiciak, B. Tillack. Proc. 242nd ECS Meeting: SiGe, Ge, and Related Compounds: Materials, Processing and Devices (ECS Meeting 2022), (2022)
- (242) High Quality Ge Growth on Si (111) and Si (110) by Using Reduced Pressure Chemical Vapor Deposition. Y. Yamamoto, W.-C. Wen, M.A. Schubert, C. Corley-Wiciak, B. Tillack. ECS Transactions 109(4), 205 (2022)
- (243) A SiGe BiCMOS Amplifier-Frequency Doubler Chain Operating for 284–328 GHz. J. Yoo, J. Kim, J. Yun, M. Kaynak, J.-S. Rieh. Journal of Electromagnetic Engineering and Science 22(2), 114 (2022)
- (244) Cattle Urination Behaviour Remote Monitoring using mmWave FMCW Radar. Y. Zhao, V. Sark, M. Ulbricht, D. Janke, S. Hempel, G. Hoffmann, T. Amon, B. Amon, M. Krstić, E. Grass. Proc. 19. GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2022), 41 (2022)
- (245) Low Computational Complexity Algorithm for Hand Gesture Recognition using mmWave RADAR. Y. Zhao, V. Sark, M. Krstić, E. Grass. Proc. 18th International Symposium on Wireless Communication Systems (ISWCS 2022), (2022)
- (246) Novel Approach for Gesture Recognition Using mmWave FMCW RADAR. Y. Zhao, V. Sark, M. Krstić, E. Grass. Proc. 95th IEEE Vehicular Technology Conference (VTC 2022), (2022)
- (247) Synthetic Training Data Generator for Hand Gesture Recognition Based on FMCW RADAR. Y. Zhao, V. Sark, M. Krstić, E. Grass. Proc. 23rd International Radar Symposium (IRS 2022), 463 (2022)
- (248) TinyDSM: Data-Oriented Middleware for Low-Power IOT Devices. P. Zielony, K. Piotrowski, E. Michta. Proc. 14th Konferencja Naukowa Systemy Pomiarowe w badaniach naukowych i w przemyśle (SP 2022), 121 (2022)
- Eingeladene Vorträge
Invited Presentations**
- (1) Scalable FPGA Hardware Accelerator for SVM Inference. M. Afrotowicz, K. Lehniger, P. Langendörfer. 25th International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS 2022), Prague, April 06 - 08, 2022, Czech Republic
- (2) Characterization of Single Event Transient Effects in Standard Combinational Cells. M. Andjelkovic. 3rd ELICSIR Training School (2022), Granada, October 24 - 26, 2022, Spain
- (3) The IC Ultra-Thin Back Surface - A Field of Real Nanoscale Fault Isolation Opportunities Requiring a Skilful Sample Preparation. C. Boit, J. Jatzkowski, F. Altmann, M. DiBattista, S. Silverman, G. Zwicker, N. Herfurth, E. Amini, J.-P. Seifert. 29th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA 2022), Singapore, July 18 - 20, 2022, Singapore
- (4) Complex Ge/SiGe Heterostructures for Quantum Cascade Laser Application. G. Capellini. 9th International Symposium on Control of Semiconductor Interfaces (ISCSI 2022), Nagoya, September 05 - 08, 2022, Japan
- (5) Thermal and Optical Properties of GeSn/SiGeSn Layers. G. Capellini. IEEE Summer Topicals Meeting Series (2022), Cabo San Lucas, July 11 - 13, 2022, Mexico
- (6) Analysetechniken für die Halbleitercharakterisierung und Fehleranalyse. I. Costina. Nanoelektronik-Seminar am Helmholtz-Zentrum Dresden-Rossendorf (HZDR 2022), Dresden-Rossendorf, February 23, 2022, Germany
- (7) Millimeter Wave and Sub-THz ICs for Biological Material and Vital Signs Sensing. M. Eissa. European Microwave Week 2022 (EuMW 2022), Milan, September 25 - 30, 2022, Italy
- (8) Microscopic Modeling of Interface Roughness Scattering and Application to the Simulation of Quantum Cascade Lasers. T. Grange, S. Mukherjee, G. Capellini, M. Montanari, L. Persichetti, L. Di Gaspare, S. Birner, A. Attiaoui, O. Moutanabbir, M. Virgilio, M. De Seta. 22nd International Conference on Numerical Simulation of Optoelectronic Devices (NUSOD 2022), Torino, September 12 - 16, 2022, Italy
- (9) 5G-Campusnetz im Forschungsbetrieb – erste praktische Erfahrungen. E. Grass, J. Gutierrez Teran, M. Scheide. Brandenburger 5G Campusnetze in der Praxis (WFBB-Workshop 2022), online, March 01, 2022, Germany
- (10) An Open-Source Hardware Security Module - Evaluating the Limits of an Open-Source EDA Tool Chain? N. Herfurth, S. Reith. European Nanoelectronics Applications, Design & Technology Conference & edaWorkshop (ADTC 2022), Dresden, June 29 - 30, 2022, Germany
- (11) Electrodeposition Approach for Fabrication of In-based Semiconductors on Silicon. K.E. Hnida-Gut, M. Sousa, P. Tiwari, H. Schmid. E-MRS Fall Meeting 2022, Warsaw, September 19 - 22, 2022, Poland
- (12) Monolithically Integrated Optoelectronic Circuits in SG25H5 EPIC Technology. M. Inac. 14th German Microwave Conference (GeMIC 2022), Ulm, May 16 - 18, 2022, Germany
- (13) SiGe BiCMOS Technology with Advanced Integration Solutions for mm-Wave and THz Applications. M. Kaynak. IEEE European Test Symposium (ETS 2022), Barcelona, May 23 - 27, 2022, Spain
- (14) Precipitation of Suboxides in Silicon and its Impact on Gettering and Carrier Recombination. G. Kissinger, D. Kot, T. Müller, A. Sattler. 8th International Symposium on Advanced Science and Technology of Silicon Materials (JSPS Si Symposium 2022), Okayama, November 07 - 09, 2022, Japan
- (15) Designing Radiation Hard Circuits - Multi-Level Approach. M. Krstić. 4th Conference on Aerospace RObotics (CARO 2022), Zielona Góra, July 06 - 08, 2022, Poland
- (16) Hardware Architectures for AI Applications. M. Krstić. Presentation for Faculty of Electrical Engineering, online, February 18, 2022, Serbia
- (17) Reliability Evaluation of General Purpose and AI Processing Architectures. M. Krstić. 10th Prague Embedded Systems Workshop (PESW 2022), Horomeric, June 30 - July 02, 2022, Czech Republic
- (18) Reliability in AI Processing. M. Krstić. Workshop „Com-In-AI“, Faculty of Electronic Engineering, Nis, May 31, 2022, Serbia
- (19) When Overlay Leaves Litho Again. P. Kulse, A. Göritz. GMM-Nutzgruppentreffen Fachgruppe 1.2.1 Lithografie, Frankfurt (Oder), September 27 - 28, 2022, Germany
- (20) Sicherheit im Internet: Was bedeutet das für die Gesellschaft und den Einzelnen. P. Langendörfer. BTU SeniorenAkademie, Cottbus-Senftenberg, November 16, 2022, Germany
- (21) Smarte Gesundheitssysteme für den Alltag - Forschung am Frankfurter IHP. P. Langendörfer. Deutsch-Polnische Seniorenakademie 2022 – Zukunftsstark, Frankfurt (Oder), November 08, 2022, Germany
- (22) CMOS Compatible Graphene Processing and Development of Graphene-Based Devices. R. Lukose, M. Lisker, M. Lukosius, A. Mai. 2nd International Meet & Expo on Graphene and Carbon Nanostructures (GRAPHEN-EMEET 2022), Chicago, November 10 - 12, 2022, USA
- (23) Development of Graphene-based Devices in 200 mm Wafer Scale. R. Lukose, M. Lisker M. Lukosius, A. Mai. 12th Edition of the largest European Event in Graphene and 2D Materials (Graphene 2022), Aachen, July 05 - 08, 2022, Germany
- (24) Advances in Fabrication of Graphene Devices in CMOS Pilot Line. M. Lukosius, R. Lukose, M. Lisker, G. Luongo, M. Elviretti, A. Mai, Ch. Wenger. 17th Edition of Europe's Leading Conference in Graphene and 2D Materials (Graphene Week 2022), Munich, September 05 - 09, 2022, Germany
- (25) Fabrication of Graphene Devices in 200 mm Pilot Line. M. Lukosius, R. Lukose, M. Lisker, G. Luongo, A. Mai, Ch. Wenger. International Conference Materials Science, Engineering & Technology (ICMSET 2022), Singapore, September 07 - 09, 2022, Singapore

(26) Graphene Research in 200 mm CMOS Pilot Line. M. Lukosius, R. Lukose, M. Lisker, G. Luongo, M. Elviretti, A. Mai, Ch. Wenger. 45th International Convention on Information, Communication and Electronic Technology (MIPRO 2022), Opatija, May 23 - 27, 2022, Croatia

(27) Towards the Integration of Graphene Modulators into the CMOS Pilot Line. M. Lukosius, R. Lukose, M. Lisker, P. Dubey, A. Raju, A. Mai, Ch. Wenger. Workshop Integration of Novel Materials into Silicon Photonics, Aachen, November 21 - 22, 2022, Germany

(28) Integration Aspects of Plasmonic TiN-based Nano-Hole-Arrays on Ge Photodetectors in a 200 mm Wafer CMOS Compatible Silicon Technology. Ch. Mai, St. Marschmeyer, A. Peczek, A. Kroh, J. Jose, S. Reiter, I.A. Fischer, Ch. Wenger, A. Mai. 242nd ECS Meeting: SiGe, Ge, and Related Compounds: Materials, Processing and Devices (ECS Meeting 2022), Atlanta, October 09 - 13, 2022, USA

(29) Millimeter-Wave Wireless Communications: An Experimental Solution in the 60 GHz Band. N. Maletic, M. Ehrig, M. Petri, D. Cvetkovski, J. Gutierrez Teran, E. Grass, M. Krstić. 17th IFAC Conference on Programmable Devices and Embedded Systems (PDES 2022), Sarajevo, May 16 - 20, 2022, Bosnia and Herzegovina

(30) IR-UWB-basierte Lokalisierung und Positionierung von UAS im automatischen Flug. D. Martynenko. Workshop auf der ILA „Drones (UAS) Part of the Airspace“, Berlin, June 22 - 26, 2022, Germany

(31) Versatile Germanium Photodiodes with 3-dB Bandwidths from 110 GHz to 265 GHz. A. Peczek, St. Lischke, D. Steckler, J. Morgan, A. Beiling, L. Zimmermann. 242nd ECS Meeting: SiGe, Ge, and Related Compounds: Materials, Processing and Devices (ECS Meeting 2022), Altanta, October 09 - 13, 2022, USA

(32) Brain-Based Inspiration: Towards Neuromorphic Computing with ALD Based Memristive Devices. E. Perez, M.K. Mahadevaiah, E. Perez-Bosch Quesada, T. Rizzi, Ch. Wenger. 22nd International Conference on Atomic Layer Deposition (ALD 2022), Ghent, June 26 - 29, 2022, Belgium

(33) From Telecommunication to Memristors and all the Steps in Between. E. Perez-Bosch Quesada, E. Perez, Ch. Wenger. Invited presentation at University of Jaen, Jaen, October 28, 2022, Spain

(34) Promises and Challenges of Using CMOS-Integrated Memristive Devices in Hardware-based Artificial Neural Networks. E. Perez. High k-Workshop 2022, Dresden, September 12, 2022, Germany

(35) Towards CMOS Implementation of Hardware Neural Networks using Memristor Devices. E. Perez. Lecture Series of the Master Degree in Telecommunications Engineering at the University of Granada (2022), Grenada, May 31, 2022, Spain

(36) Hierarchische digitale Plattform für Energiemanagement. K. Piotrowski. DENA Workshop “Perspektiven für eine grenzüberschreitende deutsch-polnische Energierregion” (2022), Frankfurt (Oder), September 06, 2022, Germany

(37) ASIC Designflow and IC Example Designs. O. Schrape. Workshop of BB-Ki-Chips Project (2022), online, March 31, 2022, Germany

(38) An Accelerator for Neuromorphic Computing Based on Memristive Crossbar Arrays in IHP Technology. M. Ulbricht, J. Wen, A. Veronesi. ITI Oberseminar (2022), Lübeck, January 17, 2022, Germany

(39) Ionizing Radiation, Electromagnetic Compatibility and Aging on Integrated Circuits: Combined Test, Combined Solutions. F. Vargas. IDS Lecture Series at RWTH Aachen University (2022), Aachen, December 13 - 14, 2022, Germany

(40) OpenSource PDK - A Key Enabler to Unlock the Potential of an Open Source Design Flow. F. Vater. Designinitiative Mikroelektronik: Kick Off-Workshop zu den Universitäten und Hochschulen (2022), online, November 02, 2022, Germany

(41) CMOS Integrated Sensors. Ch. Wenger. Institutskolloquium des Leibniz-Instituts für Festkörper- und Werkstoffforschung Dresden, Dresden, June 08, 2022, Germany

(42) BiCMOS Components and Technology Modules for Heterogeneous Integration. M. Wietstruk. Photonics Days Berlin Brandenburg - Workshop Semiconductors and Heterointegration (2022), Berlin, October 05, 2022, Germany

(43) Heteroepitaxy of Group IV Materials for Future Device Application. Y. Yamamoto, W.-C. Wen, B. Tillack. 54th International Conference on Solid State Device and Materials (SSDM 2022), Chiba, September 26 - 29, 2022, Japan

Berichte

Reports

(1) Being a Doctoral Researcher in the Leibniz Association - 2019 Leibniz PhD Network Survey Report - Perspectives on Graduate Schools. B. Beadle, X.D. Osorio, M. Gierke, J.L. Gorenflo López, E. Perez-Bosch Quesada, T. Rizzi, B. Rohr. Zu finden unter: <https://www.ssoar.info/ssoar/handle/document/81459>

(2) fast-sign - schneller Krypto-Chip mit unifiziertem Multiplizierer. P. Langendorfer, Z. Dyka, I. Kabin, D. Klann, M. Aftowicz. Schlussbericht, Laufzeit des Vorhabens: 01.07.2017-30.06.2020, Berichtszeitraum: 01.07.2017-31.12.2020

(3) GaN on Si Metrology Acitivity by IHP. M.H. Zoellner. Interim Report

Monographien

Monographs

(1) Special Section on Radiation Effects and Fault Tolerance in Electronic Devices, Circuits, and Systems. M. Krstić, M. Carvajal. Issue of: Journal of Circuits, Systems and Computers 31(18) (2022)

Habilitationen/Dissertationen

Habilitations/Dissertations

(1) Graphene Synthesis under Si-CMOS Compatible Conditions. F. Akhtar. Dissertation, BTU Cottbus-Senftenberg, Cottbus, Germany, (2022)

(2) Toward Hardware-based Neural Networks by Using CMOS-integrated Memristive Devices. E. Perez. Habilitation, BTU Cottbus-Senftenberg, Cottbus, Germany, (2022)

(3) Germanium, Tin and Zinc Gallium Oxide for Advanced Micro- and Optoelectronics: Insights into the Surface Electronic Structure with Photoemission Techniques. F. Reichmann. Dissertation, BTU Cottbus-Senftenberg, Cottbus, Germany, (2022)

(4) A Cross-Layer Framework for Adaptive Processor-Based Systems Regarding Error Resilience and Power Efficiency. M. Veleski. Dissertation, BTU Cottbus-Senftenberg, Cottbus, Germany, (2022)

Masterarbeiten/Bachelorarbeiten

Master Theses/Bachelor Theses

(1) Implementation and Evaluation of Selective Radiation Hardening on a Complex Microcontroller ASIC Design. F. Frankreiter. Bachelor Thesis, Universität Potsdam, Potsdam, Germany, (2022)

(2) Circuit Design Methodology of a Radiation-Tolerant DAC for Space Applications. A. Harneer Suresh. Master Thesis, Technische Universität Hamburg-Harburg, Hamburg, Germany, (2022)

(3) Design of a Low Noise Amplifier at 300 GHz in 130-nm SiGe SG13G3 IHP Technology. N. Moroni. Master Thesis, Università Politecnica delle Marche, Ancona, Italy, (2022)

(4) RRAM Technology Based Analog Signal Processing. L. Navaratne. Master Thesis, Universität Ulm, Ulm, Germany, (2022)



Patente

Patents

(1) **Cryptographic Hardware Accelerator with Dummy Block Addressing for Protection Against Side Channel**. I. Kabin, Z. Dyka, D. Klann, P. Langendörfer. IHP.519, EP-Patentanmeldung am 30.09.2022, AZ: EP 22 199 271.2

(2) **Charge-Redistribution based Vector Matrix Multiplier**. G. Kahmen, M. Krstić. IHP.525, EP-Patentanmeldung am 07.01.2022, AZ: EP 22 150 589.4

(3) **Photonic Precision Delay Component for High Dynamic Delay Range**. G. Kahmen, L. Zimmermann. IHP.505, EP-Patentanmeldung am 08.09.2022, AZ: EP 22 194 581.9

(4) **Photodetector and Method for Fabricating a Photodetector**. St. Lischke, D. Steckler, F. Goetz. IHP.526, EP-Patentanmeldung am 30.09.2022, AZ: EP 22 199 268.8

(5) **Semiconductor Structure and Method for Fabricating a Semiconductor Structure**. St. Lischke, L. Zimmermann, F. Goetz, C. Baristiran-Kaynak. IHP.527, EP-Patentanmeldung am 30.12.2022, AZ: EP 22 217 395.7

(6) **Verfahren und Vorrichtung zum Herstellen einer Halbleiterstruktur**. K. Stolze, P. Steglich, U. Juda, J. Martin, K. Berger. IHP.521, DE-Patentanmeldung am 12.01.2022, AZ: DE 10 2022 100 661.1

(7) **Resistive Memory Subcell and Resistive Random Access Memory for In-Memory-Computing**. M. Uhlmann, P. Ostrovskyy, G. Kahmen, M. Fritscher, M. Reichenbach. IHP.528, EP-Patentanmeldung am 30.09.2022, AZ: 22 199 224.1

(8) **Monitoring of a Local Environment Using a Physical Unclonable Function**. L. Wimmer, E. Grass, U. Rührmaier. IHP.509, EP-Patentanmeldung am 30.09.2022, AZ: 22 199 215.9

Wegbeschreibung zum IHP

Directions to IHP

Per Flugzeug

Vom Flughafen Berlin-Brandenburg (BER) mit dem Regional-Express RE7(aus Dessau in Richtung Berlin Hauptbahnhof) bis Haltestelle BerlinOstkreuz. Weiter mit Regional-Express RE1 Richtung: Frankfurt (Oder)bis Haltestelle Frankfurt (Oder) Bahnhof. Weiter mit der Straßenbahn STR 3 oder 4 (je nach Zeitplan) Richtung Markendorf bis Haltestelle Technologiepark, Fußweg 7 min bis IHP (Gesamtdauer: 1h 43 min).

Per Bahn

Von den Berliner Bahnhöfen Zoologischer Garten, Hauptbahnhof, Friedrichstraße, Alexanderplatz, Ostkreuz oder Ostbahnhof mit dem Regional Express RE 1 bis Frankfurt (Oder).

Per Auto

Über den Berliner Ring auf die Autobahn A 12 in Richtung Frankfurt (Oder)/Warschau; Abfahrt Frankfurt (Oder)-West, an der Ampel links in Richtung Beeskow und dem Wegweiser „Technologiepark“ folgen.

Per Straßenbahn in Frankfurt (Oder)

Ab Frankfurt (Oder) Bahnhof mit der Linie 4 in Richtung Markendorf Ort bis Haltestelle Technologiepark (13 Minuten).

By plane

From the airport Berlin-Brandenburg (BER) with the regional express RE7 direction: Dessau Hbf to stop Berlin Ostkreuz. Continue with Regional-Express RE1 direction: Frankfurt (Oder) to stop Frankfurt (Oder) Bahnhof. Continue with Tram STR 3 or 4 (depending on schedule) direction: Markendorf to stop: Technologiepark, walk 7 min to IHP
(total time: 1h 43 min).

By train

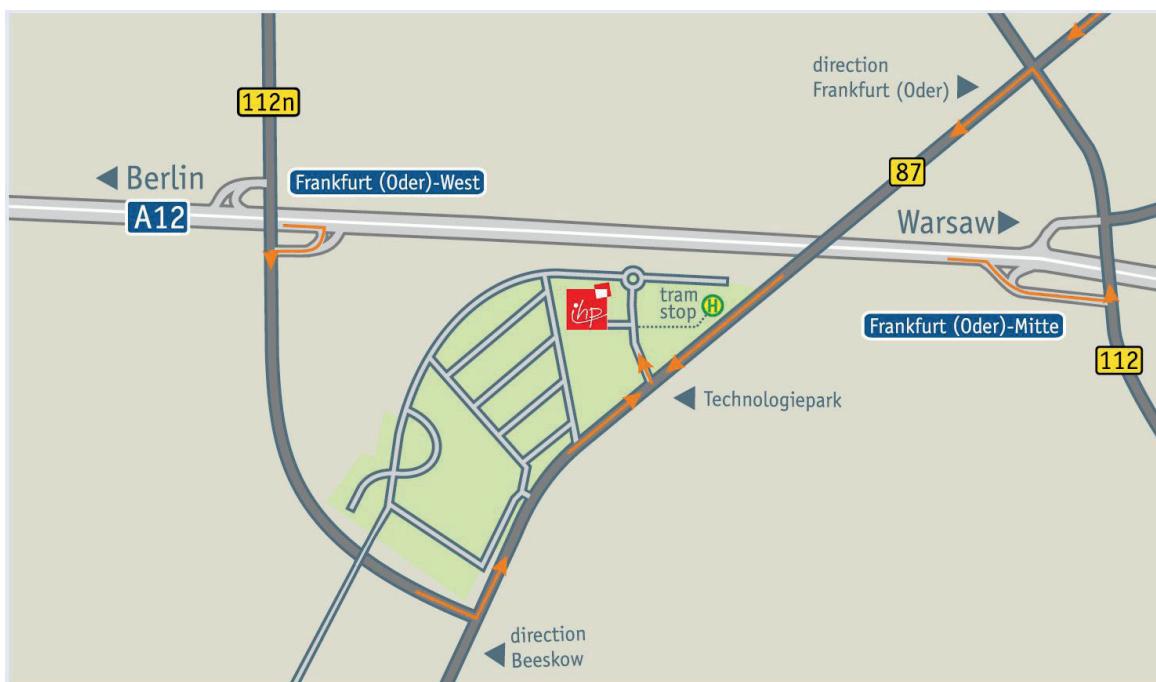
Take the train RegionalExpress RE 1 from the Berlin railway stations Zoologischer Garten, Hauptbahnhof, Friedrichstraße, Alexanderplatz, Ostkreuz or Ostbahnhof to Frankfurt (Oder).

By car

Take the highway A 12 from Berlin in the direction Frankfurt (Oder)/Warschau (Warsaw); take exit Frankfurt (Oder)-West, at the traffic lights turn left in the direction Beeskow and follow the signs to "Technologiepark".

By tram in Frankfurt (Oder)

Take the Tram 4 from railway station Frankfurt (Oder) Bahnhof in the direction Markendorf Ort to Technologiepark (13 minutes).



Impressum

Imprint

Herausgeber Publisher
IHP GmbH – Leibniz-Institut für innovative Mikroelektronik
| Innovations for High Performance Microelectronics

Postadresse Postbox
Postfach 1466 | Postbox 1466, 15204 Frankfurt (Oder),
Deutschland | Germany

Besucheradresse Address for Visitors
Im Technologiepark 25, 15236 Frankfurt (Oder),
Deutschland | Germany
Telefon | Fon: +49 335 56250, Telefax | Fax: +49 335
5625300
E-Mail: ihp@ihp-microelectronics.com,
Internet: www.ihp-microelectronics.com

Redaktion Editors
Dr. Anna Sojka-Piotrowska
Inesa Posypai
Franziska Wegner

Gestaltung und Satz Design and layout
IHP GmbH

Druck Printing
Chromik Offsetdruck, Marie-Curie-Straße 8, 15236 Frankfurt (Oder)
Telefon | Fon: +49 335 5212773, Telefax | Fax: +49 335
5212776
E-Mail: kai.chromik@online.de
Internet: www.chromikoffsetdruck.de

Bildnachweise Photo credits
IHP, Patrick Pleul, Frederic Schweizer, Uwe Steinert, Fraunhofer Mikroelektronik, BTU Cottbus-Senftenberg, Thomas Ritter Fotografie, Ken Schluchtmann



Leibniz Institute
for high
performance

micro**e**lectronics

Im Technologiepark 25
15236 Frankfurt (Oder)
Germany
Telefon +49 335 5625 0
Fax +49 335 5625 300

