



Leibniz Institute
for High
Performance
Microelectronics

ANNUAL REPORT 2023

40 years
IHP
pushing innovations since 1983





Inhalte

Contents

Vorwort	4
Foreword	
Mission, Zahlen und Gremien	6
Mission, Figures and Governing Bodies	
Das Jahr 2023	10
Update 2023	
Forschung	22
Research	
Ausgewählte Projekte	60
Selected Projects	
Gemeinsame Labore	88
Joint Labs	
Kooperationen	98
Cooperations	
Angebote und Leistungen	106
Offers and Services	
Publikationen	120
Publications	
Impressum	133
Imprint	

Vorwort

Foreword



Prof. Dr. Gerhard Kahmen
Wissenschaftlich-Technischer Geschäftsführer
Scientific Director

Nicolas Hübener
Administrativer Geschäftsführer
Administrative Director

Liebe Leserinnen und Leser, Partner und Freunde des IHP,
das vergangene Jahr war für das IHP ein besonderes. Wir blicken auf
40 Jahre Institutsgeschichte zurück und konnten dies gemeinsam mit
zahlreichen langjährigen Unterstützerinnen und Unterstützern gebüh-
rend feiern. Gleichzeitig konnten wir die Erfolgsgeschichte des Instituts
weiter forschreiben.

Die wichtigste Nachricht erreichte uns im Juli, dass die im Herbst
2022 stattgefundene Evaluierung erfolgreich abgeschlossen wurde
und damit die weitere gemeinsame Förderung durch Land und Bund bis
mindestens 2029 sichergestellt ist. Hiermit wurde auch die exzellente
Forschung, die strategische Ausrichtung und die Zukunftsfähigkeit des
IHP bestätigt.

Unsere Highlights finden Sie auf den kommenden Seiten des vor-
liegenden Jahresberichts, daher hier nur ein kleiner Vorgeschmack: Im
Frühjahr konnte mit einer am IHP entworfenen und im IHP-Reinraum
gefertigten Schaltung ein Geschwindigkeitsweltrekord in der draht-
losen Datenübertragung aufgestellt werden. Seit April sind zwei IHP-
Schaltkreise im Rahmen der ESA-Mission JUICE auf dem Weg zum Jupi-
ter. Unser Ausgründungsvorhaben HyPhoX ist die nächsten Schritte in
Richtung Unternehmensgründung gegangen und wurde im Herbst mit
dem Innovationspreis Berlin Brandenburg ausgezeichnet.

Unser Erfolg spiegelt sich auch in den Zahlen für 2023 wider:
Mit unseren 391 Mitarbeitenden haben wir an 99 Projekten gearbeitet,
darunter 13 DFG-Projekte, 23 EU-Projekte sowie 37 Bundes- und Lan-
desprojekte. Das breite Spektrum unserer Fördermittelgeber reflektiert

Dear readers, friends and partners of IHP,
the past year was a special one for IHP. We can look back on
40 years of institute history and were able to celebrate this in a
fitting manner together with numerous long-standing supporters.
Simultaneously, we were able to continue the institute's success
story.

We received the most important news in July, when the evalua-
tion that took place in autumn 2022 was successfully completed,
thus securing further joint funding from the state and federal go-
vernments until at least 2029. This also confirms IHP's excellent
research, strategic orientation and future viability.

You will find our highlights on the following pages of this annual
report, so here is just a small preview: In spring, a world speed
record in wireless data transmission was set with a circuit designed
at IHP and manufactured in the IHP clean room. Since April, two
IHP circuits have been on their way to Jupiter as part of ESA's JUICE
mission. Our spin-off project HyPhoX has taken the next steps to-
wards founding a company and was awarded the Berlin Branden-
burg Innovation Award in autumn.

Our success is also reflected in the figures for 2023: Our 391 em-
ployees worked on 99 projects, including 13 DFG projects, 23 EU
projects and 37 federal and state projects. The broad spectrum of
our funding bodies reflects the diversity of our research, which ran-
ges from fundamental issues to practice-orientated solutions. The
successful acquisition and realisation of this wide range of projects

die Vielfalt unserer Forschung, die von grundlegenden Fragestellungen bis hin zu praxisorientierten Lösungen reicht. Die erfolgreiche Einwerbung und Durchführung dieser Breite an Projekten unterstreicht wiederholt unsere Position als eine der weltweit führenden Forschungseinrichtungen auf dem Gebiet der siliziumbasierten Mikroelektronik und den darauf aufbauenden Systemen. Unsere Drittmittelerträge betrugen 28,6 Mio. Euro, davon fast die Hälfte der Einnahmen aus der Zusammenarbeit mit der Industrie und erfolgreichem Technologie-transfer. Mit 249 Publikationen, 298 Präsentationen, 9 Promotionen und 9 Patentanmeldungen konnten wir in unseren Forschungsfeldern unsere Sichtbarkeit und wissenschaftliche Exzellenz wiederholt unterstreichen. In der gewerblich-technischen Ausbildung begleiteten wir fünf junge Kolleginnen und Kollegen erfolgreich zu ihrem Ausbildungsabschluss, zwei Kolleginnen wurden als Jahrgangsbeste in Ostbrandenburg in ihrem Beruf ausgezeichnet.

Im Herbst haben wir unseren ersten Standort außerhalb von Frankfurt (Oder) in Cottbus bezogen. Auf zwei Etagen mit knapp 30 Arbeitsplätzen, Seminarräumen und einem Labor bauen wir unter dem Titel „Leibniz@Lausitz“ gemeinsam mit weiteren Leibniz-Instituten unsere Zusammenarbeit am Standort Cottbus und mit der BTU Cottbus-Senftenberg weiter aus.

Mit der FMD (Forschungsfabrik Mikroelektronik Deutschland) sind wir am größten außeruniversitären Zusammenschluss von Forschungseinrichtungen der Mikroelektronik in Europa beteiligt und leisten über Organisationsgrenzen hinweg zusammen mit elf Instituten der Fraunhofer Gesellschaft und dem Leibniz FBH einen wichtigen Beitrag für die Mikroelektronik in Deutschland und Europa. Über die FMD konnten in 2023 weitere große Projekte eingeworben und auch die Beteiligung des IHP am European Chips Act vorbereitet werden.

Auch unsere Tochtergesellschaft, die IHP Solutions GmbH, hatte in 2023 mit fast 10 Mio. € Umsatz ein hervorragendes Jahr und bestätigt unser erfolgreiches Modell der Zusammenarbeit.

Wir sind stolz darauf, dass unser Institut einen bedeutenden Beitrag zur Weiterentwicklung der Mikroelektronik leistet und weltweit Anerkennung findet. Diese Erfolge basieren auf dem Engagement und der Fachkompetenz unserer Mitarbeiterinnen und Mitarbeiter, denen wir an dieser Stelle unseren großen Dank aussprechen. Unseren Kooperationspartnern aus Wissenschaft und Wirtschaft danken wir für ihr Vertrauen und unseren Zuwendungsgebern, dem Land Brandenburg und dem Bund, für die langjährige und große Unterstützung.

Wir freuen uns auf die weitere Zusammenarbeit und wünschen Ihnen eine anregende Lektüre unseres vorliegenden Jahresberichts.

repeatedly underlines our position as one of the world's leading research institutions in the field of silicon-based microelectronics and the systems based on them. Our third-party funding income totalled 28.6 million euros, almost half of which came from collaboration with industry and successful technology transfer. With 249 publications, 298 presentations, 9 doctorates and 9 patent applications, we were once again able to emphasise our visibility and scientific excellence in our fields of research. In the industrial-technical training programme, we helped five young colleagues successfully complete their training, and two colleagues were named best of their year in their profession in East Brandenburg.

In autumn, we moved into our first location outside Frankfurt (Oder) in Cottbus. On two floors with almost 30 workstations, seminar rooms and a laboratory, we are cooperating with other Leibniz institutes to further expand our collaboration at the Cottbus site and with BTU Cottbus-Senftenberg under the title "Leibniz@Lausitz".

With the FMD (Research Fab Microelectronics Germany), we are involved in the largest non-university association of microelectronics research institutions in Europe and, together with eleven institutes of the Fraunhofer Society and the Leibniz FBH, make an important contribution to microelectronics in Germany and Europe across organisational boundaries. Further major projects were acquired in 2023 via the FMD and IHP's participation in the European Chips Act was also prepared.

Our subsidiary, IHP Solutions GmbH, also had an excellent year in 2023 with sales of almost 10 million euros, confirming our successful cooperation model.

We are proud that our institute makes a significant contribution to the further development of microelectronics and is recognised worldwide. These successes are based on the commitment and expertise of our employees, whom we would like to take this opportunity to express our sincere gratitude. We would like to thank our cooperation partners from science and industry for their trust and our funding bodies, the state of Brandenburg and the federal government, for their many years of support.

We look forward to continuing our collaboration and hope you enjoy reading this annual report.



Prof. Dr. Gerhard Kahmen



Nicolas Hübener

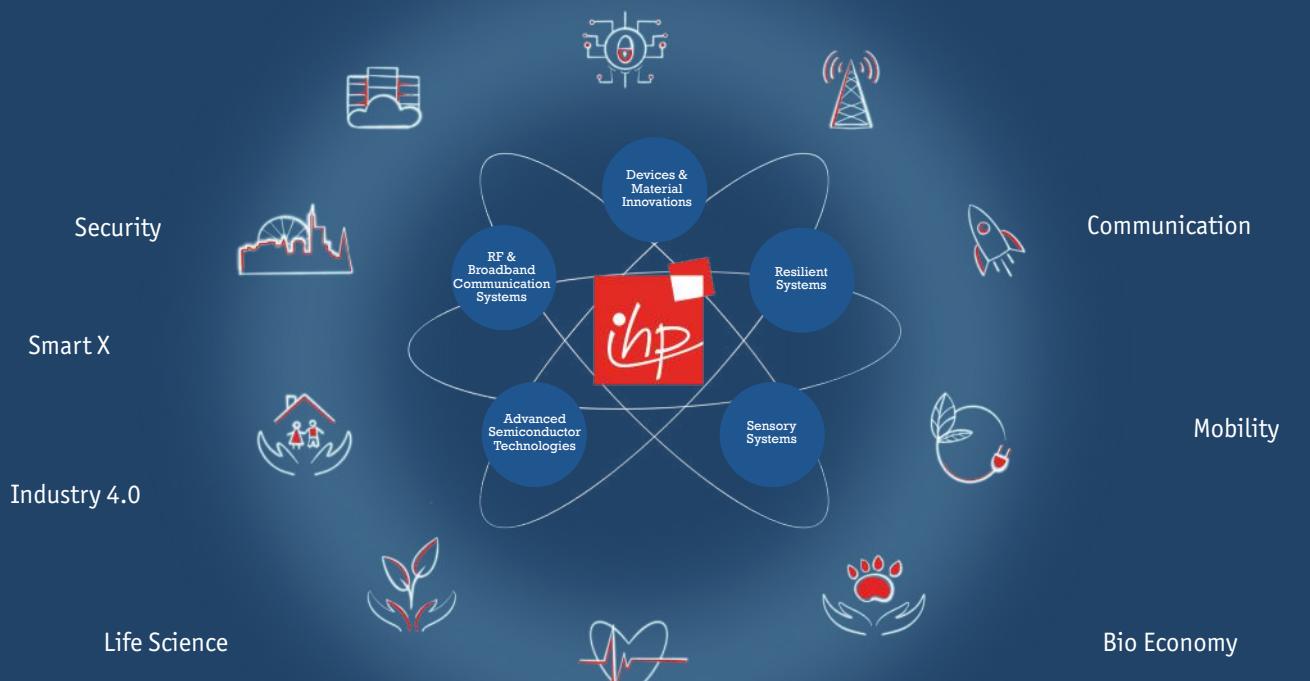
Mission des IHP

Satzungsgemäßer Zweck des IHP ist die Forschung und Entwicklung auf dem Gebiet der Mikroelektronik und der Informationstechnologie, insbesondere die Förderung von siliziumbasierten Hochtechnologien zur Stärkung der mikroelektronischen Forschung und Industrie in Deutschland und Europa. Das IHP soll dazu beitragen, das Zusammenwirken von wissenschaftlicher Grundlagenforschung, Technologien und Anwendungen zu stärken und eine enge Zusammenarbeit mit wissenschaftlichen Einrichtungen und Wirtschaftsunternehmen zu erreichen. Das Spektrum der Forschungsarbeiten reicht von neuartigen Materialien bis zu komplexen Systemen. Das IHP deckt die gesamte F&E-Wertschöpfungskette, von Grundlagenforschung bis zur Herstellung von Prototypen und Kleinserien, ab. Die herausragende Leistungsfähigkeit des IHP gründet auf seinem Alleinstellungsmerkmal: der institutseigenen End2End-Pilotlinie, die kontinuierlich (24/7) in Betrieb ist. Diese Pilotlinie ermöglicht die Herstellung hochqualifizierter 0,25/0,13-µm-SiGe-BiCMOS-Technologien, die wir in Kleinserien anbieten. Durch die enge Verzahnung seiner vertikal aufeinander aufbauenden Forschungsprogramme Materials for Micro- and Nanoelectronics, Technologies for Smart Systems, Radio Frequency

Mission of IHP

The statutory purpose of IHP is research and development in the field of microelectronics and information technology, in particular the promotion of silicon-based high technologies to strengthen microelectronic research and industry in Germany and Europe. IHP shall contribute to strengthen the interaction of basic scientific research, technologies and applications and to achieve a close cooperation with scientific institutions and with commercial enterprises. The spectrum of research work ranges from innovative materials to complex systems. IHP covers the entire R&D value chain, from basic research to the production of prototypes and small series. The outstanding performance of the IHP is based on its unique selling point: the institute's own pilot line, which is in continuous operation (24/7). This pilot line enables the production of highly qualified 0.25/0.13 µm SiGe BiCMOS technologies, which we offer in small series. Through the close integration of its vertically interrelated research programmes Materials for Micro- and Nanoelectronics, Technologies for Smart Systems, Radio Frequency Circuits, Communication- and embedded System Architectures and Wireless Systems and Applications, the institute provides essential contributions and impulses to current and future societal tasks

Strategische Arbeitsfelder und Gesellschaftliche Relevanz



Vertikales Prinzip

Vertical Principle

Circuits, Communication- and Embedded System Architectures und Wireless Systems and Applications liefert das Institut wesentliche Beiträge und Impulse zu den gegenwärtigen und zukünftigen gesellschaftlichen Aufgabenstellungen, wie Kommunikation, Life Science, Mobilität, Bioökonomie, Smart X, Sicherheit und Industrie 4.0.

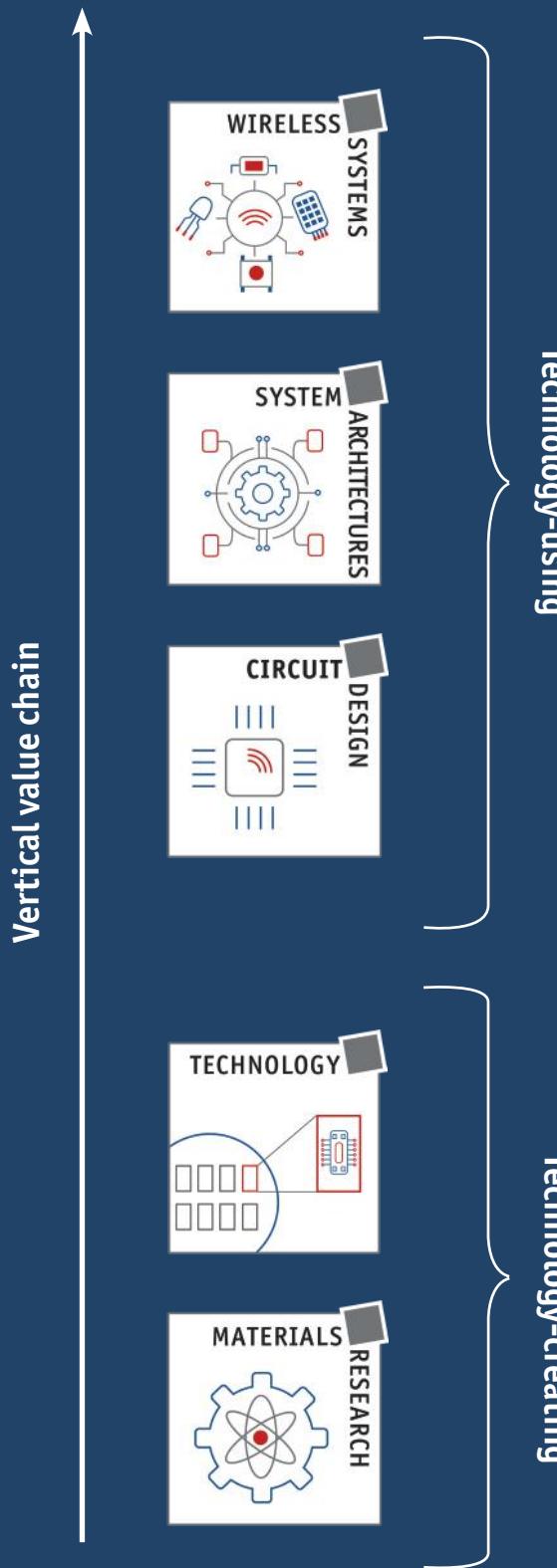
Das vertikale Forschungskonzept des IHP basiert auf langjähriger Arbeit und Kernkompetenzen, mit dem Ziel, eine führende internationale Position in diesen Bereichen zu erreichen und zu erhalten. Die koordinierte Zusammenarbeit der Kernkompetenzen Materialforschung, Prozesstechnologie, Schaltkreisdesign, Systemarchitekturen und drahtlose Systeme führt zu Synergieeffekten und vertikal optimierten Lösungen, wie zum Beispiel der SiGe-BiCMOS-Technologie und deren Fähigkeit, unter industrienahen Bedingungen Prototypen und Kleinserien zuverlässig bereitzustellen.

Die Sicherung des wissenschaftlich-technischen Nachwuchses ist eine zentrale Voraussetzung für den zukünftigen Erfolg hochtechnisierter Gesellschaften. Das IHP sieht sich in der Verpflichtung, auf allen Bildungsebenen, angefangen in der Nachwuchsförderung, bspw. durch Kooperationen mit regionalen Schulen, über die duale Berufsausbildung, durch Hochschullehre, Praktika und Betreuung von Abschlussarbeiten, über die Betreuung von Dissertationen bis zur Post-Doc-Phase, den wissenschaftlich-technischen Nachwuchs auszubilden und zu begleiten.

such as communication, life science, mobility, bioeconomy, Smart X, security and Industry 4.0.

IHP's vertical research concept is based on many years of work and core competences, with the aim of achieving and maintaining a leading international position in these areas. The coordinated collaboration of the core competencies of materials research, process technology, circuit design, system architectures and wireless systems leads to synergy effects and vertically optimised solutions, such as SiGe-BiCMOS technology and its ability to reliably provide prototypes and small series under near-industrial conditions.

Securing the next generation of scientists and engineers is a central prerequisite for the future success of highly technological societies. IHP is committed to educating and supporting young scientists and engineers at all levels of education, starting with the promotion of young scientists, e.g. through cooperation with regional schools, through dual vocational training, through university teaching, internships and supervision of final theses, through the supervision of dissertations up to the post-doctoral phase.



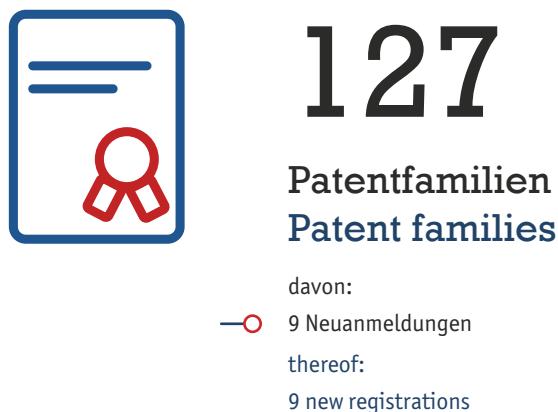
Fakten und Zahlen 2023



- davon 175 Wissenschaftler
 - davon 17 Auszubildende
 - davon 43 Studierende
- 175 of them are scientists
17 of them are trainees
43 of them are students

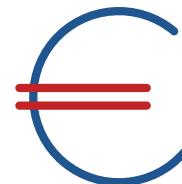


- davon 82 Journalartikel
- including 82 journal articles

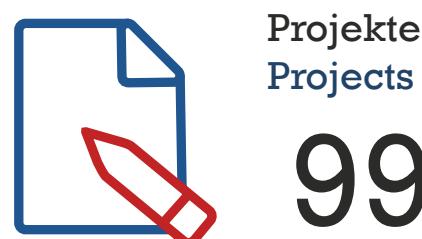


Facts and Figures 2023

Förderung Funding



- Institutionelle Förderung: 33,5 Mio. Euro
Institutional funding: 33,5 million euros
- Drittmittelerträge:
EU-Förderung: 3,5 Mio. Euro
Förderung Bund: 9,8 Mio. Euro
Förderung Land Brandenburg: 0,6 Mio. Euro
DFG-Förderung: 1,2 Mio. Euro
Wirtschaft und Technologietransfer: 13,5 Mio. Euro
Third-party funding:
EU funding: 3,5 million euros
Federal funding: 9,8 million euros
Funding from the state of Brandenburg:
0,6 million euros
DFG funding: 1,2 million euros
Industry and technology transfer:
13,5 million euros



- davon:
- DFG-Projekte: 13
 - EU-Projekte: 23
 - Bundes- & Landesprojekte: 37
- thereof:
- DFG projects: 13
 - EU projects: 23
 - Federal & State projects: 37

Gremien der IHP GmbH

Governing Bodies of IHP

Aufsichtsrat Supervisory Board

Dr. Inge Schlotzhauer

Vorsitzende | Chair

Ministerium für Wissenschaft, Forschung und Kultur
Land Brandenburg
Ministry of Science, Research and Culture State Brandenburg

RD Reinhold Friedrich

Stellv. Vorsitzender | Deputy Chair

Bundesministerium für Bildung und Forschung, Bonn
Ministry of Science, Research and Culture State Brandenburg

Antje Fischer

Ministerium der Finanzen und für Europa des Landes
Brandenburg
Ministry of Finance and Europe State Brandenburg

Dr. Gunter Fischer

IHP GmbH, Frankfurt (Oder)

Prof. Dr. Gesine Grande

Brandenburgische Technische Universität Cottbus-Senftenberg
Brandenburg University of Technology Cottbus-Senftenberg

Gabi Grützner

micro resist technology GmbH, Berlin

Dr. Walter Riess

IBM Research Zurich
IBM Research Zurich

Dr. Roland Sorge

IHP GmbH, Frankfurt (Oder)

Prof. Dr. Robert Weigel

Friedrich-Alexander-Universität Erlangen-Nürnberg
Friedrich-Alexander University Erlangen-Nuremberg

Wissenschaftlicher Beirat Scientific Advisory Board

Prof. Dr. Hans D. Schotten

Vorsitzender | Chair

Technische Universität Kaiserslautern
Technical University of Kaiserslautern

Prof. Dr. Christian Schäffer

Stellv. Vorsitzender | Deputy Chair

Helmut-Schmidt-Universität, Hamburg
Helmut Schmidt University Hamburg

Prof. Dr. Wolfgang Bösch

Technische Universität Graz
Graz University of Technology

Prof. Dr. Friedel Gerfers

Technische Universität Berlin
Technical University of Berlin

Dr. Tim Gutheit

Infineon Technologies AG, Neubiberg
Infineon Technologies AG, Neubiberg

Prof. Dr. Amelie Hagelauer

Fraunhofer EMFT, München
Fraunhofer EMFT, Munich

Prof. Dr. Thomas Mikolajick

NaMLab gGmbH, Dresden

Prof. Dr. Kirsten E. Moselund

EPFL, Lausanne (Schweiz)
EPFL, Lausanne (Switzerland)

Dr. Klaus Pressel

Infineon Technologies AG, Regensburg

Dr. Michael Schlechtweg

Fraunhofer-Institut IAF, Freiburg
Fraunhofer Institute IAF, Freiburg

WIR AM IHP 2023
IHP LIFE 2023





Cyber-Sicherheit in Zeiten der Zeitenwende Cyber Security in Times of the Turning Point

Das Mittelstand 4.0 Kompetenzzentrum Cottbus organisierte 2023 den Themen-nachmittag "Cyber-Sicherheit in Zeiten der Zeitenwende" am IHP. Eingeladen waren Vertreterinnen und Vertreter von kleinen und mittleren Unternehmen. Nach einem Impuls-vortrag vom Bundesabgeordneten Marc Heinrichmann zeigte der Beitrag von Donald Saischowa, wie wichtig IT-Sicherheit ist. Er berichtete vom Totalausfall bei der IHK. Nach einem Angriff gab es rund drei Monate große Einschränkungen im E-Mailverkehr und bei weiteren IT-Diensten. Neben der Sicht von Betroffenen gab es auch Vorträge zur digitalen Souveränität, Hinweise zum Kosten und Nutzen von IT-Sicherheit sowie eine Abschlussdiskussion.

The Centre of Excellence for 4.0 medium size companies Cottbus organised the themed afternoon "Cyber Security in Times of the Turning Point". Representatives of small and medium size enterprises were invited. After a keynote speech by Marc Heinrichmann, member of the German Bundestag, Donald Saischowa's presentation showed how important IT security is. He reported on the total failure at the IHK. Following an attack, there were major restrictions in email traffic and other IT services for around three months. In addition, there were also presentations on digital sovereignty, information on the costs and benefits of IT security and a final discussion.



Abschlussdiskussion beim Themennachmittag: Wolfgang Straßer, Dr. Johannes Riekmann und Prof. Dr. Thomas Scheffler im Plenum, moderiert von Prof. Dr. Peter Langendörfer (von links nach rechts).

Final discussion: Wolfgang Straßer, Dr. Johannes Riekmann and Prof. Thomas Scheffler in the plenary session, moderated by Prof. Peter Langendörfer (from left to right).



01/2023

Freunde des IHP Friends of IHP

Der Förderverein "Freunde des IHP e. V." sorgt mit öffentlichen Vorträgen und Veranstaltungen für Sichtbarkeit in der Region. Im Frühjahr 2023 organisierte der Verein einen Vortrag: Dr. Falk Flade vom Zentrum für Interdisziplinäre Polenstudien der Europa-Universität Viadrina stellte seine Forschung zum Halbleiterwerk Frankfurt/Oder im sektoralen Innovationssystem der Halbleiter- und Mikroelektronik der DDR vor.

Im Sommer vergab der Verein Forschungspreise für Schülerinnen und Schüler, Nachwuchspreise für Studierende und einen Promotionspreis. Die Festveranstaltung wurde eingeleitet durch einen Fachvortrag zur Entstehung von KI und Chatbots.

The "Friends of the IHP" association ensures visibility in the region with public lectures and events. In spring 2023, the association organised a lecture: Dr Falk Flade from the Centre for Interdisciplinary Polish Studies at the European University Viadrina presented his research on the Frankfurt/Oder semiconductor plant in the sectoral innovation system of semiconductor and microelectronics in the GDR.

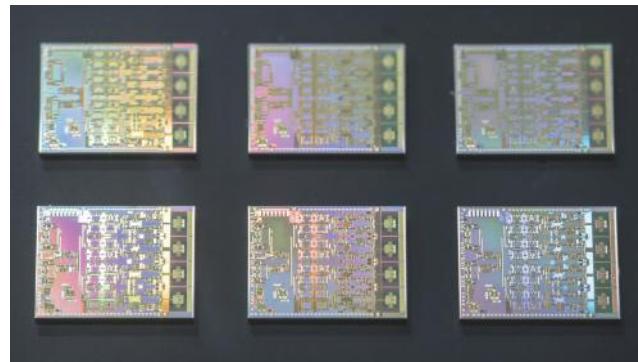
In the summer, the association awarded research prizes for pupils, students and PhDs. The ceremony was introduced by a lecture on the development of AI and chatbots.



Weltrekord: Daten mit 200 Gigabit pro Sekunde übertragen World record: Transferring data at 200 gigabits per second

Das IHP hat einen neuen Geschwindigkeitsweltrekord in der drahtlosen Datenübertragung aufgestellt. Die Wissenschaftler entwickelten eine Schaltung, die Daten mit einer Geschwindigkeit von bis zu 200 Gigabit pro Sekunde übertragen kann, was den bisherigen Rekord von rund 120 Gigabit pro Sekunde aus dem Jahr 2019 übertrifft. Die Ergebnisse wurden nach Peer-Review im renommierter „IEEE Journal of Solid-State Circuits“ veröffentlicht, womit das IHP weltweit erstmalig die Machbarkeit von extrem hohen Datenübertragungen im D-Band demonstriert und eine Grundlage für die nächste Generation der Mobilkommunikation (6G) geschaffen hat.

Researchers at IHP have set a new world speed record. The circuit designed by the scientists in Frankfurt (Oder) can transmit data wirelessly at up to 200 gigabits per second. This surpasses the previous record, last published in 2019, which was around 120 gigabits per second. The results of the development have been published in the prestigious "IEEE Journal of Solid-State Circuits"



magazine, after being peer-reviewed by experts. A research team at IHP has thus proven for the first time worldwide the general feasibility of extremely high data transmissions in the so-called D-band (frequencies between 110 and 170 GHz) and created a basic prerequisite for realising applications for the next generation of mobile communication (6G).

03/2023



Wirtschaft in Aktion

Die Initiative "Wirtschaft in Aktion" fördert das freiwillige Engagement der Frankfurter Wirtschaft in Zusammenarbeit mit sozialen, kulturellen sowie Bildungseinrichtungen der Stadt. Das IHP beteiligte sich 2023 zum ersten Mal: Bei der Projektbörsen im IHP wurden Projektideen vorgestellt und Kooperationsvereinbarungen unterschrieben. Im Aktions Sommer baute ein Team des IHP gemeinsam mit Maurer Björn Feldner einen Zaun und ein Tor für die Käfergruppe der Kita Matroschka. Die Kleinen sind begeistert von den bunten Latten, die durch Schülerinnen und Schüler des Konrad-Wachsmann-Oberstufenzentrums gestrichen wurden.

The "Wirtschaft in Aktion" initiative promotes the voluntary involvement of Frankfurt's business community in cooperation with social, cultural and educational institutions of the city. IHP took part for the first time in 2023: project ideas were presented and cooperation agreements signed at the project exchange at IHP. During the summer of action, an IHP team worked with bricklayer Björn Feldner to build a fence and a gate for the Matroschka day-care centre. The beetle group is delighted with the colourful slats painted by pupils from the Oberstufenzentrum.

IHP-Schaltkreise fliegen zum Jupiter IHP ICs travel to Jupiter



04/2023

IHP-Technologie ist mit dem Start des Jupiter Icy Moons Explorers der ESA, kurz JUICE, auf die mehr als eine Milliarde Kilometer lange Reise zum Jupiter gegangen. Zwei speziell hierfür am IHP entwickelte und hergestellte Schaltkreise bilden die Kernkomponenten des Chirp-Transform-Spektrometers, das vom Max-Planck-Institut für Sonnensystemforschung für die Analyse von Spektren entworfen wurde, um beispielsweise die Zusammensetzung der Stratosphäre des Jupiters zu bestimmen. Für das IHP bedeutet dies einen weiteren, wichtigen Schritt zur Etablierung als Partner für strahlungsresistente Technologien.

With the launch of ESA's Jupiter Icy Moons Explorer, JUICE for short, IHP technology has embarked on a journey of more than one billion kilometres to Jupiter. Two circuits developed at IHP form the core components of the chirp-transform spectrometer, which was developed by the Max Planck Institute for Solar System Research and can determine the composition of Jupiter's stratosphere, for example, by analysing spectra. For IHP, this represents a further important contribution to establishing itself as a partner for radiation-resistant technologies.

Zukunftstag in Brandenburg Future Day for Girls and Boys

Beim Zukunftstag für Mädchen und Jungen in Brandenburg nutzten 16 Schülerinnen und Schüler die Gelegenheit, das Institut und seine vielfältigen Möglichkeiten kennenzulernen. Beim Berufe-Speed-Dating sprachen sie mit Promovierenden, Kaufleuten für Büromanagement, den Auszubildenden des Reinraums für die technischen Berufe im Bereich der Mechatronik und der Mikrotechnologie, mit dual Studierenden und Ausbildenden. Gemeinsam wurde in einem Experiment aus Klebstoff und Waschmittel bunter Schleim hergestellt – vielleicht ein erster Schritt in eine wissenschaftliche Karriere.

At the Future Day for Girls and Boys in Brandenburg, 16 pupils took the opportunity to get to know the institute and its wide range of possibilities. At the career speed dating event, they spoke to doctoral students, office management apprentices, trainees in the clean room for technical professions in the fields of mechatronics and microtechnology, dual students and vocational trainers. In a joint experiment, colourful slime was produced from glue and laundry detergent - perhaps a first step towards a scientific career.



Joint Technology Lab in der LOK21 eröffnet Joint Technology Lab opened at LOK21

Als Struktureinheit bietet das neue Joint Technology Lab (JTL) in der LOK21 in Wildau eine Vielzahl von Ausstattungen, darunter Besprechungsräume, Arbeitsplätze, eine Werkstattlinie für Hardware-Prototypen und einen 3D-Drucker. Fünf Professorinnen und Professoren aus dem Fachbereich der Ingenieurs- und Naturwissenschaften (INW) der TH Wildau arbeiten interdisziplinär zusammen, um die Ausbildung praxisnäher zu gestalten und den Transfer innovativer Ideen in die Wirtschaft zu fördern. Das JTL baut auf der erfolgreichen Arbeit des Joint Lab zwischen TH Wildau und dem IHP auf. Durch die inspirierende Zusammenarbeit und das Potenzial der gemeinsamen Forschung begeistert das Joint Lab fortwährend junge Menschen.

As a structural unit, the new Joint Technology Lab (JTL) at LOK21 in Wildau offers a wide range of equipment, including meeting rooms, workstations, a workshop line for hardware prototypes and a 3D printer. Five professors from the Department of Engineering and Natural Sciences (INW) at TH Wildau work together on an



interdisciplinary basis to make training more practical and promote the transfer of innovative ideas to industry. The JTL builds on the successful work of the Joint Lab between TH Wildau and IHP. Through the inspiring collaboration and the potential of joint research, the Joint Lab continues to inspire young people.

06/2023



Austausch zur Satellitenkommunikation Dialogue on satellite communication

Das Deutsche Zentrum für Satelliten-Kommunikation e. V., kurz DeSK, führte 2023 eine Mitgliederversammlung im IHP durch. Unternehmen, wissenschaftliche Einrichtungen und Hochschulen aus dem Bereich der Satellitenkommunikation tauschten sich zu aktuellen Themen aus und nutzten die Netzwerkveranstaltung, um das IHP besser kennenzulernen. DeSK führt unter anderem gemeinsame Aktivitäten zur Fachkräftegewinnung durch und betreibt einen interaktiven Showroom.

The German Centre for Satellite Communication r.S., DeSK for short, held a general meeting at IHP in 2023. Companies, scientific institutions and universities from the field of satellite communication exchanged views on current topics and used the networking event to get to know IHP and its research. Among other things, DeSK organises joint activities to recruit skilled workers and operates an interactive showroom.

Landesolympiade Physik Awards for Young Talents

Durch die langjährige Kooperation des IHP mit dem Carl-Friedrich-Gauß-Gymnasium fand im Juni 2023 erneut der feierliche Abschluss der Landesolympiade Physik im Institut statt. 53 junge Physikerinnen und Physiker aus 16 Schulen in Brandenburg hatten es ins Finale geschafft. Sie lösten zwei Tage lang theoretische Auf-



gaben und experimentierten am Gymnasium. Am IHP ermöglichten junge Nachwuchswissenschaftlerinnen und Nachwuchswissenschaftler einen Einblick in ihre Forschung beispielsweise zu Spin-Qubits, bevor die Siegerinnen und Sieger der 33. Landesolympiade Physik gekürt wurden.

Thanks to the IHP's long-standing cooperation with the Carl-Friedrich-Gauß-Gymnasium, the State Olympics in Physics was once again held at the institute in June 2023. 53 young physicists from 16 schools in Brandenburg made it to the final. They spent two days solving theoretical problems and experimenting at the grammar school. At IHP, young scientists gave an insight into their research, e. g. spin qubits, before the winners of the 33rd State Olympics in Physics were announced.

07/2023

Exzellente Ausbildung für zukünftige Fachkräfte Excellent Training for Future Professionals

Die Ausbildung von jungen Menschen und somit die Sicherung von Fachkräften für die Zukunft ist ein wichtiges Thema für das IHP. Das Institut wurde 2023 als „Unternehmen mit hervorragender beruflicher Orientierung“ ausgezeichnet. Durch Praktika, die Teilnahme an Messen, organisierte Schulbesuche und dem weiteren Engagement in diesem Bereich hilft das IHP Schülerinnen und Schülern dabei, ihre Interessen zu finden und eine fundierte Entscheidung für den späteren Berufsweg zu treffen. Regelmäßig gehören die IHP-Auszubildenden zu den besten des Landes Brandenburg. 2023 erhielten die Mikrotechnologin Rosalie Baaske und die Fachangestellte für Medien- und Informationsdienste Nadja Dymke diese Auszeichnung.

Educating young people and thus securing skilled labour for the future is an important issue for IHP. The insti-

tute was recognised as a "company with outstanding vocational orientation" in 2023. Through internships, participation in trade fairs, organised school visits and further commitment in this area, IHP helps pupils to find their interests and make an informed decision about their future career path.

IHP trainees are regularly among the best in the state of Brandenburg. In 2023, microtechnologist Rosalie Baaske and media and information services specialist Nadja Dymke received this award.



Ehrung: Rosalie Baaske (4. von links) und Nadja Dymke (3. von rechts) wurden von der IHK Ostbrandenburg als Beste ihres Jahrgangs ausgezeichnet.
Honoured: Rosalie Baaske (4th from left) and Nadja Dymke (3rd from right) were honoured by the IHK Ostbrandenburg as the best of their year.

IHP erfolgreich evaluiert IHP successfully evaluated

Das IHP soll bis mindestens 2029 von Bund und Ländern gemeinsam gefördert werden, wie der Senat der Leibniz-Gemeinschaft nach Abschluss der turnusmäßigen wissenschaftlichen Evaluierung 2023 empfohlen hat. Die Evaluierung bestätigt die hervorragende strategische Position des IHP, um das Feld der mikroelektronischen Forschung weiterhin international zu prägen und zur technologischen Souveränität Deutschlands und Europas beizutragen.

Die Evaluierung wurde von einer internationalen Gutachterkommission durchgeführt, deren Beurteilung und Empfehlungen sich der Senat anschließt. Neben den herausragenden wissenschaftlichen Leistungen waren auch die überregionale Bedeutung der Forschung und die internationale Vernetzung des Instituts ausschlaggebend.

IHP will continue to be jointly funded by the federal government and the federal states in the coming years until at least 2029. This was recommended by the Senate of the Leibniz Association in 2023. The regular evaluation confirms IHP's excellent strategic position to continue to shape the field of microelectronics research internationally and to contribute to the technological sovereignty of Germany and Europe.

The Institute was evaluated by an international review panel, whose assessment and recommendations are endorsed by the Senate. In addition to outstanding scientific achievements, the supraregional significance of the research conducted at the institute as well as international networking are of decisive importance for the continuation of funding.



09/2023



Tag der offenen Tür Open Day 2023

Zum Tag der offenen Tür am 9. September 2023 machte der InnoTruck des BMBF, eine mobile Ausstellungs- und Erlebniswelt mit über 60 Exponaten zur Forschung und Innovation am IHP Station. Der Tag lockte zahlreiche Interessierte in den Technologiepark, die dann Labore besichtigten und sich über die Forschung des IHP an Ständen und bei Vorträgen informierten. Kinder und Jugendliche programmierten im CoderDojo. Im Laufe des Tages entstand vor dem IHP ein Graffiti-Kunstwerk, das in einzelne Pixel zerteilt als Erinnerung mitgenommen werden konnte.



The BMBF InnoTruck, a mobile exhibition and experience world with over 60 exhibits on research and innovation, made a stop at IHP for the Open Day on September 9th, 2023. During the day, numerous interested visitors came to the technology park, who then toured at laboratories and learnt about IHP research at booths and during presentations. Children and youngsters programmed in the CoderDojo. During the day, a graffiti artwork was created in front of the IHP, which could be divided into individual pixels and taken away as a souvenir.

Expertenaustausch beim Open Source Workshop Discussions about OpenPDK, OpenTooling and Open Source Design

Ein zweitägiger Workshop im Sommer 2023 förderte den Austausch und die Vernetzung zwischen Tool-Entwicklern, PDK-Entwicklern am IHP und Designern insbesondere im Bereich Open Source. Vorgestellt wurden neue Fähigkeiten und Erweiterungen der Werkzeuge. Diskutiert wurde, wie die Ausbildung von Chipdesignern künftig aussehen könnte. Außerdem arbeiteten die Experten Anforderungen an Open-Source-Designtools für den Entwurf digitaler, Mixed-Signal und Hochfrequenz-Schaltungen heraus.



10/2023

Der Workshop diente zudem der Weiterentwicklung des im Anschluss durch das IHP vorgestellten Open-Source-PDK mit der offiziellen Bezeichnung IHP-Open130-G2. Die Beiträge des Workshops sind auf dem YouTube-Kanal des IHP abrufbar.

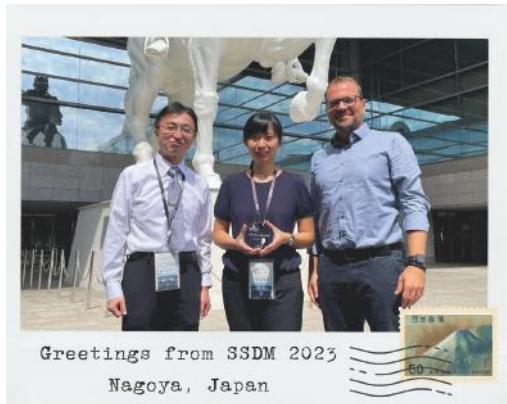
A two-day workshop in summer 2023 promoted the exchange and networking between tool developers, PDK developers at IHP and designers, particularly in the area of Open Source. New capabilities and extensions to the tools were presented. It was discussed how the training of chip designers could be organized in the future. The experts also identified requirements for Open Source design tools for the design of digital, mixed-signal and high-frequency circuits. The workshop also served to further develop the Open Source PDK, which was subsequently presented by IHP with the official designation IHP-Open130-G2. The contributions to the workshop are available on the IHP YouTube channel.

[YouTube-Link](#)



Teilnahme an internationalen Messen Participation in trade shows

Der Austausch auf Fachmessen ist für das IHP insbesondere für den Bereich des MPW-Services hilfreich. 2023 fand die größte europäische Messe, die European Microwave Week, in Berlin statt. Das IHP-Team bot Workshops und Vorträge an und informierte über das aktuelle Produktpotential. Auch auf der ECOC, der IMS, der OFC und der SEMICON sowie beim MST-Kongress war das IHP mit einem Informationsstand vertreten. Zusätzlich reisten IHP-Kolleginnen und Kollegen zu diversen anderen Kongressen. So erhielt beispielsweise IHP-Wissenschaftlerin Wei-Chen Wen in Nagoya einen Nachwuchspreis bei der SSDN, der internationalen Konferenz für Solid State Devices and Materials.



For IHP, exchange at trade shows is an effective form of communication, especially with customers from the MPW service. In 2023, the largest European trade show, the European Microwave Week, took place in Berlin. The IHP team offered workshops and presentations and provided information about the current product portfolio. IHP was also represented with an information booth at ECOC, IMS, OFC and SEMICON, as well as at the MST Congress. IHP colleagues also travelled to various other congresses. For example, IHP scientist Wei-Chen Wen received a young talent award at the SSDN, the international conference for solid state devices and materials, in Nagoya.

HyPhoX gewinnt Innovationspreis Berlin Brandenburg Innovation Award for HyPhoX

HyPhoX, ein laufendes Ausgründungsverfahren des IHP, setzte sich gegenüber mehr als 100 Bewerbungen durch und gewann den Innovationspreis Berlin Brandenburg 2023. Der von HyPhoX entwickelte, silizium-photonische Biosensor ermöglicht es, Bakterien, Viren oder Proteine in Flüssigkeiten innerhalb weniger Minuten aufzuspüren. Der Innovationspreis gibt dem HyPhoX-Team den notwendigen Aufwind für die komplexe und ressourcenintensive Entwicklung. Angesiedelt ist das Ausgründungsvorhaben zurzeit an der TH Wildau, wo die Technologie im Rahmen eines EXIST-Forschungstransfers kontinuierlich weiterentwickelt und als ein Kernthema im Joint Lab des IHP und der TH Wildau fortgesetzt wird.

HyPhoX, an ongoing spin-off project from IHP, beat off more than 100 applications to win the Berlin Brandenburg Innovation Award 2023.

The silicon photonic biosensor developed by HyPhoX makes it possible to detect bacteria, viruses or proteins in liquids within a



HyPhoX-Team bei der Preisvergabe
HyPhoX team at the award ceremony

few minutes. The innovation prize gives the HyPhoX team the necessary boost for the complex and resource-intensive development. The spin-off project is currently based at TH Wildau, where the technology is being continuously developed as part of an EXIST research transfer and will be continued as one core topic in the Joint Lab of IHP and TH Wildau.

12/2023



Ausgezeichnet: Der Wissenschaftlich-Technische Geschäftsführer Prof. Dr. Gerhard Kahmen (links) und Abteilungsleiter Prof. Dr. Corrado Carta (rechts) begrüßten Dr.-Ing. Akanksha Bhutani im Oktober 2023 am IHP. 2024 wird sie für drei Monate am IHP forschen.

Awarded: Scientific Director Prof. Gerhard Kahmen (left) and Head of Department Prof Corrado Carta (right) welcomed Dr Akanksha Bhutani to IHP in October 2023. In 2024, the IHP Fellow will spend three months researching at IHP.

Wolfgang-Mehr-Fellowship: Dr.-Ing. Akanksha Bhutani

Jährlich vergibt das IHP einen Preis verbunden mit einem dreimonatigen Forschungsaufenthalt am IHP, um ganz im Sinne des ehemaligen Wissenschaftlich-Technischen Geschäftsführers des IHP, Wolfgang Mehr, innovativ und interdisziplinär an einem aktuellen Forschungsthema zu arbeiten. Dr.-Ing. Akanksha Bhutani ist Gruppenleiterin für "Antennas and Packaging" am Institut für Hochfrequenztechnik und Elektronik des KIT und beschäftigt sich u. a. mit hocheffizienten THz-Antennen. Gemeinsam mit den Abteilungen Circuit Design und Technology wird sie an On-Chip-Antennen arbeiten.

Every year, IHP awards a prize in conjunction with a three-month research stay in order to work on a current research topic in an innovative and interdisciplinary manner in the spirit of the former Scientific Director of IHP, Wolfgang Mehr. Dr Akanksha Bhutani is group leader of "Antennas and Packaging" at the Institute of Radio Frequency Engineering and Electronics at KIT and is working on, among other things, highly efficient THz antennas. Together with the Circuit Design and Technology departments, she will be working on on-chip antennas and strengthen the growing expertise on antenna design at IHP.

40 Jahre IHP

Pushing Innovations since 1983

Im Dezember 1983 wurde in Frankfurt (Oder) das Institut für Halbleiterphysik gegründet. 40 Jahre später gehört das heutige IHP zu den bedeutendsten Einrichtungen auf dem Gebiet der Halbleitertechnologie. Mit einem Festakt wurde im November 2023 das Jubiläum gefeiert. Neben Vertretern aus der Politik nahmen zahlreiche Wegbegleiter, ehemalige Kolleginnen und Kollegen sowie Kooperationspartner an der Veranstaltung teil.

In den Grußworten wurde die hohe Relevanz des IHP innerhalb der deutschen und europäischen Forschungslandschaft betont. So sagte Brandenburgs Wissenschaftsministerin Dr. Manja Schüle: „Mit dem IHP verbinden sich 40 Jahre Expertise vor Ort und vor allem eine einzigartige Infrastruktur für Mikroelektronikforschung, an die sich nicht nur anknüpfen, sondern auf die sich auch aufbauen lässt. Am IHP werden die Grundlagen für unsere Zukunft gelegt.“ Dr. Jens Brandenburg, Parlamentarischer Staatssekretär des BMBF, ergänzte: „Das IHP ist ein echter Leuchtturm für Wissenschaft und Technologie, der die Halbleitertechnologie mit seiner innovativen Arbeit voranträgt und von dessen Know-how immer wieder Wirtschaft und Wissenschaft profitieren.“

Grußworte kamen außerdem vom Minister für Wirtschaft, Arbeit und Energie des Landes Brandenburg, Prof. Dr. Jörg Steinbach, vom Oberbürgermeister der Stadt Frankfurt (Oder), René Wilke, von der Generalsekretärin der Leibniz-Gemeinschaft, Dr. Bettina Böhm, und von der Firma X-FAB Semiconductor Foundries GmbH, vertreten durch Dr. Jens Kosch. Die Geschichte der Mikroelektronik und des IHP ging Prof. Dr. Robert Weigel bei einem Festvortrag ein. Anschließend erläuterte Prof. Dr. Gerhard Kahmen zukünftige Pläne. Abgerundet wurde die Festveranstaltung von zwei unterhaltsamen Science Slams (wissenschaftlichen Kurzvorträgen) und Gesprächen über die aktuelle IHP-Forschung.

In December 1983, the Institute for Semiconductor Physics was founded in Frankfurt (Oder). 40 years later, today's IHP with its decades of expertise, is one of the most important institutions in the field of semiconductor technology. The anniversary was celebrated with a ceremony in November 2023. In addition to representatives from politics, numerous supporters, former colleagues and current cooperation partners attended the event.

In their welcoming speeches, the speakers emphasised the high relevance of IHP within the German and European research landscape. So said Brandenburg's Minister of Science, Dr Manja Schüle: "IHP combines 40 years of local expertise and, above all, a unique infrastructure for microelectronics research that can not only be used as a basis but also built upon. This makes it clear that the foundations for our future are being laid at IHP." Dr Jens Brandenburg, Parliamentary State Secretary from the BMBF, adds: "IHP is a real beacon for science and technology, advancing semiconductor technology with its innovative work, and industry and science continue to benefit from its expertise."

Welcoming speeches also came from the Minister of Economics, Labour and Energy of the State of Brandenburg, Prof Jörg Steinbach, the Lord Mayor of the City of Frankfurt (Oder), René Wilke, the Secretary General of the Leibniz Association, Dr Bettina Böhm, and from X-FAB Semiconductor Foundries GmbH, represented by Dr Jens Kosch. Prof Dr Robert Weigel gave a speech on the history of microelectronics and IHP. Prof Dr Gerhard Kahmen then explained future plans. The event was rounded off by two entertaining science slams (short scientific presentations) and discussions about current IHP research.







FORSCHUNG RESEARCH



FORSCHUNG DES IHP

Das IHP erforscht und entwickelt siliziumbasierte Systeme, Höchstfrequenz-Schaltkreise und -Technologien einschließlich neuer Materialien. Es realisiert damit prototypische Lösungen für Anwendungsbereiche wie die drahtlose und Breitbandkommunikation, Sicherheit, Medizintechnik, Raumfahrt, Mobilität und Industrieautomatisierung.

Als Leibniz-Institut arbeitet das IHP an langfristigen, strategischen Forschungsaufgaben. Dabei verbindet es gezielt Grundlagenforschung mit angewandter Forschung. Durch seine Pilotlinie mit den eigenen, sehr leistungsfähigen SiGe-BiCMOS-Technologien ist es in der Lage, komplexe Lösungen durch innovative und industriell relevante Prototypen zu demonstrieren. Erarbeitete Technologien werden schnell auf ein hohes Niveau gebracht, um sie als forschungsbasierten Service anbieten zu können.

Das IHP zeichnet sich durch sein vertikales Forschungskonzept aus, das auf langjähriger und kontinuierlicher Arbeit basiert und Kernkompetenzen hervorbringt. Ein zentrales Ziel des Instituts ist es, in diesen Kernkompetenzen eine führende internationale Position einzunehmen und diese langfristig beizubehalten. Durch die aufeinander abgestimmte Zusammenarbeit der Kernkompetenzen Materialforschung, Prozesstechnologie, Schaltkreisdesign, Systemarchitekturen und drahtlose Systeme werden Synergieeffekte erreicht, die zu vertikal optimierten Lösungen führen. Ein markantes Beispiel für eine solche Kernkompetenz ist die SiGe-BiCMOS-Technologie einschließlich der Fähigkeit, Partnern unter industrienahen Bedingungen zuverlässig Prototypen und Kleinserien verfügbar zu machen. Das IHP ist international für diese spezielle Expertise bekannt.

IHP'S RESEARCH

IHP researches and develops silicon-based systems, radio frequency circuits and technologies including new materials. It thus realises prototype solutions for application areas such as wireless and broadband communication, security, medical technology, space travel, mobility and industrial automation.

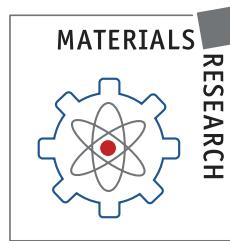
As a Leibniz Institute, IHP works on long-term, strategic research tasks. In doing so, it specifically combines basic research with applied research. Through its pilot line with its own very powerful SiGe BiCMOS technologies, it is able to demonstrate complex solutions through innovative and industrially relevant prototypes. Developed technologies are quickly brought to a high level to offer them as a research-based service.

The IHP is characterized by its vertical research concept, which is based on years of continuous work and the development of core competencies. A central objective of the institute is to establish and maintain a leading international position in these core competencies over the long term. Through the coordinated cooperation of the vast expertise in materials research, process technology, circuit design, system architectures and wireless systems, synergy effects are achieved that lead to vertically optimised solutions. A striking example of such a core competence is the SiGe BiCMOS technology including the capability to reliably make prototypes and small series available to partners under near-industrial conditions. IHP is internationally renowned for this capability.



Materialien für die Mikro- und Nanoelektronik

Materials for Micro- and Nanoelectronics



In diesem Forschungsprogramm werden neue Materialien für die Nano- und Mikroelektronik untersucht. In den drei Arbeitsgruppen des Forschungsprogramms werden vielversprechende Ansätze der Materialwissenschaft für zukünftige Bauelemente in der Mikroelektronik identifiziert. Das Forschungsprogramm umfasst ein weites Spektrum - von den Materialwissenschaften bis zur angewandten Forschung an modernen Bauelementen. In komplexen Bauelementen wird eine Vielfalt heterogener Materialsysteme zur analogen, digitalen, neuromorphen, quantenmechanischen und optischen Signal- und Datenverarbeitung zusammengeführt. Neben diesen Forschungskonzepten für moderne Bauelemente bietet die „More than Moore“-Strategie der Mikroelektronik eine gute Ausgangsposition für Innovationen im medizintechnischen Bereich. Die drei Arbeitsgruppen der Abteilung Materials Research: 2D Materialien, Halbleiter-Optoelektronik und Adaptive Materialien haben die folgenden Forschungsschwerpunkte:

2D Materialien

Aufgrund seiner besonderen elektrischen Eigenschaften ist Graphen ein sehr interessantes Material, sowohl für optische als auch elektrische Anwendungen. Um Graphen in der multifunktionalen Mikroelektronik zu integrieren, müssen große Flächen von Graphen ohne Falten, Risse oder Verunreinigungen auf Siliziumsubstraten abgeschieden werden. Diese Aktivitäten auf produktionsrelevanten Anlagen werden durch die Grundlagenforschung im Oberflächenlabor begleitet, um die Elementarprozesse des Graphenwachstums auf Germaniumschichten zu verstehen.

Die 8"-Graphen-CVD-Anlage (Chemical Vapour Deposition) im IHP-Reinraum wird in enger Zusammenarbeit mit der Abteilung Technology betrieben. Hierbei erwarb das IHP in den vergangenen Jahren durch erfolgreiche Arbeiten zur Graphenintegration in die Si-Technologie große wissenschaftlich-technologische Aufmerksamkeit, wobei die Arbeiten zur Graphensynthese auf 8"-basierten Germaniumschichten zur Vermeidung von Metallkontaminationen in Siliziumprozessen durchgeführt wurden.

Um die außergewöhnlichen elektronischen Eigenschaften von Graphen in realen Bauelementen nutzen zu können, muss die elektronische Kopplung mit dem umgebenden Material jedoch stark reduziert werden. Hexagonales Boronitrid (hBN), ein weiteres 2D-Material, ist für diesen Zweck sehr vielversprechend. Es könnte sowohl zur Isolierung von Graphen vom Substrat als auch als Gate-

In this research program new materials for nano- and microelectronics are investigated. In three working groups of the research program, promising approaches in materials science for future components in microelectronics are identified. The research program covers a broad spectrum: from basic research in materials science to applied research on modern devices. A variety of heterogeneous material systems for analog, digital, neuromorphic, quantum mechanical and optical signal and data processing are combined in complex devices. In addition to these research concepts for modern devices, the “More than Moore” strategy of microelectronics offers a good starting position for innovations in the medical technology sector. The three research groups of the Materials Research Department: 2D Materials, Semiconductor Optoelectronics and Adaptive Materials have the following research foci:

2D Materials

Due to its special electrical properties, graphene is a very interesting material for optical as well as electrical applications. In order to integrate graphene into multifunctional microelectronics, large areas of graphene must be deposited on silicon substrates without wrinkles, cracks or impurities. These activities on production-relevant systems are accompanied by basic research in the surface laboratory in order to understand the elementary processes of graphene growth on germanium layers.

The 8" graphene CVD system (chemical vapor deposition) in the IHP clean room is operated in close cooperation with the Technology department. In recent years, the IHP has attracted considerable scientific and technological attention for its successful work on graphene integration in Si technology, with work on graphene synthesis being carried out on 8" based germanium layers to avoid metal contamination in silicon processes.

However, in order to utilize the extraordinary electronic properties of graphene in real devices, the electronic coupling with the surrounding material must be greatly reduced. Hexagonal boron nitride (hBN), another 2D material, is very promising for this purpose. It could be used both to isolate graphene from the substrate and as a gate dielectric. Although devices obtained by mechanical exfoliation and transfer confirmed the possibilities of graphene/hBN heterostructures, a scalable and reliable growth technique

Dielektrikum verwendet werden. Obwohl durch mechanische Exfoliation und Transfer erhaltene Bauelemente die Möglichkeiten von Graphen/HBN-Heterostrukturen bestätigten, muss noch eine skalierbare und zuverlässige Wachstumstechnik demonstriert werden. Hierfür werden neue CVD-Prozesse entwickelt, welche die Abscheidung von Graphen/HBN-Strukturen ermöglichen sollen.

Seit 2020 ist das IHP Partner im EU Flagship Graphene. Im EU-Projekt 2D Experimental Pilot Line (2D-EPL) wird hier mit dem Ziel untersucht, wie die Lücke zwischen der Fertigung im Labormaßstab und der Großserienproduktion von elektronischen Bauelementen auf der Basis zweidimensionaler Materialien geschlossen werden kann. Diese Pilotlinie wird es ermöglichen, neue Bauelemente für elektronische, photonische und Sensoranwendungen in einer für die Fertigung repräsentativen Umgebung zu prototypisieren. Die technologische Reife der Graphenintegration eröffnet die Möglichkeit für externe Partner, graphenbasierte Bauelemente im Rahmen des MPW-Service des IHP für Forschungszwecke herstellen zu lassen.

Das EU-Projekt GreEnergy verfolgt das Ziel, ein neues Paradigma im Bereich der Solarenergiegewinnung zu definieren, indem ein Prototyp eines selbstversorgenden Systems auf der Grundlage optischer graphenbasierter Nanoantennen entwickelt wird, der Sonnenenergie ernten, das AC-Signal gleichrichten und es zum Aufladen eines Mikro-Superkondensators verwenden kann. Hierbei handelt es sich um eine gemeinsame Forschungsaktivität der Abteilungen Materials Research und Circuit Design.

Im Rahmen des EU-Projektes GATEPOST wird die erste auf 2D-Materialien basierende nichtlineare Photonik-Plattform für optische Datenverarbeitung entwickelt. Diese neue Technologieplattform wird durch eine hochleistungsfähige, latenzarme, stromsparende, rein optische Paketprüfungs- und DDoS-Schutzlösung für sichere Internet-of-Things (IoT)-Umgebungen demonstriert. Hierbei handelt es sich um eine gemeinsame Forschungsaktivität der Abteilungen Materials Research und Technology.

Halbleiter-Optoelektronik

Diese Arbeitsgruppe beschäftigt sich mit der Integration alternativer Halbleitermaterialien (insbesondere III-V-Halbleiter mit InP und GaN) und Materialien der Gruppe IV (Germanium, GeSn und SiGeSn) in die Siliziumtechnologie, deren optoelektronische Eigenschaften des Siliziums im Bereich der Photonik- und der THz-Anwendungen überlegen sind.

Seit wenigen Jahren erforscht und entwickelt die Arbeitsgruppe spinbasiert Qubits in SiGe-Heterostrukturen. Hierzu wurde in 2021 ein großes BMBF-Projekt (QUASAR) eingeworben und das IHP ist zudem Partner im EU-Flagship QLSI. In beiden Projekten teilen sich die Abteilungen Materials Research und Technology die Forschungsaufgaben. Das Forschungszentrum Jülich, die RWTH Aachen und das IHP bündeln zudem ihre komplementären Kompetenzen auf dem Gebiet der Halbleiter- und Quantentechnologie.

still needs to be demonstrated. To this end, new CVD processes are being developed to enable the deposition of graphene/HBN structures.

Since 2020, the IHP has been a partner in the EU Flagship Graphene and is investigating the EU project 2D Experimental Pilot Line (2D-EPL), which aims to close the gap between laboratory-scale manufacturing and large-scale production of electronic components based on two-dimensional materials. This pilot line will make it possible to prototype new components for electronic, photonic and sensor applications in an environment representative of production. The technological maturity of graphene integration opens up the possibility for external partners to have graphene-based components manufactured for research purposes as part of the IHP's MPW service.

The EU project "GreEnergy" aims to define a new paradigm in the field of solar energy harvesting by developing a prototype self-powered system based on optical graphene-based nanoantennas that can harvest solar energy, rectify the AC signal and use it to charge a micro-supercapacitor. This is a joint research activity of the Materials Research and Circuit Design departments.

As part of the EU GATEPOST project, the first 2D materials-based non-linear photonics platform for optical data processing is being developed. This new technology platform will be demonstrated through a high-performance, low-latency, low-power, all-optical packet inspection and DDoS protection solution for secure Internet-of-Things (IoT) environments. This is a joint research activity of the Materials Research and Technology departments.

Semiconductor Optoelectronics

This group deals with the integration of alternative semiconductor materials (especially III-V semiconductors with InP and GaN) and group IV (germanium, GeSn and SiGeSn) into silicon technology, whose optoelectronic properties are superior to silicon in the field of photonics and THz applications.

Since a few years now, the working group has been researching and developing spin-based qubits in SiGe heterostructures. A large BMBF project (QUASAR) was acquired for this purpose in 2021 and the IHP is also a partner in the EU flagship QLSI. In both projects, the Materials Research and Technology departments share the research tasks. Forschungszentrum Jülich, RWTH Aachen University and IHP are also pooling their complementary expertise in the field of semiconductor and quantum technology.

Die Kontrolle und Herstellung der Verspannungseigenschaften von Mikro- und Nano-Heterostrukturen zur weiteren Leistungssteigerung des Materials nimmt eine zentrale Rolle in dieser Arbeitsgruppe ein. Eine Möglichkeit der Relaxation von Verspannungen ist neben der plastischen Relaxation durch Segregationseffekte gegeben.

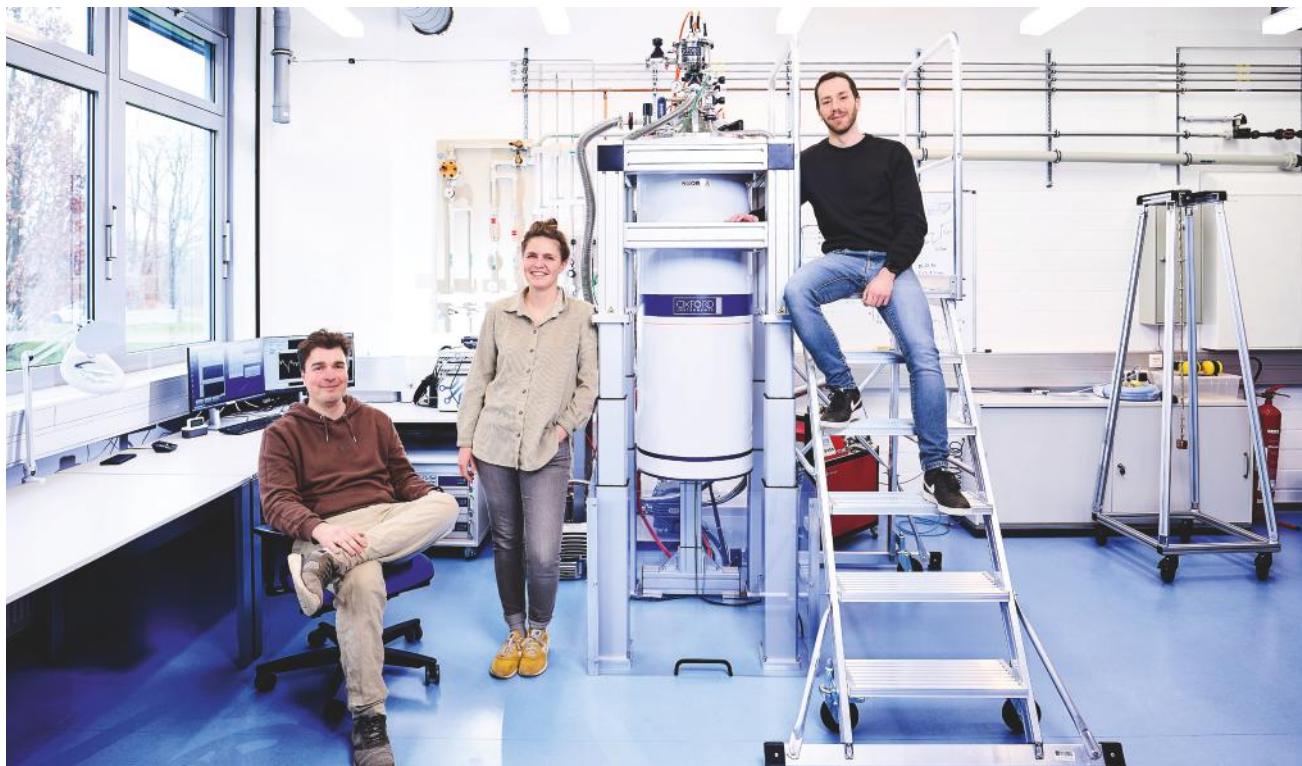
Ein Beispiel hierzu ist durch das innovative SiGeSn-Materialsystem gegeben, das für die künftige Gruppe-IV-Halbleiter-Optoelektronik intensiv erforscht wird. Hierbei ist das Wachstum von SiGeSn-Schichtsystemen entsprechender Qualität auf Silizium eine hohe Herausforderung. Die innovative Halbleiterlegierung GeSn ermöglicht es, die adressierbare Wellenlänge durch Anpassung der Sn-Konzentration präzise einzustellen. Als Herstellungsmethode wurde dazu die Molekularstrahlepitaxie verwendet.

Gemeinsam mit der Abteilung Technology wird im Rahmen des Projektes VISIR2 in einer realen Anwendung die Technologie eines elektrisch abstimmbaren VGA-VIS/SWIR-Imagers demonstriert, der mit einer 250-nm-SiGe-PIC-Technologie hergestellt wird. Die Leistung des Bildsensors wird in realen Anwendungen für das autonome Fahren und den Umweltschutz demonstriert. Der innovative Bildsensor besteht aus einem Array von lichtempfindlichen VIS/SWIR-Pixeln auf Ge/Si-Basis, die monolithisch mit der Auslesesemikroelektronik integriert sind. Der VGA-Bildsensor wird eine ausreichende Auflösung für den Test seiner Funktionen in betrieblichen Umgebungen bieten. Dieser Prototyp wird zusammen mit der Optik in eine kundenspezifische Kamera eingebaut und mit einer Bildfusionssoftware ergänzt.

The control and production of the tension properties of micro- and nano-heterostructures to further increase the performance of the material plays a central role in this working group. In addition to plastic relaxation, segregation effects are one way of relaxing tensions.

One example of this is the innovative SiGeSn material system, which is being intensively researched for future Group IV semiconductor optoelectronics. The growth of SiGeSn layer systems of appropriate quality on silicon is a major challenge here. The innovative semiconductor alloy GeSn makes it possible to precisely adjust the addressable wavelength by adjusting the Sn concentration. Molecular beam epitaxy was used for the deposition.

In cooperation with the Technology department, the technology of an electrically tunable VGA-VIS/SWIR imager manufactured using 250 nm SiGe-PIC technology is being demonstrated in a real application as part of the VISIR2 project. The performance of the image sensor will be demonstrated in real applications for autonomous driving and environmental protection. The innovative image sensor consists of an array of Ge/Si-based light-sensitive VIS/SWIR pixels monolithically integrated with the readout microelectronics. The VGA image sensor will provide sufficient resolution for testing its functions in operational environments. This prototype will be built into a customized camera together with the optics and supplemented with image fusion software



Wissenschaftler:innen der Arbeitsgruppe Halbleiter-Optoelektronik in ihrem Labor
Scientists from the working group Semiconductor Optoelectronics in their lab

Adaptive Materialien

Memristive Bauelemente weisen eine variable widerstands-basierte Speicherfunktion auf. Von besonderem Interesse ist diese Art von Bauelementen als schaltbares Element für nichtflüchtige RRAM-Speicher, aber auch für den Bereich der analogen neuronalen Schaltungstechnik bzw. energieeffizientes In-Memory Computing. In der neuronalen Schaltungstechnik eröffnen die memristiven Bauelemente die Möglichkeit, die derzeitig bestehenden Hürden digitaler Datenverarbeitung im Bereich kognitiver Aufgabenstellungen, wie z. B. der Mustererkennung, zu überwinden. Im Mittelpunkt der Forschungsstrategie steht die Entwicklung der memristiven Bauelemente für zukünftige elektronische Schaltungen mit starker Orientierung an biologischen Systemen.

Das IHP ist seit 2021 Partner in dem von der Christian-Albrechts-Universität zu Kiel geleiteten Sonderforschungsbereich Neutronics. Im Fokus steht dabei die Entwicklung von analogen Simulationswerkzeugen, die die Grundlage für die erfolgreiche Implementierung von digitalen CMOS-Schaltungen mit memristiven Elementen bilden. Neue Entwürfe und Konzepte müssen dabei durch physikalische Implementierung und Verifikation unterstützt werden.

Mit dem Ziel, einen Teil der Verarbeitungslast in den RRAM-Speicher, im Sinne eines intelligenten In-Memory-Computing-Konzepts, zu verschieben, startete 2020 das gemeinsame DFG-Projekt: Memristives In-Memory-Computing: Radiation hard Memory for Computing in Space (MIMEC) mit der TU München, der Universität Erlangen-Nürnberg und der BTU Cottbus-Senftenberg, welches im Rahmen des DFG-Schwerpunktprogramms - Memristive Bauelemente für intelligente technische Systeme - eingeworben wurde. Dabei sollen In-Memory-Operationen in den strahlungsharten Sense-Verstärkern eines RRAM-Arrays durch Signalauswertung und direkte Integration von memristiven RRAM-Zellen in den Verarbeitungsschritt überführt werden. Um die Funktionalität der strahlungsharten Systemarchitektur zu überprüfen, wird auf intensive Simulationsarbeiten gesetzt. In der Simulationsumgebung wird ein neues Modell für memristive Bauelemente zur Untersuchung der gesamten strahlungsharten Systemarchitektur unter Verwendung von In-Memory-Computing eingesetzt.

Zudem startete kürzlich das BMBF-Projekt Holistische Open-Source Plattform für eingebettete Systems-on-Chip (KI-IoT). Neben einem optimierten Powermanagement für besonders energieeffiziente System-On-Chips für den Einsatz in Anwendungen mit begrenztem Energiebudget sollen auch Beschleunigerkomponenten für KI-Algorithmen entwickelt werden. Während eine Komponente klassische Flash-Zellen verwendet, kommen bei einer zweiten Variante memristive Speicherzellen zum Einsatz. Dieser Teil des Gesamtprojektes wird von den Projektpartnern IHP und NaMLab gemeinsam entwickelt werden.

Biosensoren, basierend auf Plasmonenresonanzen, zählen zu den sensibelsten Methoden, um Veränderungen der Ordnung eines

Adaptive Materials

Memristive components have a variable resistance-based memory function. This type of component is of particular interest as a switchable element for non-volatile RRAM memories, but also for the field of analog neural circuit technology and energy-efficient in-memory computing. In neural circuit technology, memristive components open up the possibility of overcoming the current hurdles of digital data processing in the field of cognitive tasks, such as pattern recognition. The research strategy focuses on the development of memristive components for future electronic circuits with a strong orientation towards biological systems.

IHP has been a partner in the collaborative research center led by Kiel University since 2021. The focus is on the development of analog simulation tools that form the basis for the successful implementation of digital CMOS circuits with memristive elements. New designs and concepts must be supported by physical implementation and verification.

With the aim of shifting part of the processing load to the RRAM memory in the sense of an intelligent in-memory computing concept, the joint DFG project Memristive In-Memory Computing: Radiation-hard Memory for Computing in Space (MIMEC) was launched in 2020 with the Technical University of Munich, the University of Erlangen-Nuremberg and the BTU Cottbus-Senftenberg, which was acquired as part of the DFG priority program Memristive Components for Intelligent Technical Systems. In-memory operations in the radiation-hard sense amplifiers of an RRAM array are to be transferred to the processing step through signal evaluation and direct integration of memristive RRAM cells. To test the functionality of the radiation-hard system architecture, intensive simulation work is being carried out. In the simulation environment, a new model for memristive components is used to investigate the entire radiation-hard system architecture using in-memory computing.

The BMBF project Holistic open-source platform for embedded systems-on-chip (AI-IoT) was also recently launched. In addition to optimized power management for particularly energy-efficient system-on-chips for use in applications with a limited energy budget, accelerator components for AI algorithms are also to be developed. While one component uses classic flash cells, a second variant uses memristive memory cells. This part of the overall project will be developed jointly by the project partners IHP and NaMLab.

Doktorandin Diana Ryzhak mit dem "The best student's poster award"-Poster mit dem Titel: Growth and Optical Characterization of SiGe QDs on Si Nano-tips (Wachstum und optische Charakterisierung von SiGe QDs auf Si-Nanospitzen) während der 3. ISTDM/ICSCI Konferenz, zusammen mit Prof. Giovanni Capellini (links) und Dr. Yuji Yamamoto (rechts).

Ph.D. student Diana Ryzhak with "The best student's poster award" poster entitled: Growth and Optical Characterization of SiGe QDs on Si Nano-tips during the 3rd ISTDM/ICSCI conference, together with Prof Giovanni Capellini (left) and Dr Yuji Yamamoto (right).

einzelnen Biomoleküls nachzuweisen. Zukünftige biosensorische Plattformen erfordern die Integration dieser Plasmonensensoren in Halbleiterfertigungsprozesse, um in der Praxis Anwendung zu finden. Gemeinsam mit der BTU Cottbus-Senftenberg werden die ersten plasmonischen Sensoren charakterisiert. Weiterhin wurde ein neues gemeinsames BMBF-Projekt (AgriNose) eingeworben, in dem die plasmonischen Sensoren als elektronische Nasen weiterentwickelt werden, um Krankheiten von Nutzpflanzen frühzeitig zu erkennen.

Im Rahmen der Energiewende wandelt sich die Lausitz als traditionelle Energieregion strukturell vom Kohlerevier zur Modellregion der Wasserstoffstrategie, wobei (Kohlen-)Wasserstoffe (synthetische Kraftstoffe) als wichtige Energieträger der Zukunft für stationäre und mobile Anwendungen gelten. Dadurch entsteht ein enormer Bedarf an leistungsfähigen Sensoren für die sicherheitsrelevante Überwachung während des Transports und der Lagerung der flüssigen Kraftstoffe sowie deren Nutzung beim Endkunden. Im Rahmen des Projektes iCampus 2 werden zur zukünftigen synchronen Erfassung von Wasserstoff und Kohlenwasserstoffen neue Sensorsysteme entwickelt.

Das ebenfalls in Cottbus lokalisierte Verbundvorhaben: Optoelektronische Sensoren für anwendungsnahe Systeme für Lebenswissenschaften und intelligente Fertigung – OASYS, fokussiert sich auf zwei thematische Cluster mit insgesamt fünf Leitprojekten. Im Cluster MEMS-basierte hyperspektrale Bildgebung wird durch die Erforschung vielversprechender sensorischer Materialien und Bauelemente die Basis für eine Vielzahl innovativer Anwendungen, z. B. im Bereich der industriellen Fertigung, in der modernen Agrarproduktion, im Bereich der Prozesstechnologie und medizinischen Diagnostik aber auch für Smart Mobility-Anwendungen und Konsumelektronik, geschaffen. Im Cluster hochauflösende optische Verfahren für die Biowissenschaften werden zukünftig zu erwartende Bedarfe für die Felder Biologie, Biotechnologie, Medizin, Medizintechnik und Gesundheitswissenschaften adressiert.



Biosensors based on plasmon resonances are among the most sensitive methods for detecting changes in the order of a single biomolecule. Future biosensor platforms require the integration of these plasmon sensors into semiconductor manufacturing processes in order to find practical application. Together with the BTU Cottbus-Senftenberg, the first plasmonic sensors are being characterized and a joint BMBF project (AgriNose) is also being acquired, in which the plasmonic sensors are being further developed as electronic noses to detect crop diseases at an early stage.

As part of the energy transition, Lusatia, as a traditional energy region, is undergoing a structural transformation from a coal mining area to a model region for the hydrogen strategy, with (carbon) hydrogen (synthetic fuels) being regarded as important future energy sources for stationary and mobile applications. This creates an enormous demand for high-performance sensors for safety-related monitoring during transportation and storage of the fluid fuels and their use by the end customer. As part of the iCampus 2 project, new sensor systems are being developed for the future synchronous detection of hydrogen and hydrocarbons.

The joint project Optoelectronic sensors for application-oriented systems for life sciences and intelligent manufacturing – OASYS, also located in Cottbus, focuses on two thematic clusters with a total of five lead projects. In the MEMS-based hyperspectral imaging cluster, research into promising sensory materials and components is creating the basis for a wide range of innovative applications, e.g. in industrial manufacturing, modern agricultural production, process technology and medical diagnostics, as well as for smart mobility applications and consumer electronics. The cluster High-resolution optical processes for the life sciences addresses future needs in the fields of biology, biotechnology, medicine, medical technology and health sciences.

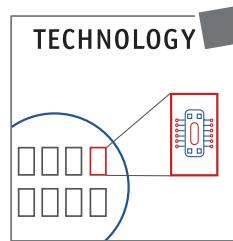


Doktorand Tomasso Rizzi erhält den MemrisTec Young Researcher Award von Prof. Dr.-Ing. Dietmar Fey (links) und Christian Bruchatz (rechts)
Ph.D. student Tomasso Rizzi receives the MemrisTec Young Researcher Award from Prof Dr-Ing Dietmar Fey (left) and Christian Bruchatz (right)



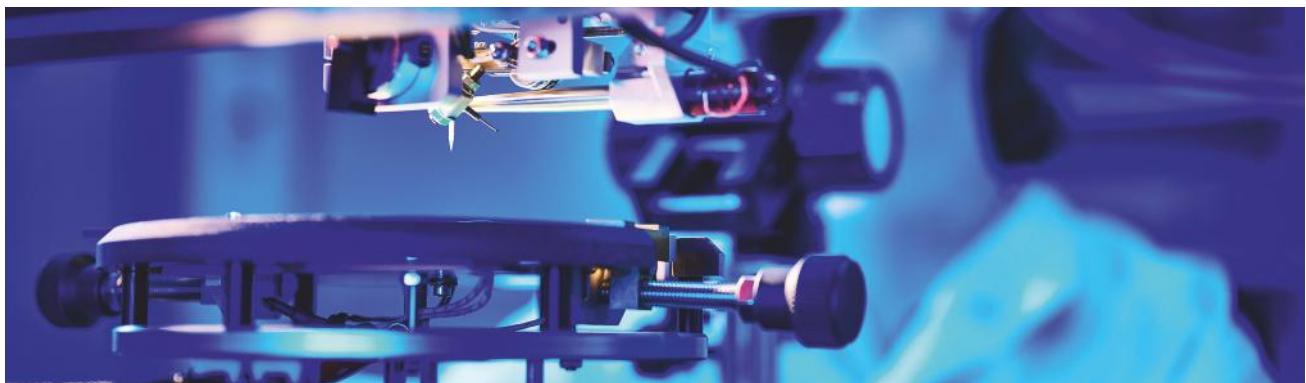
Technologien für smarte Systeme

Technologies for Smart Systems



Das Forschungsprogramm entwickelt funktionale, hoch performante und smarte Technologielösungen für smarte Systeme. Die Erweiterung existierender hochleistungsfähiger Si-Technologien durch neuartige Bauelemente und Funktionen ist das Kernthema der Technologieforschung am IHP. Da für zukünftige Systemanforderungen, insbesondere die Anforderungen an leistungsfähige Digitaltechnologien und neuartige Funktionalitäten, steigen, erhöht sich auch die Komplexität der Integrationsanforderungen. Daher ist die zentrale Fragestellung bei der Entwicklung neuer Technologieplattformen, welcher Integrationsansatz für die angestrebte Anwendung die geeignete Lösung bietet. Das Forschungsprogramm Technologien für smarte Systeme bietet den einzigartigen Vorteil, dass hier, neben Neuentwicklungen konkreter Bauelemente und Prozessmodule, auch neuartige Integrationstechniken und die möglichen Erweiterungen und Verbesserungen von existierenden Basistechnologien, wie SiGe-BiCMOS und SiGe-EPIC, erforscht werden können. Insbesondere der letztgenannte Punkt erlaubt zudem sehr anwendungsnahe Entwicklungen dieser stabilen und qualifizierten Technologien, z. B. für Spezialanwendungen bei cryogenen Temperaturen oder unter extremen Strahlungsbedingungen, wie im Weltraum. Auf Basis einer 200-mm-Si-Technologieplattform werden diese verschiedenen Aspekte entwickelt. Dabei kann mittlerweile ein sehr breites Anwendungsspektrum abgedeckt werden. Neben Entwicklungen, die für die drahtlose und Breitbandkommunikation auf Basis von siliziumbasierten elektrischen und optoelektronischen Hochfrequenztechnologien genutzt werden, stehen auch Forschungs- und Entwicklungsprojekte für sensorische Anwendungen (z. B. optoelektronische Sensoren) sowie die Integration neuartiger Bauelemente und Prozesse für den Bereich Künstliche Intelligenz und Quantentechnologien im Fokus. Das Forschungsprogramm ist in vier Tätigkeitsbereiche gegliedert, die eng mitein-

The research program develops functional, high-performance and smart technology solutions for smart systems. The extension of existing high-performance Si technologies with novel components and functions is the core topic of technology research at IHP. As the requirements for high-performance digital technologies and novel functionalities in particular are increasing for future system requirements, the complexity of the integration requirements is also increasing. Therefore, the central question in the development of new technology platforms is which integration approach offers the most suitable solution for the intended application. The Technologies for Smart Systems research program offers the unique advantage that, in addition to new developments of specific components and process modules, novel integration technologies and the possible extensions and improvements of existing basic technologies, such as SiGe-BiCMOS and SiGe-EPIC, can also be researched here. The latter point in particular also allows very application-oriented developments of these stable and qualified technologies, e.g. for special applications at cryogenic temperatures or under extreme radiation conditions, such as in space. These various aspects are being developed on the basis of a 200 mm Si technology platform. A very wide range of applications can now be covered. In addition to developments that are used for wireless and broadband communication based on silicon-based electrical and optoelectrical high-frequency technologies, the focus is also on research and development projects for sensory applications (e.g. optoelectronic sensors) and the integration of new types of components and processes for the field of artificial intelligence and quantum technologies. The research program is divided into four areas of activity, which implement the development work in close coordination with each other. At the center is the Operations area with three working groups, which ensures the entire technological and technical sup-



ander abgestimmt die Entwicklungsarbeiten umsetzen. Im Zentrum steht der Bereich Operation mit drei Arbeitsgruppen, der neben der Waferfertigung die gesamte technologische und technische Betreuung der Reinraum- und Laborinfrastruktur absichert. Hier wird seit 2023 im PilotLine 2.0 an der zukünftigen Teilautomatisierung des Reinraumbetriebes und einer effizienteren Waferfertigung gearbeitet. Die als Satelliten angeordneten Bereiche Research, Engineering und Integration & Service arbeiten an verschiedenen Schwerpunkten und untereinander abgestimmt an der Umsetzung der strategischen Ziele des Forschungsprogramms. In 2023 wurden durch alle Bereiche und Arbeitsgruppen insgesamt vier neue öffentlich geförderte Projekte, drei interne strategische Projekte, und nach 2022 wiederum ein industrielles Transferprojekt gestartet.

Forschung

Drei Arbeitsgruppen arbeiten hier an der Entwicklung neuer Bauelemente und Technologien. Ziel aller Arbeitsgruppen ist es, neue Integrationstechniken zu entwickeln, die mit Hilfe der aktuell vorhandenen Prozessinfrastruktur und einem hohen Maß an Kompatibilität für eine 200-mm-Fertigung umgesetzt werden können. Hierzu zählen Weiterentwicklungen im Bereich der Photonik, wie SiN-basierte PIC-Plattformen und deren monolithische Integration in ein SiGe-EPIC-BEOL, oder auch die Integration von extern bereitgestellten InP-chiplets für eine quasi-monolithische Laserintegration in das BEOL einer SiGe-EPIC-Technologie. Die Entwicklungen im Bereich Si-Photonic konnten, insbesondere durch die Fortsetzung der DFG-Projekte EPIC-Sense II und ULTRA II als auch im neuen BMBF-geförderten CBQD-Projekt, fortgeführt werden. Im letztgenannten Projekt werden IHP-EPIC-Plattformen mit integrierten Laser-Quellen zur Generierung quantenbasierter Zufallszahlen entwickelt. Weiterer Schwerpunkt bleibt die Entwicklung neuer Verbindungstechnologien, wie das Aluminium-zu-Aluminium (Al2Al) -Waferbonding auf einem Hochvakuum-Bonding-Tool, die zukünftig als Schlüsselprozesse im Bereich der SoC (System-on-Chip)-Technologien und für die Chiplet-Integration eingesetzt werden. Ein Beispiel hierfür sind die Entwicklungen im BMBF-Projekt ESSENCE-6G, welches die Demonstration eines komplexen Transceiver-Systems zum Ziel hat und hierfür eine kompakte Integration von hochleistungsfähigen SiGe-BiCMOS- (IHP) und hochskalierten RF-CMOS- (FDSOI von GlobalFoundries) Technologien ermöglicht.

Hinzu kommen Entwicklungen in großen Verbundprojekten, die im Rahmen des FMD-Konsortiums weitergeführt wurden. Hierzu zählte das GreenICT-Projekt, in welchem neben den Aktivitäten im Bereich der Systementwicklung, die durch das Forschungsprogramm Communication- and Embedded System Architectures bearbeitet wird, zwei technologische Ziele des Projektes verfolgt werden. Zum einen sind dies der Vergleich und die Bewertung von hybriden Integrationsplattformen gegenüber monolithischen Ansätzen. Hierfür werden die Prozesstechniken des Al2Al-Waferbon-

port of the clean room and laboratory infrastructure in addition to wafer production. Since 2023, the "PilotLine 2.0" has been working on the future partial automation of cleanroom operations and more efficient wafer production. The Research, Engineering and Integration & Service divisions, which are arranged as satellites, are working on various focal points and in coordination with each other to implement the strategic goals of the research program. In 2023, a total of four new publicly funded projects, three internal strategic projects and, after 2022, another industrial transfer project were launched across all areas and working groups.

Zersägte Chips in einem Gelpack
Diced chips in a gelpack

Research

Three working groups are working on the development of new components and technologies. The aim of all working groups is to develop new integration techniques that can be implemented with the help of the currently available process infrastructure and a high degree of compatibility for 200 mm production. This includes further developments in the field of photonics, such as SiN-based PIC platforms and their monolithic integration into a SiGe-EPIC BEOL or the integration of externally provided InP chiplets for quasi-monolithic laser integration into the BEOL of a SiGe-EPIC technology. Developments in the field of Si photonics were continued in particular through the continuation of the DFG projects EPIC-Sense II and ULTRA II as well as in the new BMBF-funded CBQD project. In the latter project, IHP EPIC platforms with integrated laser sources are being developed to generate quantum-based random numbers. Another focus remains the development of new bonding technologies, such as aluminum-to-aluminum (Al2Al) wafer bonding on a high-vacuum bonding tool, which will be used as key processes in the field of SoC (system-on-chip) technologies and for chiplet integration in the future. One example of this is the developments in the BMBF project ESSENCE-6G, which aims to demonstrate a complex transceiver system and enables the compact integration of high-performance SiGe-BiCMOS (IHP) and highly scaled RF-CMOS (FDSOI from GlobalFoundries) technologies.

In addition, there are developments in large joint projects that have been continued as part of the FMD consortium. These include the GreenICT project, in which two technological goals of the project are being pursued in addition to the activities in the area of system development, which is being worked on by the Communication and Embedded System Architectures research program. The first is the comparison and evaluation of hybrid integration platforms compared to monolithic approaches. For this purpose, the process techniques of Al2Al wafer bonding will be further optimized, used in test runs and their potential for saving resources vs. the performance of the technology evaluated. In addition, new

dings weiter optimiert, an Testdurchläufen eingesetzt und deren Potential zum Einstauen von Ressourcen vs. Leistungsfähigkeit der Technologie bewertet. Außerdem werden neue Verfahren der Rapid-Thermal-Oxidation (RTO) als Einzelwaferprozesse und deren Einsatz in CMOS-Umgebungen bewertet, da dies insbesondere für kleine bis mittlere Stückzahlen in der Waferfertigung eine ressourcenschonendere Alternative sein kann. Als weitere Projektaktivität ist das FMD-QNC-Vorhaben zu nennen, welches wiederum vom BMBF gefördert wird. Das Projekt wird ebenfalls aus dem Bereich Research und in enger Zusammenarbeit mit dem Bereich Engineering, aufgrund von drei Großinvestitionen, bearbeitet. Die komplexen Aufgabenstellungen des FMD-QNC-Projektes sind für das IHP noch vielfältiger, denn neben den Investitionen und der Leitung der Forschungs- und Pilotlinie Q5, zählen auch Entwicklungen einer open-PDK-Plattform und die Etablierung der Mikroelektronikakademie MEA zu den Hauptaufgaben des IHP. Zu diesen Aktivitäten zählt auch das vom VDI geführte open-130G2-Projekt, welches 2023 gestartet wurde. Weiterhin ist der Forschungsbereich leitender Projektpartner im Velektronik-Projekt und koordiniert die institutsübergreifende Fertigungsplattform (Säule F) und ist auch im Lenkungskreis aktiv.

Weiterer Schwerpunkt sind Sensorbauelemente und Technologien. Das im April 2023 gestartete HyPhoX-Projekt wird als IHP-StartUp in einem EXIST-Projekt an der TH Wildau fortgesetzt. Hierbei wird weiterhin eng mit dem IHP zusammengearbeitet und die gute Laborausstattung für biochemische Analysen an der TH-Wildau genutzt. Als besonderer Erfolg konnte das HyPhoX-Team des IHP und der TH Wildau den Berlin-Brandenburger Innovationspreis 2023 gewinnen. Im September 2023 wurde zudem das OASYS-Projekt, u. a. mit der BTU Cottbus-Senftenberg und dem Fraunhofer IPMS, gestartet. Auch hier wird es schwerpunktmäßig um die Entwicklung optoakustischer Sensoren gehen.



rapid thermal oxidation (RTO) processes are being evaluated as single wafer processes and their use in CMOS environments, as this can be a more resource-efficient alternative, especially for small to medium quantities in wafer production. Another project activity is the FMD-QNC project, which is also funded by the BMBF. The project is being carried out by the Research division and in close cooperation with the Engineering division due to three major investments. The complex tasks of the FMD-QNC project are even more diverse for the IHP, because in addition to the investments and the management of the Q5 research and pilot line, the main tasks of the IHP also include the development of an open PDK platform and the establishment of the Microelectronics Academy MEA. These activities also include the VDI-led open-130G2 project, which was launched in 2023. Furthermore, the research division is the leading project partner in the Velektronik project and coordinates the cross-institute manufacturing platform (pillar F) and is active in the steering committee.

Another focus is on sensor components and technologies. The HyPhoX project, which was launched in April 2023, will be continued as an IHP StartUp in an EXIST project at TH Wildau. It will continue to work closely with the IHP and also utilize the excellent laboratory equipment for biochemical analyses at the TH Wildau. As a particular success, the HyPhoX team from IHP and TH Wildau won the Berlin-Brandenburg Innovation Award 2023. In September 2023, the OASYS project was also launched with BTU Cottbus and Fraunhofer IPMS, among others. This will also focus on the development of opto-acoustic sensors.

Engineering

Der Bereich Engineering umfasst alle Fähigkeiten, die durch Prozess-, Charakterisierungs- und Analyseverfahren die breite Unterstützung für alle Forschungsbereiche liefert. Hierzu zählen die Materialanalyse, Metrology, Offline-Diagnistik, Elektrische Charakterisierung, Hochfrequenzcharakterisierung und optoelektrische Charakterisierungen. Dabei werden insbesondere Entwicklungen und Evaluierungen von Bauelementen und deren Integration in Gesamttechnologien für strahlenbelastete Umgebungen,

Engineering

The Engineering division encompasses all capabilities that provide broad support for all areas of research through process, characterization and analysis methods. This includes material analysis, metrology, offline diagnostics, electrical characterization, high-frequency characterization and opto-electrical characterization. In particular, developments and evaluations of components and their integration into overall technologies for radiation-exposed environments, such as in the field of particle

wie beispielsweise im Bereich der Teilchenphysik, zur Entwicklung spezieller Detektorelektronik genutzt. Eine weitere Thematik ist der Aufbau einer auf Wafer-Level einsetz- und nutzbaren Kryo-Charakterisierung, allerdings verzögert sich die damit verbundene Proberinstallation. Die daraus gewonnenen Erkenntnisse sollen so in Projekte für neue Quantensysteme und für zukünftige Quantencomputing-Anwendungen genutzt werden. Dies ist notwendig, da viele der aktuellen Qubit-Ansätze nur bei Temperaturen unterhalb von 4 K funktionieren und eine elektrodynamische Manipulation durch ein entsprechendes Hochfrequenzsignal, die durch entsprechende Tieftemperatur-Elektronik bereitgestellt wird, gegeben sein muss. Dafür muss die Elektronik auch bei diesen geringen Temperaturen charakterisiert, modelliert und funktionsfähig und durch ein sogenanntes Prozess-Design-Kit abgebildet sein. Ein weiterer Bereich, in welchem diese Fähigkeiten Anwendung finden, sind die Qubit-Technologien auf Basis von SiGe-Substraten. Weitere dedizierte Prozessentwicklungen sind ALD-basierte Verfahren, u. a. für widerstandsbasierte Hafniumdioxidzellen (sogenannte memristive Zellen) in RRAM-Konfigurationen. Diese Entwicklungen sollen mittelfristig auch für die Verbesserung existierender HF-Bauelemente im FEOL eingesetzt werden. Diese Bauelemente werden bereits in verschiedenen Projekten genutzt, die so Anwendungen im Bereich hardwarebasierter Künstlicher Intelligenz (KI) und neuromorphen Computing ermöglichen. Der Bereich Engineering unterstützt zudem weiterhin die Integration von 2D-Materialien in 200-mm-Si-Technologien. Hier konnte ebenfalls in Kooperation mit den anderen Forschungsprogrammen die Projekte erfolgreich fortgesetzt werden.

Zusätzlich wurden durch die Installation eines neuen optoelektronischen Wafer-Probers neue Fähigkeiten für die Charakterisierung der PIC- und EPIC-Technologien geschaffen. Des Weiteren wurde das μ -Transfer-Printing stärker in die Integrationsabläufe eingebunden und erste Verfahren entwickelt, die ohne zusätzliche organische Adhäsionsschichten einen Druck von halbleiterbasierten Chiplets/Coupons auf dielektrische 8"-Wafersubstrate erlauben.

physics, are used to develop special detector electronics. Another topic is the development of a usable cryo-characterization system that can be used at wafer level – although the associated test installation has been delayed. The knowledge gained from this is to be used in projects for new quantum systems and for future quantum computing applications. This is necessary because many of the current qubit approaches only work at temperatures below 4 K and electrodynamic manipulation must be possible using a corresponding high-frequency signal provided by appropriate low-temperature electronics. For this purpose, the electronics must be characterized, modelled and functional even at these low temperatures and be represented by a so-called process design kit. Another area in which these capabilities are used is qubit technologies based on SiGe substrates. Further dedicated process developments include ALD-based processes for resistance-based hafnium dioxide cells (so-called memristive cells) in RRAM configurations. In the medium term, these developments will also be used to improve existing RF components in FEOL. These components are already being used in various projects, enabling applications in the field of hardware-based artificial intelligence (AI) and neuromorphic computing. The Engineering department also continues to support the integration of 2D materials in 200 mm Si technologies. Here too, projects were successfully continued in cooperation with the other research programs.

In addition, the installation of a new opto-electrical wafer prober has created new capabilities for the characterization of PIC and EPIC technologies. Furthermore, μ -transfer printing was integrated more closely into the integration processes and the first processes were developed that allow semiconductor-based chiplets/coupons to be printed on dielectric 8" wafer substrates, for example, without additional organic adhesion layers.

Elektrische Charakterisierung eines Multi-Projekt-Wafers
Electrical Charakterization of a Multi-Project-Wafer



Integration & Service

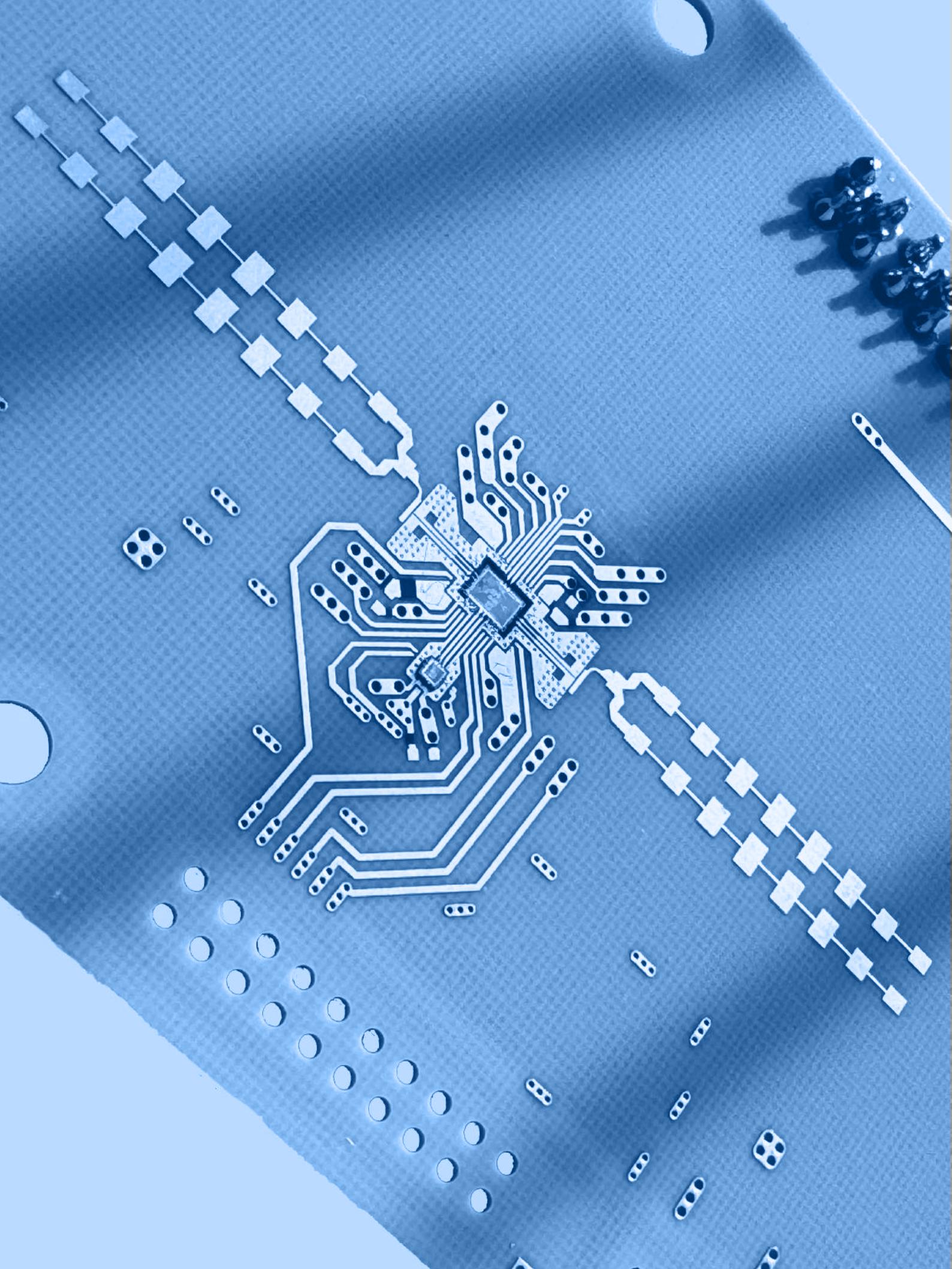
Kernaufgabe der Arbeitsgruppen Prozess-Integration und Research & Prototyping Service ist die Bereitstellung, Optimierung und Stabilisierung eines breiten Portfolios an Basistechnologien. Es ist weiterhin das Alleinstellungsmerkmal des IHP, im Vergleich zu anderen nationalen (z. B. Fraunhofer Gesellschaft) und internationalen (z. B. CEA-Leti & IMEC) Forschungseinrichtungen, die entwickelten Technologien als Plattformen in einem kontinuierlichen Forschungs- und Prototypenservice anzubieten und so den Partnern die Möglichkeit zu geben, sich eigene maßgeschneiderte Lösungen zu generieren. Dafür sind ein kontinuierlicher interner Transfer von Neuentwicklungen und die Pflege des existierenden Portfolios an Technologien notwendig. Aktuell sind dies die verschiedenen SiGe-BiCMOS-Plattformen sowie ausgewählte EPIC-Varianten. Das Team der Prozess-Integration arbeitet kontinuierlich an Verbesserungen dieser Basistechnologien. So wurden die Arbeiten für eine neue Generation der weltbesten SiGe-BiCMOS-Plattform im internen SG13G3-Projekt fortgesetzt und werden im vom Bund geförderten Projekt SICHER in eine qualifizierte Plattform überführt. Zusätzlich wurde ein internes Projekt zur Bewertung von EPIC-Technologien der nächsten Generation gestartet. All diese Technologieangebote verlangen eine professionelle Designplattform, die durch Research & Prototyping Service entwickelt, kontinuierlich verbessert und bereitgestellt werden. Speziell in diesem Bereich gibt es derzeit zahlreiche Aktivitäten und Projekte, die die Entwicklung von PDK-Umgebungen für cryogene Elektronik, z. B. für Anwendungen im Bereich von Quantentechnologien, zum Ziel hat. Letztlich geht es darum, für die existierenden Technologieplattformen Modelle zu entwickeln, die das Bauelementverhalten bei cryogenen Temperaturen unter 70 K beschreiben und so komplexe ASIC-Designs ermöglichen. Diese können dann insbesondere für Manipulations- und Ausleseschaltkreise für Quantencomputing genutzt werden. Ein zunehmend größer werdender Schwerpunkt sind die Arbeiten zu Open-Source Design Kit-Plattformen, die in verschiedenen Projekten entwickelt und eingesetzt werden.

Neben diesen Entwicklungs- und Forschungsaktivitäten konzentriert sich der Bereich Integration und Service auch auf die direkte Kooperation mit Halbleiterherstellern für großvolumige Produktion bis hin zum Technologietransfer. Die bestehende Kooperation mit X-FAB im Bereich der hybriden Technologiefertigung (130-nm-SiGe-BiCMOS vom IHP plus Cu-Verdrahtung von X-FAB) wurde weiter fortgesetzt und wird zukünftig auf die neue G3-Plattform erweitert. In 2023 ist es zudem gelungen, den Transfer fortschrittlichster SiGe-BiCMOS-Plattformen für renommierte Industrieunternehmen fortzusetzen. Mit den genannten Projekten und Aktivitäten verfolgt das IHP weiterhin den klaren Auftrag, anwendungsorientierte und hochleistungsfähige Mikroelektroniktechnologien in einem sehr kurzen time-to-market-Modell Partnern aus akademischer Forschung und Industrie anzubieten.

Integration & Service

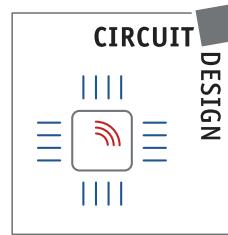
The main task of this area and the allocated groups Process Integration and Research & Prototyping Service working groups is to provide, optimize and stabilize a broad portfolio of basic technologies. IHP's unique selling point compared to other national (e.g. Fraunhofer Society) and international (e.g. CEA-Leti & IMEC) research institutions is that it offers the developed technologies as platforms in a continuous research and prototyping service, thus giving partners the opportunity to generate their own customized solutions. This requires a continuous internal transfer of new developments and the maintenance of the existing portfolio of technologies. Currently, these are the various SiGe BiCMOS platforms and selected EPIC variants. The process integration team is continuously working on improvements to these basic technologies. For example, work on a new generation of the world's best SiGe-BiCMOS platform was continued in the internal SG13G3 project and will be transferred to a qualified platform in the federally funded SICHER project. In addition, an internal project has been launched to evaluate next-generation non EPIC technologies. All of these technology offerings require a professional design platform that is developed, continuously improved and provided by the Research & Prototyping Service. In this area in particular, there are currently numerous activities and projects aimed at developing PDK environments for cryogenic electronics, e.g. for applications in the field of quantum technologies. Ultimately, the aim is to develop models for the existing technology platforms that describe the component behavior at cryogenic temperatures below 70 K and thus enable complex ASIC designs. These can then be used in particular for manipulation and readout circuits for quantum computing. An increasingly important focus is the work on open-source Design Kit platforms, which are being developed and used in various projects.

In addition to these development and research activities, the Integration and Service division also concentrates on direct cooperation with semiconductor manufacturers for high-volume production through technology transfer. The existing cooperation with X-FAB in the area of hybrid technology production (130 nm SiGe BiCMOS from IHP plus Cu wiring from X-FAB) was continued and extended to the new G3 platform in the future. In 2023, the transfer of the most advanced SiGe-BiCMOS platforms for renowned industrial companies was also continued. With the aforementioned projects and activities, IHP continues to pursue its clear mission of offering application-oriented and high-performance microelectronics technologies to partners from academic research and industry in a very short time-to-market model.



Hochfrequenz-Schaltungen

RF-Circuits



Im Forschungsprogramm Hochfrequenzschaltungen werden integrierte Mikrowellen- und Millimeterwellenschaltungen, Breitband-Mischsignal-Schaltungen sowie Schaltungen mit hoher Energieeffizienz für die Kommunikation und die Sensorik entworfen und realisiert.

Millimeterwellen- und THz-Sensorschaltungen

In diesem Bereich des HF-Schaltkreisprogramms werden integrierte Schaltungen und Sub-THz entwickelt. Besonderes Augenmerk wird auf die Entwicklung von Chipsets für Radarsensoren, Frequenzerzeugungseinheiten und Biosensoren gelegt. Die Design- und Entwicklungsaktivitäten erstrecken sich auf Schaltkreise, die im Bereich von 24 GHz bis über 540 GHz arbeiten und ein breites Spektrum an Anwendungen abdecken, darunter industrielle, medizinische und bildgebende Bereiche. Die Aktivitäten im Sub-THz-Bereich konzentrieren sich hauptsächlich auf die Gaspektroskopie und die Ferncharakterisierung von Materialien. Der Hochfrequenzbetrieb und die hohe Leistung werden durch den Einsatz der neuesten hauseigenen SiGe-BiCMOS-Prozesse mit zusätzlichen Modulen ermöglicht. In jüngster Zeit wird auch das Design von Schaltkreisen in hochmodernen CMOS-Technologien erforscht, um den Anwendungsbereich des Programms zu erweitern.

In der Mikrowellentechnologie und beim Entwurf integrierter HF-Schaltungen werden weiterhin besondere Anstrengungen unternommen, um höchst energieeffiziente mm-Wellen- und Sub-THz-Schaltungen und -Systeme zu ermöglichen. In diesem Zusammenhang wurde ein universeller 24-GHz-Leistungsverstärker mit lokaler Rückseitenätzung charakterisiert, der eine Rekordleistungseffizienz aufweist. Außerdem wurde ein Ultra-Low-Power-Radar-Transceiver-Chipsatz für 60 GHz entwickelt, der mit einer niedrigen Versorgungsspannung für batteriebetriebene Module arbeitet. Die hier gesammelten Design- und Entwicklungserfahrungen werden erweitert, um Sensorchipsätze mit niedriger Spannung und niedrigem Stromverbrauch bei 120 GHz und 160 GHz sowie hocheffiziente Frequenzsynthesizerchips bei 30 GHz und 40 GHz zur Unterstützung der Sensoren zu erforschen, die alle auf den neuesten Entwicklungen der IHP-Technologie basieren.

Die Erfolge der zuvor demonstrierten 60-GHz- und 256-GHz-Radarsensoren für medizinische und bildgebende Anwendungen ermutigen zur weiteren Entwicklung von hochskalierten MIMO-

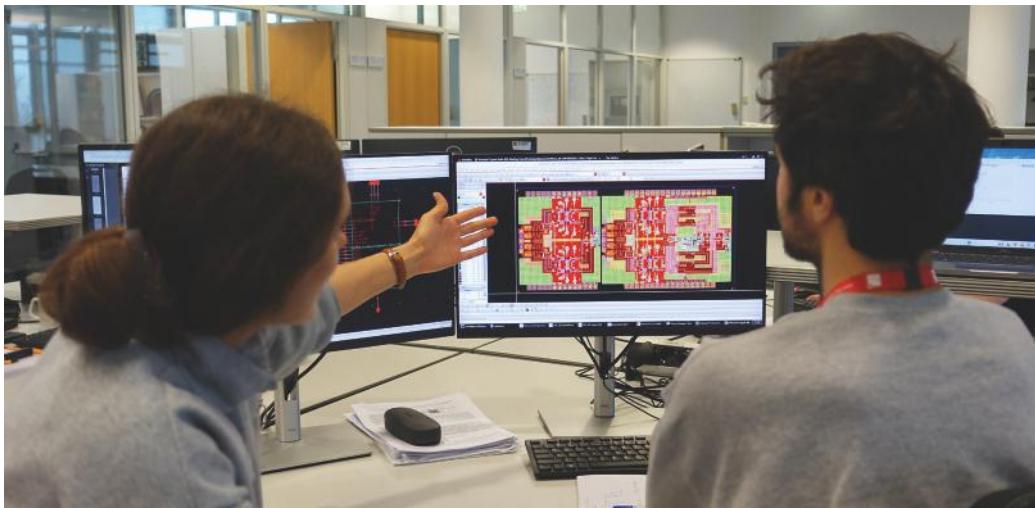
In the research program RF Circuits, integrated microwave- and millimeter-wave circuits, broadband mixed-signal circuits, and circuits with high energy efficiency for communication and sensing applications are designed and realized.

Millimeter-Wave & THz Sensor Circuits

In this branch of the RF Circuits program, the key activity of millimeter-wave and sub-THz integrated circuit design is pursued. Special attention is given to chipset development for radar sensors, frequency generation units, and biosensors. The design and development activities here span circuits operating from 24 GHz up to beyond 540 GHz covering a wide range of applications including industrial, medical, and imaging fields. The activities in the sub-THz regime are primarily focused on gas spectroscopy and remote material characterization. The high frequency operation and high performance are enabled by leveraging the latest in-house SiGe BiCMOS processes with additional modules. More recently, circuit design in deeply-scaled state of the art CMOS technologies is being explored to broaden the scope of the program.

The microwave technology and RF integrated circuit design communities continue to dedicate special effort in enabling highly energy-efficient mm-wave and sub-THz circuits and systems. In this context, a general purpose 24 GHz power amplifier using local back-side etching was characterized with record-high power-added efficiency. In addition, an ultra-low-power radar transceiver chipset at 60 GHz was developed to operate with low voltage supply for battery operated modules. The design and development experience gained here is being extended to investigate low-voltage and low-power sensor chipsets at 120 GHz and 160 GHz, and highly efficient frequency synthesizer chips at 30 GHz and 40 GHz to facilitate the sensors, all utilizing the most advanced IHP technology developments.

The successes of the previously demonstrated 60 GHz and 256 GHz radar sensors for medical and imaging applications encourage the further development of highly-scaled multiple-input multiple-output (MIMO) systems. Therefore, the LO-scalable radar architecture is being adopted for the newest transceivers up to 300 GHz. To this end, high frequency linear antenna array design techniques on-board and on-chip with local back-side etching are considered



Systemen (Multiple-Input Multiple-Output). Deshalb wird die LO-skalierbare Radararchitektur für die neuesten Transceiver bis 300 GHz übernommen. Zu diesem Zweck werden lineare Hochfrequenz-Antennengruppen auf dem Chip und auf der Rückseite geätzt, um neue Demonstratoren mit Mehrwert zu entwickeln. Eine besonders interessante Nutzung des Chipsatz-Portfolios mit verschiedenen Betriebsfrequenzen und unterschiedlichen Fähigkeiten ist die Realisierung von Multiband- und Multimode-Sensoren.

Eine neue Chance für die Entwicklung von Millimeterwellen-Sensorschaltungen ist die Erweiterung der Datenübertragungsmöglichkeiten für integrierte Sensorik und Kommunikation. Dieser Aspekt wird in dem aktuellen Programm zur Entwicklung von D- und J-Band-Chipsätzen für die Datenübertragung zwischen Sensorknoten sorgfältig berücksichtigt. Besonderes Augenmerk liegt dabei auf dem Aspekt der Ausfallsicherheit und der eingebauten Selbsttestfunktionen, die die Betriebsbedingungen berücksichtigen. Ein modularer Phased-Array-Empfänger- und -Sender-Chipsatz mit On-Chip-Antennen bei 240 GHz wurde bereits in einer drahtlosen Verbindung demonstriert. Die Bemühungen werden fortgesetzt, um eine äußerst robuste Hochgeschwindigkeits-Datenübertragung mit On-Chip-Schaltungen zur Mismatch-Kalibrierung zu ermöglichen.

Kommunikationsschaltungen für hohe Datenraten

Im Rahmen des Forschungsbereiches High Data-Rate communication Circuits werden Breitbandschaltungen für die extrem schnelle optische und drahtlose Datenkommunikation entwickelt. Die ultraschnellen SiGe-IHP-Technologien mit ihren rekordverdächtigen Betriebsfrequenzen sind der Schlüssel für die Entwicklung von Schaltungen im Sub-THz-Bereich, die drahtlose Kommunikationsverbindungen mit Geschwindigkeiten von bis zu Hunderten von Gigabit pro Sekunde ermöglichen. Darüber hinaus bietet die innovative monolithische Integration elektronischer und photonischer Komponenten, die durch die am IHP entwickelte EPIC-Tech-

Arbeit an einem Layout von einem integrierten Schaltkreis
Work on a layout of an integrated circuit

for building new demonstrators with added-value. A particularly interesting exploitation of the chipset portfolio with different operating frequencies and various capabilities is the realization of multi-band and multi-mode sensors.

A new opportunity for the millimeter-wave sensor circuit development is expanding the data transfer capabilities for integrated sensing and communication. This aspect is carefully addressed by the current program to design D- and J- band chipsets for allowing data transmission between sensing nodes. Here, special attention is given to the resiliency aspect and built-in-self-test capabilities which take the operation conditions into account. A modular phased array receiver and transmitter chipset with on-chip antennas at 240 GHz was already demonstrated within a wireless link. The efforts are continuing to enable a highly resilient high-speed data transmission with on-chip mismatch calibration circuits.

High Data-Rate Communication Circuits

Within the research area High Data-Rate Communication Circuits, broadband circuits enabling extremely high-speed optical and wireless data communications are developed. The ultra-fast SiGe IHP technologies, featuring record operating frequencies, are key enablers for the development of sub-THz circuits devoted to the realization of wireless communication links supporting speeds up to hundreds of Gigabits per second. Furthermore, the innovative monolithic integration of electronic and photonic components offered by the EPIC technology developed at IHP offers unique possibilities towards the elimination of electric parasitics of the

nologie ermöglicht wird, einzigartige Möglichkeiten zur Eliminierung parasitärer elektrischer Störungen in den Modulgehäusen, die für Systeme, die Hochfrequenzsignale verarbeiten, nachteilig sind.

Die Entwicklung von Funk-Frontends für verschiedene Frequenzen hat erhebliche Fortschritte gemacht. Zusätzlich, zu den Entwicklungen von Phased Arrays in verschiedenen Frequenzbändern (Ka-Band, V-Band, D-Band, J-Band, 300-GHz-Band), wurden neue Forschungsgebiete erschlossen. Die Erforschung verschiedener Methoden zur Verschachtelung mehrerer schmalbandiger Datenkanäle in der Frequenz oder in der Zeit ist im Gange. Diese Bemühungen zielen darauf ab, die Bandbreite von Datenwählern und die Bandbreite von Funk-Frontends durch die Aggregation mehrerer Datenkanäle im analogen Bereich anzugeleichen. Außerdem wurden die Auswirkungen von Strahlung auf Hochfrequenzschaltungen analysiert, insbesondere im Ka-Band, mit dem langfristigen Ziel, einen strahlungsresistenten Designflow zu entwickeln, der für die Entwicklung von Kommunikationsschaltungen für Satellitenanwendungen von großer Bedeutung ist.

Die Forschung im Bereich der optoelektronischen Schaltungen, wie Transimpedanzverstärker und optische Modulatortreiber, wurde sowohl mit der "rein elektrischen" als auch mit der EPIC-Technologie fortgesetzt. Insbesondere wurden vollständig integrierte optoelektronische Sender und Empfänger in der SG25H5-EPIC-Technologie mit einer Photodiode und einem TIA auf der Empfängerseite und einem segmentierten Treiber, der einen Mach-Zehnder-Modulator auf der Senderseite ansteuert, demonstriert, wobei Geschwindigkeiten erreicht wurden, die zu einer Datenverbindung mit 40 Gbit/s führen würden. Eine weitere Forschungsrichtung besteht in der Entwicklung einer vollintegrierten drahtlosen Brücke, die das Potential der EPIC-Technologie voll ausschöpft und auf einem einzigen Chip sowohl optoelektronische als auch drahtlose Hochgeschwindigkeitskommunikationssysteme vereint.

4 Kanal Phased Array TRx
4 channel phased array TRx

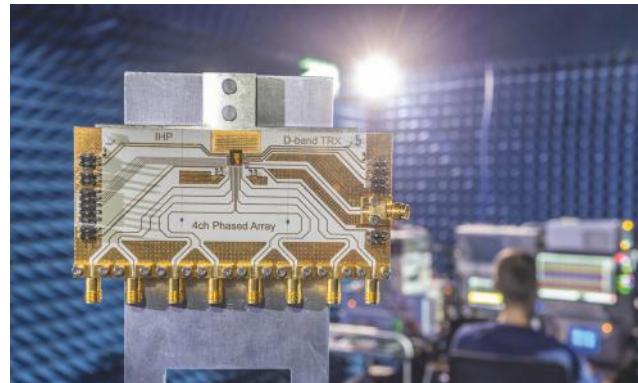
Energieeffiziente drahtlose und analoge Schaltungen

Die Energieeffizienz von HF- und Analog-Schaltungen wird in vielen Anwendungsbereichen immer wichtiger. Neben den allseits bekannten mobilen und drahtlosen Kommunikationssystemen, beispielsweise drahtlose Sensornetzwerke im Internet der Dinge, rücken auch Raumfahrt- und Tieftemperaturanwendungen weiter in den Fokus dieser Arbeitsgruppe. Auch hier ist die Energieeffizienz der HF- und Analog-Schaltungen essentiell und erfordert

module packages, detrimental for systems processing very high frequency signals.

The development of radio front-ends at different frequencies has progressed significantly. In addition to the developments of phased arrays at different frequency bands (Ka-band, V-band, D-band, J-band, 300GHz-band), new research areas have been initiated. The exploration of various methods for interleaving multiple narrow-band data channels in frequency or in time is in progress; this effort aims at aligning the bandwidth of data-converters and the bandwidth of radio frontends by aggregating multiple data channels in the analog domain. Additionally, the analysis of the effects of radiations on radio frequency circuits have been performed, especially at Ka-band, with the long-term goal of developing a radiation-hard design flow, of high importance in the design of communication circuits for satellite applications.

The research in the field of optoelectronic circuits as transimpedance amplifiers and optical modulator drivers continued using both the "only electrical" and the EPIC technologies. In particular, fully integrated optoelectronic transmitters and receivers in the SG25H5 EPIC technology, including a photodiode and a TIA on the receiver side and a segmented driver driving a Mach-Zehnder modulator on the transmitter side, have been demonstrated, achieving speeds which would result in a 40 Gbit/s data link. A further research direction consists of the development of a fully integrated wireless bridge, which fully exploits the potential of the EPIC technology joining on a single die both optoelectronic and wireless high-speed communication systems.



Energy-Efficient Wireless & Analog Circuits

Energy efficiency of radio frequency (RF) and analog circuits is becoming more and more important in many application fields. Besides well-known mobile and wireless communication systems, e.g. wireless sensor networks in the Internet of Things, other applications like space or deep temperature applications (4 K) move into the focus of the research group. These applications also require energy efficient RF and analog circuits and therefore demand

entsprechende Konzepte auf Schaltungs- und Systemebene, die die Trade-offs zwischen Performance, Zuverlässigkeit und Leistungsverbrauch adressieren. Die wissenschaftlichen Herausforderungen reichen von Designmethoden für effiziente, robuste und strahlungsharte Schaltungen bis hin zu einem intelligenten, anwendungsspezifischen Powermanagement.

Neben der Datenübertragung spielt auch die Abstands- oder Positionsbestimmung in vielen drahtlosen Netzwerken eine zunehmend wichtigere Rolle. Impulse-Radio-UWB-Schaltungen erlauben in diesem Feld eine besonders gute Ortsauflösung bei hohen Aktualisierungsraten, wodurch sie hier wieder an Bedeutung gewinnen. Zur Demonstration der zentimetergenauen 3D-Lokalisierung wurde eine Landeplattform für Quadrocopter-Flugdronen entwickelt.

Ein neues Anwendungsfeld sind HF-Schaltungen, die bei extrem tiefen Temperaturen (beispielsweise 4 Kelvin) agieren sollen. Die Eigenerwärmung der Schaltungen ist hier das kritische Problem, welches durch den Einsatz entsprechender Kühlleistung kompensiert werden muss. Aktuell werden HF-Schaltungen für die Ansteuerung von Qubits in zukünftigen Quanten-Computing-Systemen entwickelt, die einen höchstmöglichen Integrationsgrad und gleichzeitig geringstmögliche Verlustleistung aufweisen sollen.

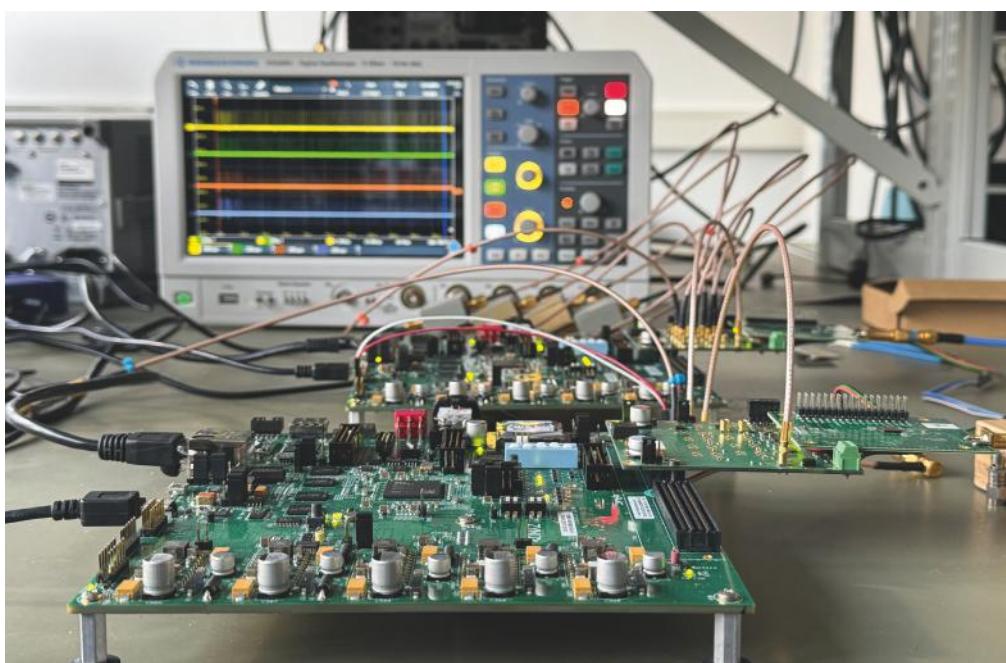
Auch in HF-Schaltungen für Raumfahrtanwendungen ist die Energieeffizienz ein essentieller Parameter. Darüber hinaus ist die Strahlungsfestigkeit sowie der Umgang mit ungewollten transienten Effekten im Analog- bzw. HF-Bereich ein wichtiges Betätigungs-feld der Arbeitsgruppe. Es werden Methoden zur Simulation und Bewertung von Transienten- und Langzeiteffekten entwickelt und Schaltungstechniken zur Minimierung der Auswirkungen solcher Effekte auf die Gesamtparformance untersucht. Mit Untersuchun-gen zur Strahlungsfestigkeit an Testschaltungen sollen allgemeine Designstrategien überprüft und etabliert werden.

appropriate concepts on the circuit and system level, which address tradeoffs between performance, reliability and power dissipation. Scientific challenges are seen in terms of design methodology for efficient, robust and radiation-hard circuits as well as for intelligent and application specific power management.

Besides data transmission the determination of distances and positions of members in wireless networks become more and more important. In this field, Impulse-Radio UWB circuits allow very good spatial precision while having high update rates, whereby they gain importance again. A platform for automated landing of quadro copter drones was developed in order to demonstrate 3D-localization with centimeter accuracy.

A new application field for the research group are RF circuits dedicated to operation at very low temperatures (e.g. 4 Kelvin). The self-heating of the circuits is the critical issue, which imposes the application of corresponding cooling power for compensation. Currently, RF circuits will be developed to control Qubits in future quantum computing systems. The development aims for highest integration level while achieving lowest DC power dissipation.

The energy efficiency is an essential parameter for RF circuits in Space applications too. In addition, the hardness against cosmic radiation in terms of transient and long-term effects is an impor-tant field of activities of the research group. Methods to simulate and assess these kinds of effects will be developed as well as cir-cuit design techniques to overcome unwanted radiation issues. Established mitigation strategies shall be verified by correspond-ing test circuits and measurement campaigns.



Messprozess
Wake-up-Funksystem
Mesurement process of a
wake-up radio system

AD/DA-Konverter und Hochgeschwindigkeits-Logikschaltungen

Die Forschungsschwerpunkte der Gruppe liegen im Schaltungsdesign, in der Forschung und Entwicklung von Analog-Digital-(ADC) und Digital-Analog-Wandler- (DAC) ICs sowie im Bereich von neuromorphen Computerarchitekturen.

Die Verfügbarkeit einer schnellen 130-nm-SiGe-BiCMOS-IHP-Technologie treibt die Forschung zur Erhöhung der maximalen Abtastrate und Bandbreite von ADC- und DAC-ICs voran. Derzeit konzentriert sich die Arbeit auf die Entwicklung eines 80 GS/s ADC Front-End ICs mit einer Frequenzbandbreite von mehr als 50 GHz. Eine weitere Aktivität zielt darauf ab, eine energieeffiziente 70-GS/s-DAC-IC-Architektur zu entwerfen und zu optimieren. Die ersten ASICs sind erfolgreich entwickelt und hergestellt worden. Ziel ist es, ADC- und DAC-Schaltungen mit bestehenden IHP-Funk-Transceivern auf demselben Chip zu integrieren.

Ein weiterer Forschungsschwerpunkt der Gruppe sind auf RRAM-Technologien basierende künstliche neuronale Netzwerke (ANNs). Ein Memristor oder programmierbarer Widerstand (RRAM) ist ein Kernelement für den Aufbau einer resistiven RAM-Array-Schaltung. Dieses Element wurde am IHP entwickelt und als Modul in die kommerziell erhältliche IHP-SG13S-Technologie integriert. Basierend auf RRAM-Arrays ist es möglich, eine energieeffiziente Vektor-Matrix-Multiplikation zu realisieren, die die Schlüsselkomponente für die Realisierung der ANNs ist. Das Forschungsziel besteht darin, einen äußerst energieeffizienten Betrieb einer Vektor-Matrix-Multiplikationseinheit zu erreichen. Zu diesem Zweck werden verschiedene Ansätze im analogen Bereich untersucht, darunter RRAM und kapazitive Arrays, um die Matrizen der synaptischen Gewichte zu realisieren. Die aktuelle Arbeit zielt auf die Herstellung und Charakterisierung eines kompletten 3-Layer ANN IC ab, der auf dem Ansatz der analogen Vektor-Matrix-Multiplikation basiert. Dieser Grundbaustein-IC wird es ermöglichen, ein komplexeres ANN zu bauen, indem viele dieser ICs auf einer Platine verbunden werden.

Data Converters & High-Speed Logic Circuits

The group's activities focus on circuit design, research and development of analog-to-digital (ADC) and digital-to-analog converter (DAC) ICs, and neuromorphic computing.

The availability of the fast in-house 130 nm SiGe BiCMOS technology naturally drives research to increase the maximum sampling rate and bandwidth of ADC and DAC ICs. Currently, the design work focuses on the development of an 80 GS/s ADC front-end IC covering a frequency bandwidth of more than 50 GHz. Another activity aims to design and optimize an energy-efficient 70 GS/s DAC IC architecture. The first ASICs have been successfully developed and fabricated. The second branch of research focuses on the integration of high-speed ADC and DAC circuits with existing IHP radio transceivers on the same chip.

Another research focus of the group is artificial neural networks (ANNs) based on RRAM technologies. A memristor device, or programmable resistor, is the basic element for building a resistive RAM array circuit. This element has been developed and integrated as a module into a commercially available IHP SG13S technology. Based on RRAM arrays, it is possible to realize low-power vector matrix multiplication, which is the key component for the realization of ANNs. The research objective is to achieve a highly energy-efficient operation of a vector matrix multiplication unit. For this purpose different approaches in the analog domain including RRAM as well as capacitive arrays to realize the matrices of synaptic weights were explored. The current work aims at the fabrication and characterization of a complete 3-layer artificial neural network IC based on the analog vector matrix multiplication approach. This basic IC will enable building a more complex ANN by connecting many of these ICs on the host board.



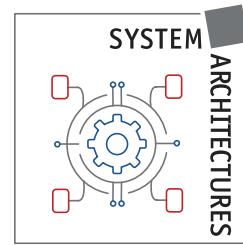
Der Doktorand Max Uhlmann präsentiert den RRAM-Programmier-Chip am Tag der offenen Tür

PhD student Max Uhlmann presents the RRAM programming chip at the door open day



Kommunikations- und eingebettete Systemarchitekturen

Communication and Embedded System Architectures



Um den vertikalen Ansatz des IHP zu unterstützen, bezieht sich eine der Schlüsselrollen auf Systemarchitekturen der Kommunikation und allgemein auf eingebettete Systeme. Die Abteilung System Architectures ist in vier Arbeitsgruppen organisiert, die sich mit drahtlosen Breitbandkommunikationssystemen, Entwurfs- und Testmethoden, Hardware Security sowie fehlertolerantem Computing befassen. Zwei der vier Arbeitsgruppen betreiben parallel Joint Labs mit Universitäten aus Brandenburg und Berlin. In 2023 wurde von den Wissenschaftlern der Arbeitsgruppen an insgesamt 26 extern finanzierten Projekten gearbeitet.

Zu den strategischen Aktivitäten der Abteilung im Allgemeinen gehörten im Jahr 2023 die ersten Schritte in Richtung eines neuen strategischen Arbeitsgebietes für intelligente Edge-Systeme. In diesem Zusammenhang wurde eine abteilungsübergreifende Taskforce eingerichtet, die die Kohärenz innerhalb des IHP in diesem Bereich erhöhen soll. Darüber hinaus trug die Abteilung maßgeblich zur Open-Access-Ausrichtung des IHP bei, indem sie einige Inputs für das PDK (Process Design Kit) lieferte, neue Projekte etablierte und umfangreiche Kooperationen mit führenden internationalen Institutionen durchführte. Ein wichtiger Bereich der Abteilung ist auch der starke Fokus auf die Forschung und Entwicklung von 6G-Systemen, wobei die Entwicklung von End-to-End-D-Band-Transceichern eine zentrale Rolle spielt. Als Ergebnis wurde in 2023 ein funktionsfähiges MAC-Prozessor-IP entwickelt und mehrere wichtige Schritte in Richtung eines funktionsfähigen Basisbandprozessors im FPGA erreicht. Schließlich kann die IHP-Technologie aufgrund von Skalierungsbeschränkungen nicht die Plattform für die Implementierung komplexer digitaler Systeme bieten. Daher wird das entsprechende Umsetzungsziel für komplexe Systeme auf die skalierten Technologien verlagert und erste ICs in 22-nm-Technologie sind in Vorbereitung.

Drahtlose Breitbandkommunikation

Im Zuge der Forschung und Entwicklung zu Mobilfunksystemen der 6. Generation (6G) sind die Erhöhung der spektralen Übertragungseffizienz und die Nutzung weiterer Spektralbereiche, z. B. im Millimeterwellen-Band und im D-Band (~ 140 GHz) notwendig. Insbesondere sind Strahlformung und MIMO-Techniken im Fokus unserer Forschung und Entwicklung. Strahlformung (Beamfor-

To support the vertical approach of IHP, one of the key roles is related to system architectures of communication and in general of embedded systems. The System Architectures Department is organized into four working groups dealing with wireless broadband communication systems, design and test methods, fault-tolerant computing and hardware security. Two of the four working groups run Joint Labs with universities from Brandenburg and Berlin. In 2023, the scientists in the working groups worked on a total of 26 externally funded projects.

The department's strategic activities in general in 2023 included in general the first steps towards a new strategic area of work for intelligent edge systems. In this context an interdepartmental taskforce was established which should increase the coherence within the IHP in this domain. Moreover, the department strongly contributed to the open-access orientation of IHP, providing inputs to the PDK (Process Design Kit), establishing new projects and carrying out extensive collaborations with leading international institutions. One of the important fields for the department is also the strong focus on 6G-System research and development, where the development of end-to-end D-band transceiver plays a central role. As a result in last year, a functional MAC processor IP was developed and several important steps achieved towards a functional baseband processor in FPGA. Finally, the IHP technology, due to scaling limitations, cannot provide the platform for the implementation of complex digital systems. Therefore, the corresponding implementation target for complex systems is moved to the scaled technologies and first ICs in 22 nm technology are in preparation.

Wireless Broadband Communication

For the development of the 6th Generation of Mobile Communication Systems (6G), the increase in the spectral transmission efficiency and the use of higher spectral ranges, e.g. in the millimetre wave band and in the D band (~ 140 GHz), is necessary. Beamforming and MIMO techniques are in the focus of our research and development activities. Beamforming allows greater ranges for



Einstellung der Messtechnik in der Antennenmesskammer
Measurement Equipment set-up in an anechoic chamber

ming) erlaubt größere Reichweiten für drahtlose Kommunikation und die Verringerung von Interferenz- und Abschattungseffekten. Weiterhin wird die Belastung der Umwelt durch elektromagnetische Wellen verringert und die Energieeffizienz steigt. Die in der Gruppe Drahtlose Breitbandkommunikation seit langer Zeit laufenden Arbeiten zur Lokalisierung mittels drahtloser Kommunikationssysteme bilden eine exzellente Grundlage für den neuen Themenkomplex Joint-Communication and Sensing (JCAS). Diese Techniken werden unter anderem zur Realisierung von 6G-Netzen weiterentwickelt und eingesetzt. In diesem Zusammenhang wird JCAS zunehmend auch als sensortechnische Grundlage für Digital Twin Technologie eingesetzt.

Gemeinsam mit der Universität Belgrad wird darüber hinaus seit Anfang 2023, im Rahmen eines gemeinsamen DAAD-Projektes, die Nutzung von Orbital Angular Momentum- (OAM) Wellen zum Zwecke des räumlichen Multiplexing untersucht. Eine gemeinsame Veröffentlichung konnte dazu auf der Photonica 2023 platziert werden.

Basierend auf Ergebnissen von großen Gemeinschaftsprojekten im Rahmen der europäischen 5G Public Privat Partnership (5GPPP) sowie der Smart Networks and Services Joint Undertaking (SNS JU) wurden einige große nationale Projekte zur Entwicklung von 6G weiter vorangetrieben. Dazu zählt u. a. das Projekt 6G-CAMPUS, welches zum Ziel hat, 6G-Technologie kosteneffizient für Campus-Netze zu entwickeln und zu konfigurieren. Vom IHP werden dabei insbesondere Beiträge zum Themenkomplex Joint Communication and Sensing (JCAS) geleistet. Erste vorbereitende Arbeiten zum Demonstratoraufbau bei einem Industrie-Partner wurden erfolgreich durchgeführt. Mit dem Demonstrator sollen in einer Industrienumgebung der Zustand von Maschinen, Fahrzeugen und Personen durch die sensorischen Funktionen der Mobilfunktechnik überwacht und gesteuert werden.

wireless communication and the reduction of interference and shadowing effects. Furthermore, the environmental pollution by electromagnetic waves is reduced and the energy efficiency increases. The long-standing work on localization using wireless communications systems forms an ideal basis for the new topic of Joint Communication and Sensing (JCAS). These technologies are required and used for future 6G networks. Thereby JCAS is considered a key sensor technology for the realization of digital twins.

Using the propagation modes of Orbital Angular Momentum (OAM) is in the focus of a joint DAAD-project together with the University in Belgrade. The cooperation in this project led to a high-quality joint publication on using OAM for spatial multiplexing at the Photonica 2023.

Based on the results of large projects in the framework of the 5G Public Privat Partnership (5G-PPP) and the Smart Networks and Services Joint Undertaking (SNS-JU), several national projects on the development of 6G-Technology and components were continued and yielded first results. One of those is 6G-CAMPUS, in which the consortium aims to develop and customize cost-efficient technology and components for 6G Campus networks. The main contribution of IHP is the application of Joint Communication and Sensing (JCAS) functionality for monitoring and controlling the status of machines, humans and vehicles in an industrial environment. First demonstrations were successfully performed at the venue of an industry partner.

The BMBF-funded project GreenICT was continued in 2023. In the project IHP strives to enhance the operation and availability of key infrastructures such as the anechoic chamber and the 5G-Testbed. The goal is to enable external customers from industry to perform own measurements and benefit from the research experience of IHP. One achievement is the equipment of the anechoic chamber

In dem Projekt GreenICT werden Infrastrukturkomponenten am IHP weiterentwickelt und für die Nutzung durch Industriepartner ertüchtigt. Dazu werden die Antennenmesskammer ausgebaut sowie das 5G/6G-Testbed erweitert. Im Jahr 2023 wurde neue Technik zur messtechnischen Erfassung des Energieverbrauches von Komponenten installiert und in Betrieb genommen. Darüber hinaus wurden zusätzlich Komponenten für Messungen im D-Band beschafft und installiert.

Mit einer abschließenden Demonstration von Millimeterwellen-Kommunikationslösungen, welche in einer S-Bahn in Berlin installiert wurden, ist das Projekt 5G-VICTORI erfolgreich zu Ende gekommen. Damit bestehen sehr gute Voraussetzungen für zukünftige Projekte mit ähnlich zusammengesetzten Konsortien im Rahmen der SNS-JU. In diesem Kontext wurde das EU-Projekt 6G-SENSES 2023 bewilligt. Das Projekt startet am 01.01.2024.

Im Rahmen des von Dr. Lopacinski eingeworbenen Emmy-Noether-Projektes (DFG) werden u. a. neue Modulationsverfahren, wie OTFS, untersucht und entwickelt. Die erste Veröffentlichung zu diesem Thema erschien 2023. Um seine Karriere im akademischen Bereich zu unterstützen, bietet Dr. Lopacinski auch im Wintersemester 2023/24 eine Lehrveranstaltung am Institut für Informatik der Humboldt-Universität zu Berlin an. In die Lehrveranstaltung fließen direkt aktuelle Ergebnisse aus seinem Forschungsprojekt ein.

Auf der gemeinsamen Veranstaltung der 6G-Plattform in Berlin im Sommer 2023 wurden erste wesentliche Ergebnisse der beiden großen BMBF-Projekte 6G-RIC und Open6GHub demonstriert. Dazu zählt auch ein am IHP entwickeltes, KI-basiertes System zur Gestenerkennung aus Sensing-Daten.

Am Joint Lab mit der HU Berlin wurden 2023 die Arbeiten zur Optimierung von 5G-Netzen hinsichtlich Energieverbrauch und Zuverlässigkeit im Projekt 5G-REMOTE weitergeführt, darauf basierend ist die erste Veröffentlichung entstanden. Darüber hinaus ist gemeinsam mit der iris GmbH das Projekt SynfutoP zur Erhöhung der Sicherheit und Zuverlässigkeit von 3D-Kameras begonnen worden.

Design & Testmethodik

Die Arbeitsgruppe Design & Testmethodik bearbeitet Themenfelder in den Bereichen neue Designmethoden für zuverlässige Schaltungen sowie Testmethodik am Chip bzw. Wafer. Neue Anforderungen an Fehlertoleranz und Strahlenhärtigkeit führen zu innovativen Ansätzen im Schaltkreisdesign, um integrierte Schaltungen in Weltraumanwendungen einzusetzen zu können.

Eine wichtige Aktivität der Gruppe umfasst die Entwicklung neuartiger strahlungsharter (rad-hard) IPs und ASICs. Diese sind aus Forschungssicht interessant und wichtig, dürften aber auch zu neuen IP-Blöcken im IHP-IP-Portfolio führen. In diesem Zusammenhang waren im Jahr 2023 mehrere Projekte aktiv. Im EU-Projekt COCHISA bezog sich der Hauptbeitrag der Abteilung auf die Imple-

mentation mit measurement components to evaluate the energy consumption of the components subjected to testing.

Within the EU project 5G-Victory, together with project partner Deutsche Bahn, a demonstration of communication links between trains and railway infrastructure was conducted in Berlin. For the final project demo, one S-Bahn train was equipped with mmWave nodes. Then, its connectivity to the stationary infrastructure at the station Berlin Schöneiche was verified and analyzed. The successful completion of a number of EU-projects formed the basis for new project proposals with key partners. This resulted in the granting of the new project 6G-SENSES in 2023 which starts on 01.01.2024.

In the Emmy-Noether-Project (DFG) acquired by Dr Lopacinski, one aspect is the investigation of new modulation schemes, considered for 6G, such as OTFS. First results of this work have already been published. To promote his career in academia, Dr Lopacinski offers a seminar at the Department of Computer Science at Humboldt-University of Berlin, running again in the Winter Semester 2023/24.

During an event, organized by the 6G-Platform in summer 2023 in Berlin, first results of our BMBF-Projects 6G-RIC and Open6GHub were successfully demonstrated. One of the demonstrators showed the use of RADAR and AI processing for the gesture recognition.

At the Joint Lab of the HU Berlin, the DFG project 5G-REMOTE released the first publication in 2023. This project focuses on the optimization of beamforming techniques for the reduction of power dissipation and interference mitigation. Together with the iris GmbH the new project SynfutoP on improving the reliability and security of 3D-Cameras was started.

Design & Test Methodology

The working group Design & Test Methodology works on topics in the areas of new design methods for reliable circuits, as well as test methodology on the chip or wafer. New requirements for fault tolerance and radiation hardness lead to innovative approaches at the level of IC design in order to be able to use integrated circuits in space applications.

An important activity of the group includes the development of novel radiation-hardened (rad-hard) IPs and ASICs. These are interesting and important from a research perspective, but should also lead to new IP blocks in the IHP-IP portfolio. In this context, several projects were active in 2023. In the EU project COCHISA the main contribution of the department was related to implementa-

mentierung und Integration des digitalen Controllers für Beamforming IC. Darüber hinaus wurde im Rahmen des EU-Projekts MORAL ein komplexer Radhard-Mikrocontroller entwickelt, hergestellt und erfolgreich gemessen. Dieser Chip, mit einer Komplexität von etwa 80 mm^2 , implementiert in der 130-nm-Technologie vom IHP, integriert den vom IHP entwickelten PEAKTOP-Prozessor sowie eine Reihe von Schnittstellen und AD/DA-Wandlern. Weiterhin gibt es zahlreiche Aktivitäten gemeinsam mit der ESA und anderen wichtigen Industrieakteuren für Raumfahrtanwendungen.

Die erfolgreiche Zusammenarbeit im Joint Lab mit der Universität Potsdam wurde fortgesetzt. Der Schwerpunkt lag auf Projekt BB-KI-Chips (BMBF), das sich auf Lehraspekte für Hardware-Ansätze für KI konzentrierte. Im Rahmen dieses Projekts wurden einige erfolgreiche Demonstrationen des von den Studenten entwickelten AI-Chips organisiert und mehrere neue Kurse implementiert.

Ein wichtiger Teil der Aktivitäten der Gruppe bezieht sich auf verschiedene Dienstleistungen: von der Integration über Tests bis hin zu Designdienstleistungen. Der große Durchbruch, der dort erzielt wurde, steht im Zusammenhang mit den ersten Aktivitäten zur Professionalisierung des Betriebs des Messdienstes für Antennemesskammern.

tion and integration of the digital controller for beamforming IC. Additionally, within EU project MORAL a complex rad-hard microcontroller has been taped-out and in this year fabricated and successfully measured. This chip of complexity around 80 mm^2 , implemented in 130 nm technology of IHP, integrates a PEAKTOP processor, developed by IHP, as well as a number of interfaces and AD/DA converters. Additionally, there are plenty of activities together with ESA and other important industry stakeholders for space applications.

The successful collaboration in the Joint Lab with the University of Potsdam was continued. The main focus was on a project BB-KI-Chips (BMBF), focusing on teaching aspects for hardware approaches for AI. Within this project several successful demonstrations of AI-Chip developed by the students have been organised and several new courses will be implemented.

An important part of the activities of the group is related to various services: from integration, over testing to design service. The major breakthrough which has been achieved there is related to the initial activities towards professionalization of the operation of the anechoic chamber measurement service.



AI-Chip entworfen im Rahmen des Projektes HÄRASS
AI Chip designed in the framework of the HÄRASS project

Fault Tolerant Computing

Die zunehmende Integration hochautomatisierter, prozessorbasierter Systeme prägt immer mehr verschiedene Bereiche, sowohl im privaten als auch im professionellen Umfeld. Da diese Systeme mit Aufgaben betraut werden, die das Wohlbefinden oder die Gesundheit der Nutzer betreffen, ist es von größter Bedeutung, dass sie höchsten Ansprüchen an Zuverlässigkeit und Fehlertoleranz genügen. Die Arbeitsgruppe Fault Tolerant Computing, als integraler Bestandteil der Abteilung System Architectures, verfolgt das Ziel, verschiedene Methoden zur Minderung von Alterungs- und Fehlereffekten zu erforschen und auf Systemebene zu implementieren. Dadurch fungiert sie als Bindeglied zwischen der Entwicklung modernster Systeme und deren Einsatz in sicherheitskritischen Anwendungen mit anspruchsvollen Zuverlässigkeitserfordernissen.

Fault Tolerant Computing

The increasing integration of highly automated, processor-based systems characterizes more and more different areas in both private and professional environments. As these systems are entrusted with tasks that affect the well-being or health of users, it is of the utmost importance that they meet the highest standards of reliability and fault tolerance. The Fault Tolerant Computing working group, as an integral part of the department System Architectures, pursues the goal of researching various methods for minimizing ageing and fault effects and implementing them at the system level. In this way, it acts as a link between the development of state-of-the-art systems and their use in safety-critical applications with demanding reliability requirements.

In recent years, the System Architectures department has actively worked on various projects to develop multiprocessor



Dr. Markus Ulbricht (links), Dr. Melik Yazici (mitte) und Dr.-Ing. Norbert Herfurth beim eda-Workshop

Dr. Markus Ulbricht (left), Dr. Melik Yazici (middle) and Dr.-Ing. Norbert Herfurth at the eda-Workshop

In den vergangenen Jahren hat die Abteilung System Architectures aktiv an verschiedenen Projekten zur Entwicklung von Multi-prozessor-Frameworks mit unterschiedlichen Sensoren gearbeitet, um die Fehlertoleranz und Lebensdauer der Systeme zu verbessern. Dabei hat sich der Fokus von kommerziellen oder proprietären Prozessoren hin zur Implementierung mit Open-Source-Hardware verschoben. Ein exemplarisches Projekt in diesem Zusammenhang ist Scale4Edge, bei dem der Pulpissimo SoC als adaptives Vierkernsystem umgesetzt wurde. Das sogenannte TETra Core System based on RISC-V (TETRISC SoC) ist mit Alterungs-, Temperatur- und SEU-Sensoren ausgestattet und kann aktiv auf sich ändernde Anforderungen an Performance und Zuverlässigkeit reagieren, indem es unterschiedliche Leistungs- und Fehlertoleranzzustände einnimmt. Nachdem 2022 in Zusammenarbeit mit der Universität Paderborn und Arquimea Deutschland das physische Design des Chips abgeschlossen wurde und in den Tape-Out eines der größten je am IHP gefertigten Chips mündete, lag der Fokus der restlichen Projektlaufzeit Anfang 2023 auf der Validierung des Systems sowie der Realisierung der ASIC- und FPGA-Demonstratoren. Die Zeit zwischen dem Ende von Phase I und der im Januar 2024 beginnenden Phase II konnte anschließend äußerst erfolgreich für intensive Publikationsarbeit genutzt werden.

Anfang 2023 fand auch das zukunftsweisende BMBF-Projekt KI-PRO seinen Abschluss, das sich auf das Thema zuverlässiger RRAM-basierter KI-Beschleuniger fokussierte. Von den zwei wichtigsten Ergebnissen ist als erstes die Fertigstellung des in 130-nm-Technologie des IHP gefertigten, 256 Zellen umfassenden und vollständig digital ansteuerbaren Testchips für die Matrix-Vektor-Multiplikation hervorzuheben. Dies ist vor allem aufgrund verschiedener Unwägbarkeiten sowohl mit der Technologie, als auch mit dem Analogteil ein besonderer Erfolg. Das zweite, für zukünftige Projekte vielleicht noch spannendere Ergebnis ist, dass auf den Resultaten der Zellcharakterisierung basierende Simulationsmodell des

frameworks with different sensors in order to improve the fault tolerance and service life of the systems. The focus has shifted from commercial or proprietary processors to implementation with open source hardware. An exemplary project in this context is Scale4Edge, in which the Pulpissimo SoC was implemented as an adaptive quad-core system. The so-called TETra Core System based on RISC-V (TETRISC SoC) is equipped with ageing, temperature and SEU sensors and can actively respond to changing performance and reliability requirements by adopting different performance and fault tolerance states. After the physical design of the chip was completed in 2022 in collaboration with the University of Paderborn and Arquimea Germany and resulted in the tape-out of one of the largest chips ever manufactured at IHP, the focus of the remaining project duration at the beginning of 2023 was on the validation of the system and the realization of the ASIC and FPGA demonstrators. The time between the end of Phase I and the start of Phase II in January 2024 was then used extremely successfully for intensive publication work.

The pioneering BMBF project KI-PRO, which focused on the topic of reliable RRAM-based AI accelerators, was also completed at the beginning of 2023. Of the two most important results, the first is the completion of the 256-cell test chip for matrix vector multiplication, which was manufactured using IHP's 130 nm technology and is fully digitally controllable. This is a particular success due to various uncertainties with both the technology and the analog part. The second and perhaps even more exciting result for future projects is the simulation model of the RRAM crossbar based on the results of the cell characterization. Through the implementation with SystemC, it was not only possible to drastically reduce the simulation time compared to established models, which now allows the investigation of systems in practicable orders of magnitude, but also to create an interface to other system models. This means that the crossbar can now be modelled as an accelerator in

RRAM-Crossbars. Durch die Implementierung im SystemC konnten nicht nur die Simulationszeit im Vergleich zu etablierten Modellen drastisch verkürzt werden, was nun die Untersuchung von Systemen in praktikablen Größenordnungen erlaubt, sondern auch eine Schnittstelle zu anderen Systemmodellen geschafft werden. Damit kann der Crossbar nun als Beschleuniger im Zusammenspiel mit beispielsweise einem RISC-V-basierten Prozessorsystem modelliert und dessen Eigenschaften charakterisiert werden.

Ein weiterer Schwerpunkt der Gruppe liegt derzeit in der Entwicklung einer Hardwareplattform für den Data Link Layer für 6G-Komponenten. In diesem, mehrere Projekte überspannenden Thema gilt es, verschiedene zukunftsweisende Themen miteinander zu verbinden. Grundlage bildet die Entwicklung einer hoch performanten, RISC-V-basierten Mehrkernplattform, die zuverlässig in der Lage ist, extreme Anforderungen an Leistung und Datenrate zu erfüllen. Hierfür wurde in 2023 die von der ETHZ entwickelte und auf der PULP-Architektur beruhende Cheshire-Plattform als Grundlage gewählt. Die Plattform wird derzeit den anspruchsvollen Anforderungen angepasst. Zum Erreichen maximaler Datenraten bei gleichzeitiger Unterstützung einer beliebigen Anzahl von Kommunikationspartnern wird beispielsweise eine eigene, hochoptimierte Pufferimplementierung und dedizierte Beschleuniger für das Scheduling in der MAC-Ebene entwickelt. Für die performante Berechnung von KI-Algorithmen wird weiterhin ein spezieller open-source-Beschleuniger hinzugefügt, der vor allem Anwendungen im Bereich des Sensing eröffnen soll. Da dieses komplexe System, gefertigt in 130-nm-Technologie, wohl nicht den Anforderungen an die Datenrate genügen wird, ist die Fertigung in 22 nm in Vorbereitung.

conjunction with a RISC-V-based processor system, for example, and its properties characterized.

The group is also currently focusing on the development of a hardware platform for the data link layer for 6G components. In this topic, which spans several projects, the aim is to combine various forward-looking topics. The basis is the development of a high-performance, RISC-V-based multi-core platform that is reliably able to fulfil extreme performance and data rate requirements. In 2023 the Cheshire platform developed by ETHZ and based on the PULP architecture was chosen as the basis for this, which is currently being adapted to the demanding requirements. To achieve maximum data rates while simultaneously supporting any number of communication partners, for example, the own highly optimized buffer implementation and dedicated accelerators for scheduling at the MAC level is developed. For the high-performance calculation of AI algorithms, a special open-source accelerator, which is primarily intended to open up applications in the field of sensing is added. As this complex system manufactured in 130 nm technology will probably not meet the data rate requirements, the production in 22 nm CMOS Technology is being prepared.

Hardware Security

Der Fokus der Untersuchungen der Arbeitsgruppe Hardware Security ist die Resistenz hardwareimplementierter kryptographischer Algorithmen gegen Seitenkanal- und Fehlerinjektions-Angriffe. Das Ziel ist es, die Methodik der Entwicklung von Gegenmaßnahmen zu entwickeln, die einerseits einen wirksamen Schutz gegen ein breites Spektrum der physikalischen Angriffe gewährleistet und andererseits automatisiert werden kann. Um diese Methodik zu entwickeln, müssen „Teillösungen“ gesammelt, analysiert und systematisiert werden. Hierzu wurden weitere Algorithmen untersucht, deren Resistenz auf dem weltbekannten atomicity principle basiert. Es wurde bestätigt, dass die atomic pattern Algorithmen keinen ausreichenden Schutz gegen horizontale Angriffe bieten. Die Ursache liegt – vermutlich – im sogenannten address-bit leakage. Diese besteht daran, dass die schlüsselabhängige Ad-

Hardware Security

The Hardware Security working group investigates the resistance of hardware-implemented cryptographic designs against side-channel analysis (SCA) and optical Fault Injection (FI) attacks. The goal is to develop a methodology that, on the one hand, ensures effective protection of cryptographic chips against a wide range of physical attacks and, on the other hand, can be automated. To develop this methodology, “partial solutions” must be collected, analyzed, and systematized. For this purpose, further algorithms were examined whose resistance is based on the well-known atomicity principle. The performed investigations confirmed that the atomic pattern algorithms are not effective against horizontal attacks. The reason is presumably the so-called address-bit leakage. It lies in the fact that the key-dependent addressing of registers, which is also an inherent part of the algorithms, can be



Durchführung der Experimente im Krypto-Lab
Conducting experiments in the crypto-lab

ressierung von Register, die auch ein inhärenter Bestandteil der Algorithmen sind, sich erfolgreich zur Extraktion kryptografischer Schlüssel nutzen lassen. Außerdem zeigen die durchgeführten theoretischen Untersuchungen, dass die Randomisierung der Addressierung, die als eine effektive algorithmische Gegenmaßnahme zum Schutz gegen address-bit leakage galt, gegen horizontale Angriffe nicht wirksam ist. Allerdings müssen diese Ergebnisse auch experimentell bestätigt werden.

Im Bereich optischer Fehlerinjektionsangriffe konzentrierten sich die durchgeführten Experimente auf die Bestimmung der empfindlichen Bereiche in untersuchten Logikgattern. Kenntnisse über solche Bereiche sind die Basis für Gegenmaßnahmen. Darüber hinaus wurde experimentell gezeigt, dass der statische Energieverbrauch von Logikzellen unter Laserbeleuchtung stark ansteigt und vom Logikzustand der beleuchteten Gatter abhängig ist. Dieser Effekt kann in Zukunft, insbesondere für skalierbare Technologien, als weitere Seitenkanal-Leakagequelle genutzt werden.

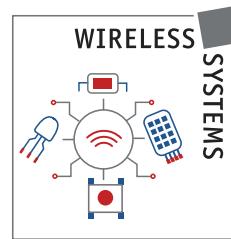
successfully used to extract cryptographic keys. Furthermore, the theoretical investigations performed show that addressing randomization, which was considered as an effective algorithmic countermeasure against address-bit leakage, is not effective against horizontal attacks. However, these results also need to be confirmed experimentally.

In optical Fault Injection attacks, the experiments performed focused on determining the sensitive areas in attacked logic gates. Knowledge of such areas is the basis for countermeasures. Furthermore, it has been experimentally shown that the static energy consumption of logic cells increases significantly under laser illumination and depends on the logic state of the illuminated gates, i.e. is data dependent. This effect can be used in the future as an additional side-channel leakage source, especially dangerous for scalable technologies.



Drahtlose Systeme und Anwendungen

Wireless Systems and Applications



Das Forschungsprogramm Drahtlose Systeme und Anwendungen untersucht individuelle Lösungen, Konzepte, Methodiken und Werkzeuge zur Entwicklung komplexer resilenter Cyber-Physischer Systeme von Systemen (CPSoS). Dabei wird ein holistischer Ansatz verfolgt, der funktionale und nicht funktionale Anforderungen, wie IT-Sicherheit und Energieeffizienz, berücksichtigt. Insbesondere die Betrachtung nicht-funktionaler Eigenschaften macht den Systementwurf zunächst deutlich komplexer. Es müssen hier sowohl Hardware- als auch Softwareansätze, inklusive ihrer Anhängigkeiten, berücksichtigt werden. Im Detail werden Fragestellungen zu den Themen IT-Sicherheit, Zuverlässigkeit, Resilienz und Künstliche Intelligenz untersucht. Im Ergebnis werden die resultierenden Systeme nichtfunktionale Anforderungen deutlich besser erfüllen, als wenn diese erst nachträglich in die CPSoS integriert werden. Der Fokus liegt im Rahmen komplexer CPSoS, wie Edge/Fog/Cloud-Systemen, auf ressourcenbeschränkten Systemen, bei denen Aspekte wie Energieeffizienz und Datensparsamkeit von besonderer Bedeutung sind. Diese Untersuchungen werden in vier Arbeitsgruppen durchgeführt und Anwendungsbereiche, wie das Internet der Dinge (IoT), E-Health, Industrie 4.0, Landwirtschaft 4.0, Smart Grid, Smart City oder Umweltmonitoring, betrachtet. Auf diese Weise wird sichergestellt, dass die untersuchten Ansätze generalisierbar sind.

Die Arbeiten wurden in 12 drittmittelfinanzierten Projekten durchgeführt und erzielten, dank des herausragenden Engagements der Mitarbeitenden, sehr gute Ergebnisse, die im Folgenden dargestellt werden.

Im Rahmen des Programms werden zwei Joint Labs betrieben: eines mit der Brandenburgischen Technischen Universität Cottbus-Senftenberg und eines mit der Universität Zielona Gora, Polen.

Sensornetzwerke und Middleware-Plattformen

Das Ziel dieser Gruppe ist die Untersuchung von Datenaustausch, Verarbeitungskonzepten und Entwicklung von Middleware-Plattformen für drahtlose Sensornetze, IoT oder allgemeiner CPSoS. Hierbei werden Aspekte wie Zuverlässigkeit und Verfügbarkeit der Netzwerkverbindungen, Energieeffizienz und Datenkonsistenz untersucht. Um ein Höchstmaß an Adaptierbarkeit zu

The Wireless Systems and Applications research programme investigates individual solutions, concepts, methodologies and tools for the development of complex resilient cyber-physical systems of systems (CPSoS). A holistic approach is pursued that takes functional and non-functional requirements such as IT security and energy efficiency into account. The consideration of non-functional properties in particular initially makes the system design significantly more complex. Both hardware and software approaches, including their interdependencies, must be taken into account. Issues relating to IT security, reliability, resilience and Artificial Intelligence are analysed in detail. As a result, the resulting systems will fulfil non-functional requirements much better than if they are integrated into the CPSoS at a later stage. In the context of complex CPSoS such as edge/fog/cloud systems, the focus is on resource-limited systems where aspects such as energy efficiency and data minimisation are of particular importance. These investigations are carried out in four working groups. Application areas such as the Internet of Things (IoT), e-health, Industry 4.0, Agriculture 4.0, Smart Grid, Smart City or environmental monitoring are considered. This ensures that the investigated approaches can be generalised.

The work was carried out in 12 externally funded projects and, thanks to the outstanding commitment of the employees, achieved very good results, which are presented below.

Two Joint Labs are operated as part of the program: one with the Brandenburg University of Technology Cottbus-Senftenberg and one with the University of Zielona Gora, Poland.

Sensor Networks and Middleware Platforms

The aim of this group is to investigate data exchange, processing concepts and the development of middleware platforms for wireless sensor networks, IoT or CPSoS in general. Aspects such as reliability and availability of network connections, energy efficiency and data consistency are analysed. Configurable hardware and software components, methodologies and tools are analysed and developed in order to achieve maximum adaptability.

erreichen, werden konfigurierbare Hardware- und Softwarekomponenten, Methodiken sowie Werkzeuge untersucht und entwickelt.

Digitale Systeme werden ein immer wichtigerer Aspekt für unser Leben. Drahtlose Sensornetze (WSN) sind ein wichtiger Bestandteil verteilter Mess- und Steuersysteme. Diese Netzwerke bestehen aus kostengünstigen Komponenten mit beschränkten Ressourcen. Sie nehmen eine spannende Entwicklung mit dem Potential, einen signifikant positiven Einfluss auf jeden Aspekt unseres Lebens zu erlangen. Mit dem Aufkommen des Future Internet oder des Internet of Things (IoT) werden drahtlose Sensornetze zu einem wesentlichen Bestandteil des Internets. Neben den relativ bekannten Anwendungen im Bereich des Umweltmonitorings, gewinnen Anwendungsfelder wie Smart City, Smart Grid und Fabrikautomatisierung kontinuierlich an Bedeutung. In diesen Anwendungsgebieten werden drahtlose Sensornetze immer stärker als wichtiger Teil der Lösung für die Prozessoptimierung betrachtet. Im Bereich des Heimatzschutzes (Homeland Security) werden drahtlose Sensornetze als ein potentielles Mittel zur Überwachung von kritischen Infrastrukturen, wie Stromleitungen, Pipelines etc., angesehen. Ein weiteres wesentliches Anwendungsgebiet sind körpernahe Funknetzwerke in den Bereichen Telemedizin und Telerehabilitation. Obwohl viele der Szenarien unterschiedliche Anforderungen haben, werden in dieser Gruppe möglichst generalisierbare bzw. adaptierbare Lösungen untersucht.

Digital systems are becoming an increasingly important aspect of our lives. Wireless sensor networks (WSN) are an important component of distributed measurement and control systems. These networks consist of low-cost components with limited resources. They are undergoing an exciting development with the potential of having a significant positive impact on every aspect of our lives. With the advent of the Future Internet or the Internet of Things (IoT), wireless sensor networks are becoming an essential part of the Internet. In addition to the relatively well-known applications in the field of environmental monitoring, fields of application such as smart city, smart grid and industrial automation are becoming increasingly important. In these application areas, wireless sensor networks are increasingly being seen as an important part of the solution for process optimisation. In the area of homeland security, wireless sensor networks are seen as a potential means of monitoring critical infrastructure such as power lines, pipelines, etc. Another key area of application is body-worn wireless networks in the fields of telemedicine and telerehabilitation. Although many of the scenarios have different requirements, solutions that are as generalisable or adaptable as possible are being investigated in this group.

The smartDSM middleware was originally developed in the EU FP7 project e-balance. It was used in the follow-up project ebalance-plus and further developed as the data exchange platform for energy management in smart grids. In the EU-H2020 project



Prosumer-Blöcke für smartDSM
Prosumer blocks for smartDSM

Die smartDSM-Middleware wurde ursprünglich in dem EU-FP7-Projekt e-balance entwickelt. Sie wurde in dem Folgeprojekt ebalance-plus eingesetzt und weiter als die Datenaustauschplattform für Energiemanagement in Smart-Grid-Netzen entwickelt. Im EU-H2020-Projekt ebalance-plus wurden weitere Lösungen für das Energiemanagement auf dieser Basis entworfen. Diese Lösungen unterstützen die energetische Flexibilität und Resilienz. Zusammen mit den Projektpartnern wurde eine Energie-Management-Plattform auf Basis der smartDSM-Middleware entwickelt. Die Lösungen werden in vier realen Demonstratoren und im In-Lab-Demonstrator evaluiert.

Das SmartRiver-Projekt wurde im Rahmen des INTERREG-Förderprogramms durchgeführt. Ziel des Projekts war die Entwicklung einer datenzentrierten Middleware-Plattform für Smart-City-Anwendungen. Darüber hinaus wurden Lösungen für verschiedene Anwendungen von Sensornetzwerken zur Umweltüberwachung, wie z. B. Hochwasserschutz, Dürreüberwachung und Überwachung der Luftqualität, untersucht. Die Messstationen (Soft- und Hardware), die die Daten liefern sollen, sind entwickelt und im Einsatz. Das Projekt hat eine Grundlage für die Realisierung einer Smart-City-Plattform geliefert. Hierfür wurden Methoden zur Datenspeicherung und -verarbeitung analysiert und entwickelt. Die smartDSM-Middleware ist die Hauptkomponente dieser Lösung.

In dem BMBF-Projekt AMMOD wurden Messstationen für Biodiversität entwickelt. Die Aufgaben fokussierten auf die Energieversorgung der Messstationen, Energiemonitoring und -management. Dafür wurde die Energieflusssensorik entwickelt. Die nun verfügbaren Softwarelösungen, treffen eine Vorhersage der verfügbaren Energiemenge anhand der Messungen. Die Basisstation beinhaltet auch eine Variante der smartDSM-Middleware, um die Messdaten und Parameter zu speichern und deren Verarbeitung zu ermöglichen.

Im Projekt Digital Agricultural Knowledge and Information System (DAKIS) wurden verschiedene Sensorplattformen zur Erfassung von meteorologischen Parametern, Bodenfeuchtigkeit sowie akustische Biodiversität entwickelt. In 2023 wurde ein solarbetriebener Sensorknoten zur eventbasierten Fernsteuerung eines Mikrofon-Rekorders entwickelt. Außerdem wurden die in den vorherigen Jahren entwickelten und an drei Standorten in Brandenburg (Müncheberg, Löwenberger Land, Mühlenbecker Land) installierten drahtlosen Sensornetze auf Grünland- sowie Agroforstflächen weiter praktisch erprobt und Sensordaten erhoben. Sensordaten von den Sensoren im Feld werden dabei über lokale Gateway-Knoten und das NarrowBand-IoT-Mobilfunknetz auf einen Server übertragen und in die zentrale DAKIS IO DB eingepflegt.

Im Jahr 2023 wurde in der Gruppe eine Doktorarbeit über Methoden zur Entwicklung von Kommunikationsprotokollen für drahtlose Sensornetzwerke angefertigt und verteidigt. Außerdem wurden drei Masterarbeiten zu Themen, die mit den Forschungsthemen der Gruppe zusammenhängen, abgeschlossen.

ebalance-plus, new solutions for energy management were designed on this basis. These solutions support energy flexibility and resilience. An energy management platform based on the smartDSM middleware was developed together with the project partners. The solutions are being evaluated in four real demonstrators and in the in-lab demonstrator.

The SmartRiver project was carried out as part of the INTERREG funding programme. The aim of the project was to develop a data-centred middleware platform for smart city applications. In addition, solutions for various applications of sensor networks for environmental monitoring, such as flood protection, drought monitoring and air quality monitoring, were investigated. The measuring stations (software and hardware) that are to provide the data have been developed and are in use. The project has provided a basis for the realisation of a smart city platform. Methods for data storage and processing were analysed and developed for this purpose. The smartDSM middleware is the main component of this solution.

In the BMBF project AMMOD, measuring stations for biodiversity were developed. The tasks focussed on the energy supply of the measuring stations, energy monitoring and management. The energy flow sensor technology was developed for this purpose. The developed software solutions developed make allow a prediction of the amount of energy available based on the measurements. The base station also includes a variant of the smartDSM middleware to store the measurement data and parameters and enable them to be processed.

In the Digital Agricultural Knowledge and Information System (DAKIS) project, various sensor platforms were developed to record meteorological parameters, soil moisture and acoustic biodiversity. In 2023, a solar-powered sensor node was developed for event-based remote control of a microphone recorder. In addition, the wireless sensor networks developed in previous years and installed at three locations in Brandenburg (Müncheberg, Löwenberger Land, Mühlenbecker Land) were further tested in practice on grassland and agroforestry areas and sensor data was collected. Sensor data from the sensors in the field is transferred to a server via local gateway nodes and the NarrowBand IoT mobile network and entered into the central DAKIS IO DB.

In 2023, one PhD thesis on methods for developing communication protocols for wireless sensor networks was completed and defended in the group. In addition, three master's theses on topics related to the group's research topics were completed.

Elastic Computing

Das Ziel dieser Gruppe ist es, eine Architektur sowie ausgewählte Lösungen zu entwickeln, die es komplexen verteilten Systemen ermöglichen soll, ihr Verhalten an Veränderungen, z. B. der Bandbreite etc., anzupassen. KI-basierte Methoden sollen zur Vorhersage der künftigen Netzwerk- und Rechenauslastung, potentiellen Störungen, Überlastungen und Angriffen genutzt werden. Ziel ist es, z. B. den Ort der Datenverarbeitung im Voraus zu adaptieren, also schon bevor potentielle Probleme auftreten. So kann Quality of Service auch in höchstdynamischen Szenarien sichergestellt werden.

Im Projekt zUckerrübe wird seit Mai 2021 untersucht, ob mit Hilfe von Drohnen und KI-gestützten Bilderkennungsverfahren Zuckerrüben von Beikräutern unterschieden und die Beikräuter anschließend mit Hilfe von Robotern mechanisch entfernt werden können. Danach wurde Bildmaterial zu verschiedenen Saisonzeiten gesammelt, unter anderem um die Frage zu beantworten, in welchen Wachstumsphasen KI-Algorithmen Zuckerrüben überhaupt von Beikräutern unterscheiden werden können, nämlich dann, wenn die Pflanzen nicht zu klein und nicht zu groß sind. Es wurde festgestellt, dass die KI-Methoden eine sehr gute Erkennungsgenauigkeit (mehr als 90 Prozent) fünf Wochen nach der Aussaat erreichen. Nur kurz nach der Aussaat und vor der Ernte konnten die KI-Methoden die Pflanzen aus folgenden Gründen nicht erfolgreich erkennen: Im sehr jungen Wachstumsstadium waren die Pflanzen noch viel zu klein und artenspezifische Merkmale zu wenig ausgeprägt, um eine Unterscheidung sicher treffen zu können.

Anschließend wurde ein weiteres Projekt im Bereich der Landwirtschaft begonnen, das Projekt heißt Uckerbots. In diesem Projekt wird für eine zuverlässige Kommunikation zwischen Robotern gesorgt, die Beikräuter zunächst erkennen und dann mechanisch entfernen. Da die Kommunikationsarchitektur in der Landwirtschaft sehr eingeschränkt ist, basiert diese Idee auf der parallelen Nutzung mehrerer drahtloser Kommunikationstechniken. Wenn diese Techniken gekoppelt werden, sollten Roboter trotzdem mit höherer Zuverlässigkeit und höherem Durchsatz kommunizieren können. Im vergangenen Jahr wurden erste Untersuchungen zur drahtlosen Kommunikation durchgeführt, hauptsächlich im Sub-GHz-Frequenzbereich.

Im Projekt KISS_KI werden KI-Methoden für die Realisierung von Intrusion Detection Systems untersucht. Eine der wissenschaftlichen Fragestellungen ist, ob KI-Methoden mit wenigen Trainingsdaten eine ausreichend gute Erkennung von bekannten und auch bisher unbekannten Angriffen erreichen können. Mit Hilfe von öffentlich verfügbaren SWAT-Daten der Universität Singapur sowie Datensätzen aus dem Projektdemonstrator wurden Untersuchungen von KI-Methoden zur Anomalieerkennung durchgeführt. Es wurden vor allem konventionelle KI-Methoden untersucht und diese mit KI-Ansätzen verglichen, die auf Deep Learning basieren.

Elastic Computing

The aim of this group is to develop an architecture and selected solutions that will enable complex distributed systems to adapt their behaviour to changes in e.g. bandwidth etc. AI-based methods will be used to predict the behaviour of distributed systems. AI-based methods will be used to predict future network and computing load, potential failures, congestion and attacks. The aim is, for example, to adapt the location of data processing in advance, i.e. before potential problems occur. In this way, quality of service can be ensured even in highly dynamic scenarios.

Since May 2021, the zUckerrübe project investigated whether sugar beets can be distinguished from weeds with the help of drones and AI-supported image recognition methods. Furthermore, the project also explored the idea of removing weeds mechanically with the help of robots. The images of sugar beets and weeds were collected at different times of the season, in order to answer the question: in which growth phases are AI algorithms able to distinguish sugar beet from weeds, so that the plants are not too small and not too large. This study showed that the AI methods achieve very good detection accuracy (more than 90%) after the first five weeks after sowing. Only shortly after sowing and before harvesting the AI methods could not successfully recognise the plants for the following reasons. At a very young stage of growth, the plants were still far too small and species-specific characteristics were not pronounced enough to be able to make a reliable judgement.

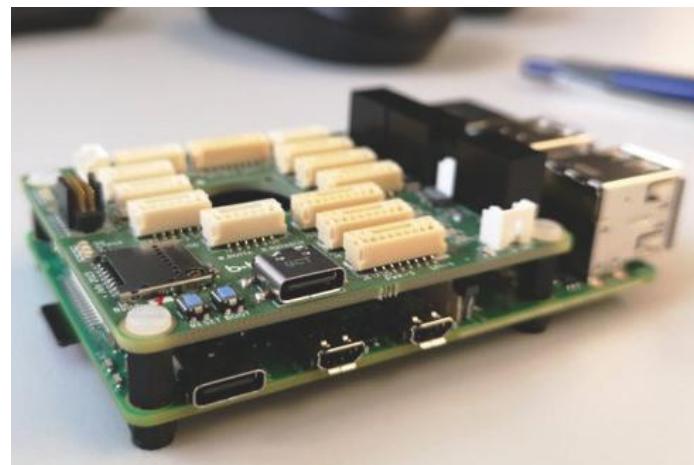
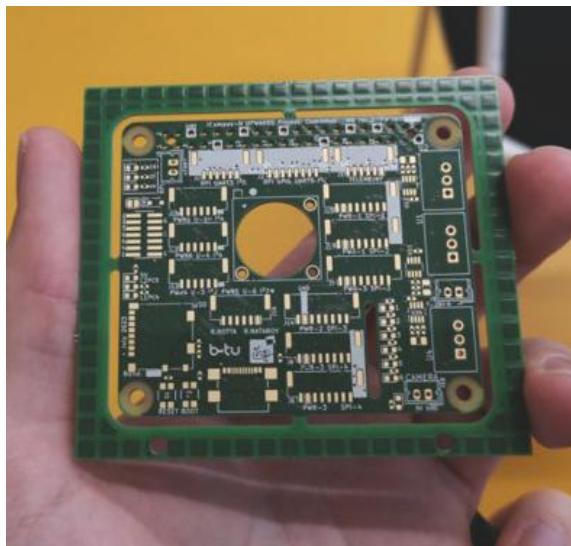
After that, another project in the field of agriculture, called Uckerbots, was started. In this project, the reliable communication between robots that first recognise weeds and then remove them mechanically, is investigated. As the communication architecture in farming areas is very limited, the idea in this project is based on the parallel use of several wireless communication techniques. When these techniques are coupled, robots should still be able to communicate with higher reliability and throughput. Last year, initial research into wireless communication, mainly in the sub-GHz frequency range, was carried out.

In the KISS_KI project, AI methods are being investigated for the realisation of Intrusion Detection Systems. One of the scientific questions is whether AI methods can achieve sufficiently good detection of known and also previously unknown attacks with a small amount of training data. Using publicly available SWAT data from the University of Singapore as well as datasets from the project demonstrator, investigations of AI methods for anomaly detection were conducted. Primarily an analysis of conventional AI methods was performed and these will be compared with AI approaches based on deep learning.

In 2023, the group focused on the new 5G mobile communications, particularly in the EMiL and 5G Testbed projects. The work focused mainly on reliable and secure communication for end

Im Jahr 2023 hat die Arbeitsgruppe sich auch mit der neuen 5G-Mobilfunkkommunikation beschäftigt, insbesondere in den Projekten EMiL und 5G Testbed. Die Forschung konzentriert sich auf die zuverlässige und sichere Kommunikation für Endgeräte, vor allem in der Automatisierungstechnik, aber auch für Drohnenanwendungen. Diese Anwendungen stellen besonders hohe Anforderungen an Zuverlässigkeit und Sicherheit. Aus diesem Grund müssen potentielle Kommunikationsprobleme so schnell wie möglich erkannt und behoben werden. KI-Algorithmen werden daher potentielle Kommunikationsprobleme vorhersagen, um sie zu beheben, bevor sie auftreten. Es wurde dafür ein 5G Testbed mit realen Geräten aufgebaut und einige Experimente durchgeführt. Dabei wurde eine große Mengen an Daten gesammelt, die im nächsten Schritt für das Training von KI-Algorithmen verwendet werden. Im Jahr 2024 werden diese KI-Methoden weiterentwickelt und ihre Effizienz evaluiert. Parallel hierzu wurden potentielle Angriffe gegen Automatisierungsanlagen untersucht. Im Rahmen dieser Untersuchungen sind vier Konferenz- und eine Zeitschriftenveröffentlichung sowie eine Dissertation entstanden.

devices, especially in automation technology, but also for drone applications. These applications place particularly high demands on reliability and security. For this reason, potential communication problems must be detected and fixed as quickly as possible. AI algorithms will therefore predict potential communication problems in order to resolve them before they occur. A 5G testbed with real devices was set up and some experiments were conducted. In doing so, large amounts of data, that will be used to train AI algorithms in the next step, were collected. In 2024, these AI methods will be further developed and their efficiency will be evaluated. At the same time, potential attacks against automation systems were investigated. These investigations have resulted in 4 conference publications, 1 journal publication and a dissertation.



Von der nackten Platine bis zum Communication Hub, zusammengebaut mit dem Raspberry Pi 4 Begleitcomputer
From the naked board to the Communication Hub assembled together with Raspberry Pi 4 companion computer

Security Engineering

Das Ziel der Arbeitsgruppe ist die Untersuchung und Umsetzung von Methoden und Werkzeugen, mit denen „Security by Design“ für Cyber Physical Systems of Systems (CPSoS) erreicht werden kann. Die wesentlichen Herausforderungen sind hierbei die beschränkten Ressourcen eines Großteils der Geräte, ihre Verteiltheit und die Komplexität der Angriffe.

Die Arbeiten zu verteilten IT-Sicherheitsansätzen in CPSoS wurden erfolgreich fortgesetzt. Das Werkzeug zur Berechnung von Überdeckungen eines CPSoS mit IT-Sicherheitsmechanismen konnte überarbeitet werden und liefert jetzt schneller Ergebnisse. Darüber hinaus konnte ein erstes theoretisches Beispiel ausgearbeitet werden. Basierend auf diesen Ergebnissen wurden zwei Paper veröffentlicht und ein DFG-Antrag eingereicht.

Die Untersuchungen zum Schutz eingebetteter Geräte gegen Angriffe, die den Kontrollfluss bösartig verändern, wurden sehr erfolgreich fortgesetzt. Der Fokus wurde dabei auf den Registerfenster-Mechanismus der Xtensa-Architektur gelegt und untersucht, inwieweit sich dieser Mechanismus eignet, die Effizienz von Schutzmaßnahmen, wie Prüfen und Sicherstellen der Kontrollflussintegrität bzw. die Verwendung von Canaries, zu verbessern. Außerdem wurden Untersuchungen zu Angriffen durchgeführt.

Die Arbeiten wurden überaus erfolgreich publiziert, u. a. in IEEE Transaction Dependable and Secure Computing, ein follow-up paper befindet sich in dieser Fachzeitschrift in der Begutachtung. Aktuell werden drei Masterarbeiten betreut, die sich mit Schattenstacks und der Verschlüsselung des Stacks beschäftigen.

Die Arbeiten zur Untersuchung von Seitenkanalangriffen gegen Implementierungen kryptographischer Verfahren wurden mit der Hardware Security-Gruppe der Abteilung System Architectures weitergeführt und auf die Untersuchung von Software-Implementierungen erweitert. Im Rahmen dieser Arbeiten sind fünf Veröffentlichungen sowie eine Dissertation, die mit summa cum laude verteidigt wurde, eine Masterarbeit sowie ein Patent entstanden.

Security Engineering

The aim of the working group is the investigation and implementation of methods and tools with which "Security by Design" can be achieved for Cyber Physical Systems of Systems (CPSoS). The main challenges here are the limited resources of a large part of the devices, their distributed nature and the complexity of the attacks.

Work on distributed IT security approaches in CPSoS was successfully continued. The tool for calculating the coverage of a CPSoS with IT security mechanisms was revised and now delivers results more quickly. In addition, a first theoretical example was developed. Based on these results, 2 papers were published and a DFG proposal was submitted.

The research on the protection of embedded devices against control flow attacks was continued very successfully. The focus was placed on the register window mechanism of the Xtensa architecture and the extent to which this mechanism is suitable for improving the efficiency of protective measures such as control flow integrity and canaries. In addition, investigations into attacks were carried out. The work has been published very successfully, including in IEEE Transaction Dependable and Secure Computing, and a follow-up paper is currently under review in this journal. Three master's theses are currently being supervised, which deal with shadow stacks and the encryption of the stack.

The work on analysing side-channel attacks against implementations of cryptographic procedures was continued with the Hardware Security Group of the System Architectures department and extended to the analysis of software implementations. This work resulted in 5 publications, a dissertation, which was defended summa cum laude, a master's thesis and a patent.

Resilience Engineering

Ziel der Arbeitsgruppe ist es, Methoden und Werkzeuge zu entwickeln, die es ermöglichen, „Resilience by Design“ für Cyber Physical Systems of Systems (CPSoS) sicherzustellen. Die Herausforderung bei der Realisierung von Resilienz ist, dass ein technisches System dazu befähigt werden soll, intelligent auf planbare und nicht planbare Ereignisse zu reagieren, um die Funktionsfähigkeit des Systems in einem sicheren Bereich zu halten oder in diesen Bereich zurückzuführen.

Als Basis für die werkzeuggestützte Entwicklung resilenter Systeme wurde ein Modell, das die rekursive Betrachtung der Resilienz eines Systems sowie seiner Teilsysteme ermöglicht, entwickelt. Das Modell berücksichtigt hierbei sowohl „Stressoren“ als auch Gegenmaßnahmen und deren Wechselwirkungen. Basierend auf den Erkenntnissen wurde das Phasenmodell der Resilienz überarbeitet. Eine Publikation hierzu wurde bereits angenommen. In einem nächsten Schritt soll das Modell in ein Simulationswerkzeug überführt werden.

Um in einem CPSoS die Fähigkeit komplexe Entscheidungen zu treffen realisieren zu können, wurden Ansätze verteilter Künstlicher Intelligenz analysiert und in Form eines Survey Papers veröffentlicht. Parallel hierzu wurden anhand des Demonstrators eines Soft-Roboters Untersuchungen zu mehrdimensionaler Entscheidungsfindung durchgeführt. Betrachtet wurden genetische Algorithmen und der A*-Algorithmus mit dem Ziel, einer optimalen Wegewahl für den Roboterarm bei gleichzeitiger Berücksichtigung anderer Faktoren, wie der Reduktion des mechanischen Stresses. Die ersten Ergebnisse sind vielversprechend und sollen im Jahr 2024 veröffentlicht werden.

Resilience Engineering

The aim of the working group is to develop methods and tools that enable "Resilience by Design" for Cyber Physical Systems of Systems (CPSoS). The challenge in realizing resilience is to enable a technical system to react intelligently to predictable and unpredictable events in order to maintain the system's functionality in a safe range or to return it to this range.

As a basis for the tool-supported development of resilient systems, a model was developed that enables the recursive consideration of the resilience of a system and its subsystems. The model takes into account both "stressors" and countermeasures and their interactions. Based on the findings, the phase model of resilience was revised. A publication on this has already been accepted. The next step is to transfer the model into a simulation tool.

In order to realise the ability to make complex decisions in a CPSoS, approaches to distributed artificial intelligence were analysed and published in the form of a survey paper. At the same time, the demonstrator of a soft robot was used to analyse multidimensional decision-making. Genetic algorithms and the A* algorithm were analysed with the aim of finding an optimal path for the robot arm while simultaneously reducing mechanical stress. The initial results are promising and will be published in 2024.



AUSGEWÄHLTE PROJEKTE SELECTED PROJECTS

Das IHP ist ein zuverlässiger und renommierter Partner bei Forschungsprojekten in den Bereichen Mikroelektronik und Informationstechnologie. Die eng abgestimmte Zusammenarbeit der IHP-Abteilungen ermöglicht es dem IHP, wichtige Beiträge zu aktuellen und zukünftigen gesellschaftlichen Herausforderungen wie Gesundheit, Sicherheit, Mobilität, Nachhaltigkeit, 5G und darüber hinaus, Industrie und Landwirtschaft zu leisten.

Rund 180 Wissenschaftlerinnen und Wissenschaftler, die von technischen und administrativen Abteilungen unterstützt werden, arbeiteten 2023 an 99 Projekten mit einem Gesamtbudget des IHP von 86 Millionen Euro. In diesen Projekten arbeitete das IHP mit insgesamt 458 Partnern aus 39 Ländern zusammen. Die durchschnittliche Dauer eines Forschungsprojekts beträgt 36 Monate.

IHP is a reliable and reputable partner in scientific research projects in the fields of microelectronics and information technology. The closely coordinated collaboration of the departments results in vertically optimized solutions and enables IHP to make significant contributions to current and future societal challenges such as health, security, mobility, sustainability, 5G and beyond, industry and agriculture.

Approximately 180 scientists supported by technical and administrative departments worked on 99 projects in 2023 with a total budget for IHP of €86 million. In these projects, IHP collaborated with a total of 458 partners from 39 countries. The average duration of a research project is 36 months.

Selektive Epitaxie von Germanium für ein VISible-InfraRed-Bildgebungssystem

Selective Epitaxy of Germanium Deposition for a VISible-InfraRed imaging system

VISIR2 ist ein Projekt, das im Rahmen des EC-ATTRACT-Phase 2 Programms finanziert wird. Es zielt auf die Entwicklung eines innovativen Dualband-Festkörperkamera-Prototyps mit VGA-Auflösung ab, der unter Verwendung von Si-komplementären Metall-Oxid-Halbleiter (CMOS)-Prozessen und -Materialien hergestellt wird (schematische Darstellung in Abb. 1). Die vorgeschlagene Technologie basiert auf Germanium-auf-Silizium-Photodioden (PD), die es einem einzigen Sensor ermöglichen, einen breiten Spektralbereich abzudecken, der sowohl den sichtbaren (VIS) als auch den kurzweligen Infrarottbereich (SWIR) umfasst. Die Verwendung von Ge in VIS-SWIR-Kameras ist sehr attraktiv, da handelsübliche Photodetektoren aus Verbindungshalbleitern (wie InGaAs/InP, HgTe oder PbS-Quantenpunkte) komplexe Herstellungsprozesse erfordern, was die Integration mit Standard-CMOS-Ausleseelektronik erschwert, und ziemlich teuer sind. Der VISIR2 Imager wird getestet, um zwei dringende globale Herausforderungen zu bewältigen, die noch ungelöst sind: die frühzeitige Erkennung von Waldbränden und die Identifizierung von Plastikverschmutzung in der Natur. Es wird auch beabsichtigt, den Prototyp in ein Fahrzeug einzubauen, um seine Effektivität in Szenarien wie Nachtsicht, Verbesserung der Fahrerunterstützung bei ungünstigen Wetterbedingungen (z. B. starker Regen, Nebel, Rauch und vereiste Straßen) und Überwachung der Fahrermüdigkeit zu testen.

Um VISIR2 zum Erfolg zu verhelfen, arbeiten Wissenschaftler des IHP, die über Fachwissen in den Bereichen Materialforschung und Tech-

VISIR2 is a project funded within the EC-ATTRACT-Phase 2 program, aiming at developing an innovative dual-band, solid-state camera prototype with VGA resolution and manufactured using Si-complementary metal-oxide-semiconductor (CMOS) process and materials (schematics in Fig. 1). The proposed technology leverages on Germanium-on-Silicon back-to-back photodiodes (PD), enabling a single sensor to cover a wide spectral range, including both the visible (VIS) and short-wave infrared (SWIR) spectral ranges. Using Ge in VIS-SWIR cameras is quite appealing, since commercially available photodetectors manufactured from compound semiconductors (such as InGaAs/InP, HgTe, or PbS quantum dots), need complex fabrication processes, posing challenges to integrating them with standard CMOS read-out electronics, and are rather expensive. The VISIR2 imager will be tested to tackle two pressing global challenges that remain unresolved: the early detection of wildfires and the identification of plastic pollution in natural environments. It is also intended to install the prototype in a vehicle to evaluate its effectiveness in scenarios such as night vision, enhancing driver assistance during adverse weather conditions (e.g., heavy rain, fog, smoke, and icy road conditions), and monitoring driver fatigue.

To make VISIR2 successful, IHP scientists with expertise in both the Material Research and Technology realms are partner-

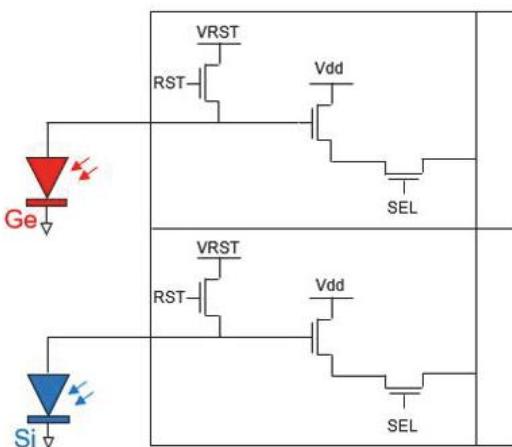
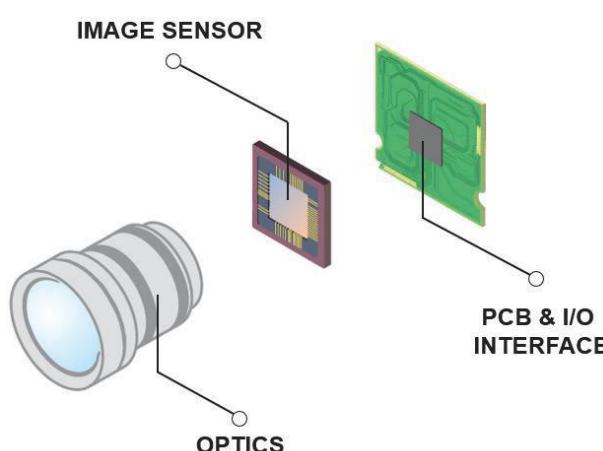


Abb. 1: (links) Explosionszeichnung des Bildgebungssystems, (rechts) elektrisches Schema eines einzelnen Pixels auf der Basis von Ge-Si Back-to-Back-Dioden.

Fig. 1: (left) Exploded scheme of the imaging system, (right) electrical scheme of a single pixel based on Ge-Si back-to-back diodes.

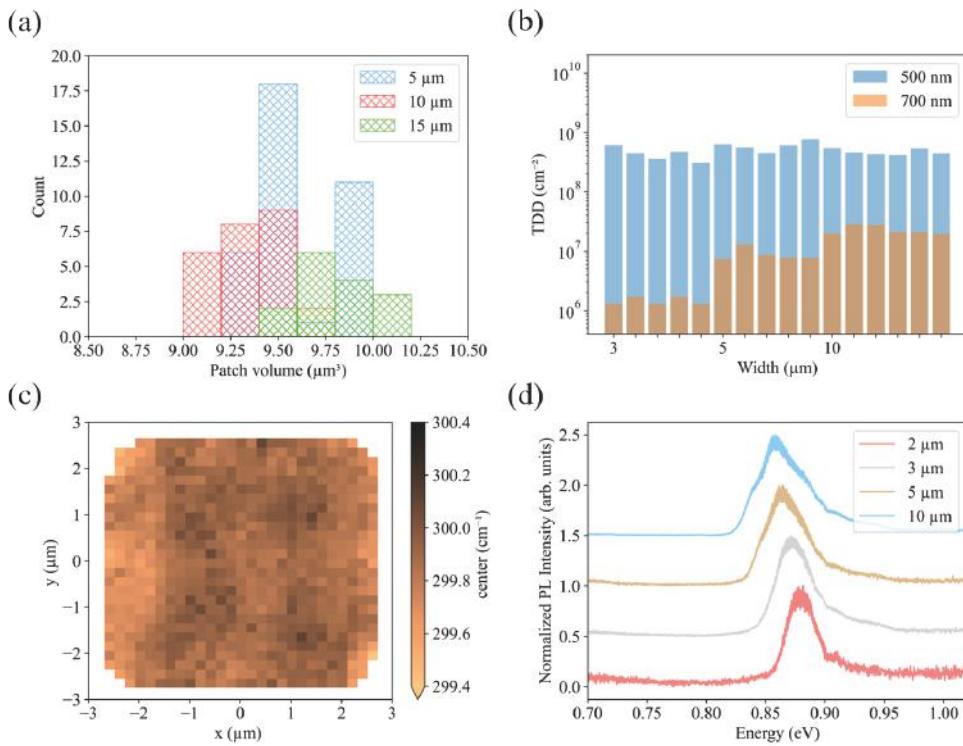


Abb. 2: (a) Volumen der $5 \times 5 \mu\text{m}^2$ großen Patches auf der 500 nm Probe für verschiedene Pitchgrößen.

(b) TDD in Patches unterschiedlicher Größe.

(c) Peak-Position aus dem Raman-Mapping von Ge $5 \times 5 \mu\text{m}^2$.

(d) PL-Emission bei 80 K einer Probe von 700 nm, normiert auf eine Höheneinheit.

nologie verfügen, zusammen mit Kollegen von EYE4NIR, IDNEO und IMASENIC Advanced Imaging an der Entwicklung des VISIR2-Bildsensors.

Am IHP wurde zunächst die Abscheidung des Germanium-Materials optimiert, das in den vertikalen SWIR-Photodioden innerhalb der firmeneigenen 130 nm SiGe Bipolar Complementary Metal-Oxide-Semiconductor (SiGe-BiCMOS)-Pilotlinie verwendet werden soll. Zu diesem Zweck wurde der selektive epitaktische Wachstumsprozess (SEG) optimiert, der auf der chemischen Gasphasenabscheidung (CVD) von Ge "Patches" in einem lithographisch definierten SiO_2/Si -Maskensubstrat basiert. Die Dicke der Ge-Mikrostrukturen ist so zugeschnitten, dass sie mit der nachfolgenden Verarbeitung im hinteren Teil der Linie (500 - 700 nm) und einer Strukturgröße von 2 bis 10 μm kompatibel ist. Der entwickelte Prozess erwies sich als äußerst selektiv, da auf dem gesamten 200 mm-Wafer kein Ge-Wachstum auf der SiO_2 -Maske beobachtet wurde. Die Ge-Flächen weisen eine gut definierte Facettierung auf (einschließlich {001}, {113}, {105}, {103} und {313} Facetten), die nicht von der Größe der Fläche abhängt. In Abb. 2(a) ist zu sehen, wie das Volumen und die Wachstumsrate unabhängig von der Größe des Patches nahezu konstant bleiben, was auf einen musterunabhängigen Abscheidungsprozess hindeutet. Das abgeschiedene Ge ist von hoher Qualität mit einer Versetzungsichte, die mit der von Ge/Si-Vollschichten gleicher Dicke vergleichbar ist (Abb. 2 (b)).

Die Raman-Spektroskopie (Abb. 2 (c)) ermöglichte es uns, das Ausmaß der plastischen Relaxation der heteroepitaktischen Dehnung in

Fig. 2: (a) Volume of $5 \times 5 \mu\text{m}^2$ patches on the 500 nm sample for different pitch sizes.

(b) TDD in patches of different size.

(c) Peak position from Raman mapping of Ge $5 \times 5 \mu\text{m}^2$.

(d) PL emission at 80 K of a 700 nm sample normalized to unit height.

ing together with colleagues from EYE4NIR, IDNEO and IMASENIC Advanced Imaging work on the development of VISIR2 custom image sensor.

At IHP, deposition of the Germanium material was optimized to be employed in the vertical SWIR photodiodes within the proprietary 130 nm SiGe bipolar complementary metal–oxide–semiconductor (SiGe-BiCMOS) pilot-line. For this purpose, a selective epitaxial growth (SEG) process based on the chemical vapor deposition (CVD) of Ge "patches" in lithographically defined SiO_2/Si solid mask substrate was optimized. The thickness of the Ge microstructures is tailored to be compatible with subsequent processing in the back end of the line (500 - 700 nm range) and features size from 2 to 10 μm . The developed process proved to be highly selective, with no instances of Ge growth on the SiO_2 mask observed across the entire 200 mm wafer. Notably, the Ge patches exhibit well-defined faceting (including {001}, {113}, {105}, {103}, and {313} facets), which does not depend on the size of the patch. In Fig. 2 (a) we show how the volume and growth rate remain nearly constant regardless of the pitch size, indicating a pattern-insensitive deposition process. The deposited Ge is of high quality with threading dislocation density on par with those corresponding to Ge/Si full layers of the same thickness (Fig. 2 (b)).

Raman spectroscopy (Fig. 2 (c)) enabled us to evaluate the extent of the plastic relaxation of the heteroepitaxial strain in

den Ge-“Patches” zu bewerten, und es war möglich, eine verbleibende Zugspannung in der Ebene zu beobachten, als die Patch-Größe zunahm und schließlich das Niveau erreichte, das in einem kontinuierlichen Ge/Si zu sehen ist. Die Zugspannung akkumuliert sich aufgrund des unterschiedlichen Wärmeausdehnungskoeffizienten der Ge-Epi-Schicht und des Si-Substrats. Diese großenabhängige Auswirkung der Dehnung auf die optischen Eigenschaften, nämlich die Bandlücke der Ge-Flecken, wurde durch μ -Photolumineszenzmessungen (μ -PL) untersucht, wie wir in Abb. 2 (d) zeigen. Es wurde festgestellt, dass sich der direkte Strahlungsübergang zwischen den Elektronen im Leitungsband Γ -Tal und den leichten und schweren Löchern im Valenzband mit zunehmender Breite der Ge-Patches, d. h. mit zunehmender Zugspannung, zu einer niedrigeren Energie verschiebt. Diese Beobachtung deutet darauf hin, dass die PD-Empfindlichkeit in einem breiteren Spektralbereich liegt als für Bulk-Ge oder vollständig entspanntes Ge erwartet. Basierend auf diesen Ge-Patches wurden die ersten PD-Teststrukturen durch Nachbearbeitung von dem Partner des IHP EYE4NIR hergestellt. Responsivitätsmessungen dieser Bauelemente zeigen eine ausreichende Erkennung von Licht jenseits von 1550 nm Wellenlänge, wobei sie insbesondere bei 1600 nm überragend sind. Dies macht sie sehr vielversprechend für Lichtdetektionsanwendungen in dem angestrebten Spektralbereich.

Dieser Ansatz ermöglicht die Herstellung einer hochwertigen, gut kontrollierten Ge-Mikrostruktur mit den gewünschten optischen Eigenschaften. In dieser Phase des Projekts liegt der Hauptaugenmerk auf der weiteren Entwicklung der grundlegenden Aspekte des Geräts. Insbesondere werden die Bemühungen der Weiterentwicklung der Herstellungstechniken gewidmet, die für die Produktion der vertikalen Ge-Photodiode entscheidend sind, und zielen darauf ab, bemerkenswerte Verbesserungen im Herstellungsprozess zu erreichen.

the Ge “patches”, and it was possible to observe a residual tensile in-plane strain as the patch size increased, eventually reaching the level seen in a continuous Ge/Si. The tensile strain is accumulated owing to the different coefficient of thermal expansion of the Ge epi-layer and the Si substrate. This size-dependent strain impact on the optical properties, namely the band gap of the Ge patches, has been investigated by μ -photoluminescence (μ -PL) measurements, as displayed in Fig. 2 (d). It was observed that the direct radiative transition, occurring between the electrons in the conduction band Γ valley and the light and heavy holes in the valence band, shifts to lower energy as the width of the Ge patches increases, i.e. as the tensile strain increase. This observation suggests that the PD responsivity will extend in a broader spectral range than what expected for bulk or fully relaxed Ge. Based on these Ge patches, the first PD test structures were manufactured, by means of post processing, by IHP's partner EYE4NIR. Responsivity measurements of such devices indicate sufficient detection of light beyond 1550 nm wavelength, particularly excelling at 1600 nm. This makes them highly promising for light detection applications in the targeted spectral range.

This approach allows the fabrication of high-quality, well-controlled Ge microstructure with desired optical properties. At this stage of the project, the primary focus lies in further developing the foundational aspects of the device. Specifically, the efforts are dedicated to advancing the fabrication techniques crucial for producing the Ge vertical photodiode, aiming to achieve notable improvements in its manufacturing process.

QUASAR – Entwicklung des Quantenprozessors “Made in Germany”

QUASAR – Development of a Quantum Processor “Made in Germany”

Quantencomputer gelten als revolutionäre Informationstechnologie für die moderne Gesellschaft. Der kleinste Baustein eines Quantencomputers ist das sogenannte Qubit. Ein Qubit wird durch ein zweistufiges quantenmechanisches System repräsentiert, zum Beispiel den Spin eines Elektrons. Nicht alle Qubits werden ohne Fehler funktionieren, daher wird ein fehlertoleranter Quantencomputer wahrscheinlich Millionen physikalischer Qubits benötigen, um eine kritische Masse an logischen Qubits zu erreichen. Halbleiter-Spin-Qubits gelten als vielversprechende Kandidaten zur Realisierung von Quantenberechnungen im großen Maßstab, dank langer Kohärenzzeiten und einfacher Steuerung mit geringen Fehlerraten. Vor allem können sie von den CMOS-Fertigungsmög-

Quantum computers are anticipated as a revolutionary information technology for modern society. The smallest building block of a quantum computer is the so-called qubit. A qubit is represented by a two-level quantum mechanical system, for example, the spin of an electron. Not all qubits will function without error, thus a fault tolerant quantum computer will probably require millions of physical qubits to reach a critical mass of logical qubits. Semiconductor spin qubits are a leading contender for realizing large-scale quantum computation, thanks to long coherence times and easy control with low error rates. Most importantly, they can leverage the CMOS manufacturing capabilities, which could allow the integration of billions of physical qubits on a single wafer. However, each spin

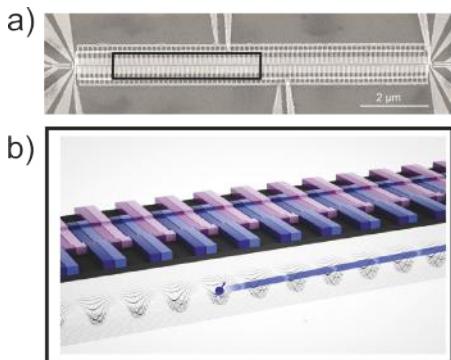


Abb. 1: a) SEM-Bild einer 10- μm -langen Qubus-Struktur. b) Die Gate-Elektroden bilden Potentiale innerhalb des Halbleiters, die ein Elektron einfangen und es entlang der Richtung des Qubus bewegen. c) Schema für eine skalierbare Architektur. Qubit-Arrays sind durch Langstreckenkoppler verbunden, zum Beispiel Qubus-Strukturen. Dies eröffnet ausreichend Platz für Steuer- und Ausleseelektronik.

lichkeiten profitieren, was die Integration von Milliarden physikalischer Qubits auf einem einzigen Wafer ermöglichen könnte. Allerdings benötigt jedes Spin-Qubit Gate-Elektroden und Steuereinheiten, sodass die Skalierung ihrer Anzahl und Dichte auch die Notwendigkeit einer skalierbaren Architektur zur Überwindung des Signal-Fanout-Problems mit sich bringt.

Im vom BMBF-finanzierten Projekt Halbleiter-Quantenprozessor mit shuttlingbasierter skalierbarer Architektur - QUASAR soll eine skalierbare Architektur für einen Quantenprozessor auf Basis von Spin-Qubits in Silizium demonstriert werden. Das Qubus-Design vom JARA-Institut für Quanteninformation, zu sehen in Abb. 1 a) & b), ermöglicht das 2D-kohärente Shuttling von Elektronen zwischen dichten Qubit-Arrays. Dadurch ergibt sich ausreichend Platz für die Steuer- und Ausleseelektronik auf dem Quantenchip, dargestellt in Abb. 1 c). Das IHP ist einer der vier Arbeitspaketleiter im QUASAR-Projekt und verantwortlich für die Entwicklung von Si/SiGe-Heterostrukturen mit einem 28Si-anreichen Quantentopf (28Si-QW) auf 200-mm-Wafers. Die Wafer werden an Infineon und Fraunhofer IPMS geliefert, um darauf

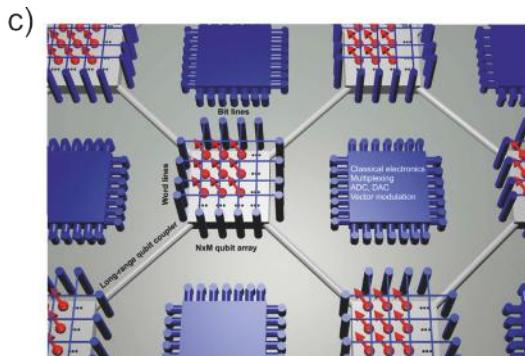


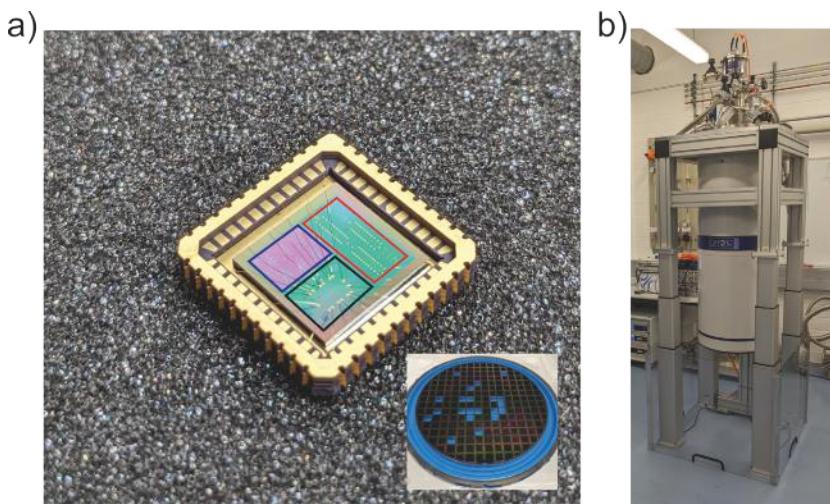
Fig. 1: a) SEM image of a 10 μm long qubus structure. b) The gate electrodes form potentials inside the semiconductor, which capture an electron and move it along the direction of the qubus. c) Scheme for a scalable architecture. Qubit arrays are connected by long range couplers, for example qubus-structures. This opens enough space for control and readout electronics.

qubit requires gate electrodes and control units, thus scaling up their number and density implies also the need for a scalable architecture to overcome the signal-fanout problem.

In the BMBF funded project Halbleiter-Quantenprozessor mit shuttlingbasierter skalierbarer Architektur- QUASAR, the goal is to demonstrate a scalable architecture for a quantum processor based on spin qubits in silicon. The qubus design from JARA-Institut für Quanteninformation, shown in Fig. 1 a) & b) can allow the 2D spin coherent shuttling of electrons in between dense qubit arrays, which opens up enough space for control and readout electronics on the quantum chip, as indicated by Fig. 1 c). IHP is one of the four work package leaders in the QUASAR-project and responsible for the development of Si/SiGe heterostructures with a 28Si purified quantum well (28Si-QW) on 200 mm wafers. The wafers are delivered to Infineon and Fraunhofer IPMS for the fabrication of quantum devices, which are then characterized by Fraunhofer IAF, Uni Regensburg and JARA. Since the electron spin qubit is formed inside the 28Si-QW, it is important to understand how the qubit

Abb. 2: a) L140-Chip auf einem Teslatron-Probenträger, mit einem H-FET (schwarz), TiN-Teststrukturen (rot) und Qubit-Vorlagen (blau). Der H-FET wurde für Magnetotransportmessungen gebondet. Die Einbettung zeigt einen 200-mm-Wafer, auf dem diese Chips in der IHP-BiCMOS-Pilotlinie hergestellt wurden. b) Magnetotransportaufbau am IHP-Teslatron. Das System kann Proben auf bis zu 1,5 K abkühlen und Magnetfelder von bis zu 12 T anwenden.

Fig. 2 a) L140-chip on a Teslatron sample carrier, with an H-FET (black), TiN test structures (red) and qubit templates (blue). The H-FET was bonded for magneto transport measurements. The inset shows a 200 mm Wafer on which these chips have been fabricated in the IHP BiCMOS pilot line. b) Magneto transport setup at IHP "Teslatron". The setup is capable of cooling samples down to 1.5 K and apply magnetic fields up to 12 T.



Quantenbauteile herzustellen, die dann von Fraunhofer IAF, Uni Regensburg und JARA charakterisiert werden. Da das Elektronen-Spin-Qubit im Inneren des 28Si-QW gebildet wird, ist es wichtig zu verstehen, wie die Leistung des Qubits durch Materialeigenschaften die Prozessschritte bei der Herstellung und die Gate-Stacks beeinflusst wird.

In einer gemeinsamen Studie von IHP und IKZ wurde die durch TiN-Elektroden verursachte Verformung des Gitters des Si-QW untersucht. Die Ergebnisse dieser Studie zeigen, dass der Stress im Gate-Material und die lateralen Abmessungen der Elektroden einen signifikanten Einfluss auf die Potentiallandschaft innerhalb des Si-QW haben, was direkte Auswirkungen auf die Funktion des Qubits und das Elektronen-Shuttling haben könnte.

Das IHP, die Universität Regensburg und die RWTH Aachen haben ein neues Testfeld für die Herstellung von Qubit-Vorlagen und Hallbar-Feldeffekttransistoren (H-FETs) in der IHP-BiCMOS-Pilotlinie entwickelt, zu sehen Abb. 2 a). Das neu erworbene Magnetotransport-Setup "Teslatron", dargestellt in Abb. 2 b), ermöglicht es dem IHP, die H-FETs bei 1,5 K und Magnetfeldern von bis zu 12 T zu messen. Dies bedeutet, dass die Eigenschaften des 2D-Elektronensystems innerhalb des Quantentopfes mittels Quanten-Hall-Effekt untersucht werden können.

Eine enge Rückkopplung zwischen Materialforschungs- und Technologieabteilung führte zu einer optimierten Si/SiGe-Heterostruktur mit ultrahoher Beweglichkeit von über $400.000 \text{ cm}^2/\text{Vs}$. Darüber hinaus wurden kritische Prozessschritte für die Herstellung von Qubits untersucht und optimiert.

Die bisherigen Ergebnisse zeigen, dass das IHP ein äußerst wertvoller Partner für die Quantenforschung in Deutschland und Europa ist. Die kommenden Jahre zielen auf eine weitere Verbesserung der grundlegenden Komponenten für Spin-Qubits und eine Erweiterung der Herstellungs- und Charakterisierungsmöglichkeiten ab.

performance will be influenced by material properties, the process steps in the fabrication and the gate stacks.

In a joint study by IHP and IKZ, the deformation induced by TiN electrodes on the lattice of the Si-QW was investigated. The results of this study show that the stress in the gate material and the lateral dimensions of the electrodes have a significant impact on the potential landscape inside the Si-QW, which may have direct consequences for the qubit operation and electron shuttling.

IHP, University Regensburg and RWTH Aachen developed a new testfield for the fabrication of qubit templates and hallbar field effect transisitors (H-FETs) in the IHP BiCMOS pilot line, see Fig. 2 a). The newly acquired magnetotransport setup "Teslatron", shown in Fig. 2 b) allows IHP to measure the H-FETs at 1.5 K and magnetic fields of up to 12 T, which means that the properties of the 2D electron system inside the quantum well can be studied via the quantum hall effect.

A close feedback loop between materials research and technology department led to an optimized Si/SiGe heterostructure with ultra-high mobilities above $400.000 \text{ cm}^2/\text{Vs}$. Furthermore, critical process steps for the qubit fabrication have been investigated and optimized.

The results so far prove that IHP is an extremely valuable partner for the quantum research in Germany and Europe. The upcoming years aim at a further improvement of the fundamental components for spin qubits and expand the fabrication & characterization capabilities.

FLEXCOM, fortschrittliches Multi-Chip-Flip-Chip-Package für SatCom-Anwendungen

FLEXCOM, advanced multi-chip flip-chip package for sat-com applications

Die Satellitenkommunikation ist ein wichtiger Baustein des globalen Telekommunikationssystems und gewinnt seit den letzten Jahren immer mehr an Bedeutung. Die kontinuierliche Entwicklung des Satellitenkommunikationssystems hat das Anwendungsszenario von der reinen TV-Übertragung zur heutigen Breitband-Hochgeschwindigkeitskommunikation, zum Internet der Dinge und zu 5G-Mobilfunknetzen vorangetrieben. Infolgedessen müssen sowohl das Design als auch die Verpackung des Kommunikationssystems an verschiedene Szenarien angepasst werden, die von spezifischen Anwendungen gefordert werden. Das Horizon-2020-Projekt FLEX-

The satellite communication is a critical building block of the global telecommunication system and has become increasingly important in recent years. The continuous development of the satellite communication system has driven its application scenario from TV broadcasting only to today's wide band high speed communications, Internet of Things, and 5G related mobile networks. As a result, both the designing and packaging of the communication system have to adapt to different scenarios demanded by specific applications. The European Union's Horizon 2020 project FLEXCOM proposes a flexible and scalable modular approach to phased

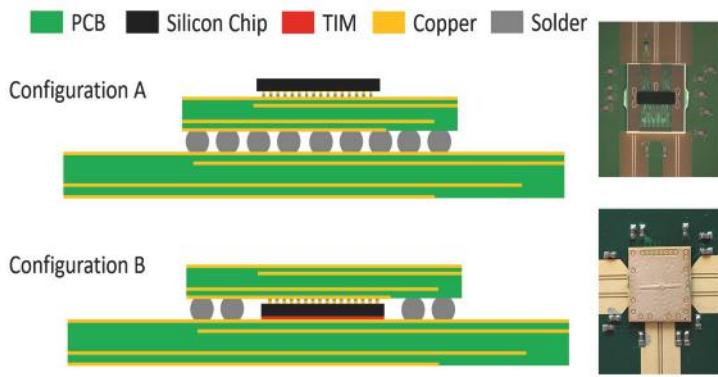
Abb. 1: Zwei Verpackungskonfigurationen wurden in der ersten Runde der Testmontage charakterisiert.

Fig. 1: Two packaging configurations characterized in the first round of test assembly run.

COM der Europäischen Union schlägt einen flexiblen und skalierbaren modularen Ansatz für das Phased-Array-Design vor, der den Design- und Herstellungsaufwand durch die Implementierung des Phased Arrays im digitalen und Softwarebereich sowie durch fortschrittliche Packaging-Ansätze erheblich reduziert.

Insgesamt sind 11 Partner an diesem Projekt beteiligt, darunter akademische Institute, kleine und mittelständische Unternehmen sowie Großunternehmen aus den Bereichen SatCom und 5G. Das IHP ist als einer von zwei Technologieanbietern an diesem Projekt beteiligt. Neben der Bereitstellung der hochmodernen 0,13-µm-BiCMOS-Technologie für die Transceiver-Schaltkreise ist das IHP auch für die Bereitstellung einer Gehäuselösung für die analogen Front-End-Schaltkreise verantwortlich, einschließlich der gesamten Transceiver-Kette, des Gehäusesubstrats, das aus den Diplexern besteht, und der Abstrahlungsplatte.

Um dieses Ziel zu erreichen, hat das IHP ein auf Cu-Pillar-basis rendes Flip-Chip-Package entwickelt und im Rahmen dieses Projekts zwei Testreihen durchgeführt, um die thermischen und mechanischen Eigenschaften des vorgesehenen Gehäuses zu bewerten. In der ersten Runde des Testaufbaus wurden zwei verschiedene Gehäusekonfigurationen zusammengebaut, wie in Abb. 1 zu sehen ist. Umfassende thermisch-mechanische Finite-Elemente-Modelle werden ebenfalls entwickelt, um die mechanischen Eigenschaften beider Konfigurationen zu bewerten. In der zweiten Runde der Testmontage wurden Chips und Gehäuse mit denselben Größen wie die endgültigen Demonstratoren als Testvehikel verwendet (siehe Abb. 2). Die Montagebedingungen und die verschiedenen Variationen der Cu-Säulen werden systematisch verglichen, die Klebeerträge und -qualitäten wurden untersucht. Auf der Grundlage der während dieser beiden Testmontagen gesammelten Informationen wird während der Endmontage der Demonstratoren ein Chip-Package-Co-Design durchgeführt, bei dem die Pad-Konfigurationen, Gehäusestapel, Cu-Pillargrößen und Montagebedingungen bereits in der frühen Entwurfsphase berücksichtigt werden. Ein solcher Ansatz ist der Schlüssel für eine erfolgreiche Demonstration der endgültigen Prototypen.



array design, greatly alleviating the design and fabrication efforts by implementing the phased array within the digital and software realm as well as using advanced packaging approaches.

There are in total 11 partners involved in this project, including academic institutes, small-medium sized enterprises, and large enterprises in both SatCom and 5G fields. IHP is involved as one of two technology providers in this project. Specifically, aside from providing the state-of-the-art 0.13 µm BiCMOS technology for the transceiver circuits, IHP is also responsible for providing a packaging solution for the analog front-end circuits, including the whole transceiver chain, the package substrate consisting of the diplexers, and the radiating board.

To achieve this goal, IHP has developed a Cu pillar-based flip-chip package and has implemented two rounds of test assembly to evaluate the thermal and mechanical performances of the designated package within the frame of this project. In the first round of test assembly, two different packaging configurations were assembled as is shown in Fig. 1. Comprehensive thermal-mechanical finite element models are developed to evaluate the mechanical performances of both configurations. In the second round of test assembly, chips and packages with the same sizes as the final demonstrators are exploited as test vehicles as is shown in Fig. 2. The assembly conditions and different variations of Cu pillars are systematically compared, the bonding yields and qualities are investigated. Based on the information collected during these two

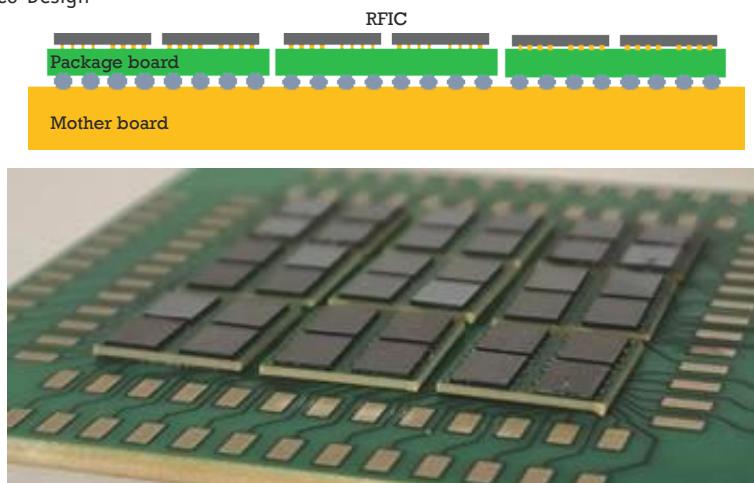


Abb. 2: Schematische Darstellung des zweiten Versuchs und der montierten Proben.

Fig. 2: The schematic of the second assembly run and the assembled samples.

Jetzt ist das Projekt in die Endphase eingetreten, die Wafer mit den Cu-Pillar haben den Reinraum verlassen und sind bereit für die Ausdünnung und den Zuschnitt, das Gehäusesubstrat mit den Diplexern sowie die Abstrahlungsplatten befinden sich in der Fertigung, der digitale Teil wird ebenfalls fertiggestellt. 2024 werden alle Bausteine fertiggestellt, vorvalidiert und integriert sein. Es wird eine erfolgreiche Demonstration des ersten flexiblen, skalierbaren Phased-Array-Satellitenkommunikationsmoduls mit den hochmodernen BiCMOS-Chips und fortschrittlichen Gehäusetechologien aus dem IHP erwartet.

rounds of test assembly, a chip-package co-design is carried out during the final assembly for demonstrators, taking the pad configurations, package stack-ups, Cu pillar sizes and assembly conditions all into consideration at the early designing phase. Such an approach is key to a successful demonstration of final prototypes.

Now the project has entered its final phase, the wafers with Cu pillars have come out of the clean room and are ready for thinning and dicing, the package substrate with diplexers as well as the radiating boards are in the manufacturing process, and the digital part is also being finalized. 2024, all the building blocks will be finalized, pre-validated, and integrated. A successful demonstration of the first flexible, scalable phased array satellite communication module with IHP's state-of-the-art BiCMOS chips and advanced packaging technologies is expected.

Optimierung von Hochgeschwindigkeitsdatenströmen in Eisenbahnumgebungen

Optimizing high-speed data streaming in railway environments

Heutzutage spielen 5G-Plattformen eine wesentliche Rolle bei der Zusammenführung von Technologieanbietern, Telekommunikationsausrüstern, Mobilfunkbetreibern und Vertikalen. Die Zusammenarbeit zwischen diesen Akteuren sucht nach neuen Geschäftsmodellen sowie -möglichkeiten und ermöglicht branchenübergreifende Kooperationen und Synergien, um zusätzliche Wertsteigerungen zu bieten. 5G-VICTORI hat groß angelegte Demonstrationen in kommerziell relevanten 5G-Umgebungen für Transport, Energie, Medien und Factories of the Future durchgeführt. Das paneuropäische 5G-VICTORI-Konsortium hat die Bedeutung des Aufbaus von 5G-Plattformen in den Betrieben der Branche bewertet, um neue Anwendungsfälle und eine verbesserte Leistung bestehender Dienste zu ermöglichen.

Die Realität bei Zugreisen ist, dass Züge an Orte fahren, an denen die Mobilfunknetze am schwächsten sind. Das Streaming von Videos für Zugreisende kann eine frustrierende Erfahrung sein, insbesondere wenn die Internetverbindung entlang der Zugstrecke nicht zuverlässig ist. Die

Nowadays, 5G platforms play an essential role in bringing together technology providers, telco equipment vendors, mobile operators and vertical industries. The collaboration between these players seeks new business models and opportunities and enables cross-vertical collaborations and synergies to offer additional enhancements in value propositions. 5G-VICTORI has conducted



Abb. 1: Überblick über den Systemaufbau für den Feldversuch in Berlin-Schöneweide

Fig.1: Overview of the system setup for the Berlin-Schöneweide field trial

Mobilfunknetzabdeckung ist spärlich, die Zugbetreiber entscheiden sich nur für die Anzeige gespeicherter Videos in einer Schleife, die sich im Laufe eines Tages nicht ändert. Darüber hinaus ist die Wi-Fi-Verbindung in den Zügen nur sporadisch vorhanden, was die Zuverlässigkeit des Streamings beeinträchtigt und die Benutzerfreundlichkeit des Systems einschränkt. Dies stellt eine Herausforderung für Content-Delivery-Netze (CDNs) für Züge dar, zumal der Internetverkehr zunehmend von Video-Streaming-Diensten dominiert wird.

Um dieses Problem anzugehen, verfolgt das 5G-VICTORI-Projekt den Ansatz, herkömmliche CDNs zu Speicherelementen (Caches) zu erweitern, die in Zügen und Bahnhöfen eingesetzt werden, um so das Nutzererlebnis insgesamt zu verbessern. Das Projekt schlägt vor, dass Cache-Knoten im Zug im Gegensatz zu herkömmlichen CDNs, keine permanente Verbindung zum Internet haben müssen, sondern über eine drahtlose (mmWave) Hochgeschwindigkeits-Datenverbindungsgeräte, die in Bahnhöfen und in Zügen installiert sind, mit Medieninhalten gefüllt werden können. Dies geschieht während der Zeit, in der die Züge an den einzelnen Bahnhöfen ihre planmäßigen Stopps einlegen. Diese Installation wird als "Data Shower" bezeichnet, was bedeutet, dass innerhalb kurzer Zeit eine große Datenmenge zwischen diesen beiden Endpunkten übertragen wird. Während die Fahrgäste mit dem bordeigenen Wi-Fi verbunden sind, können sie die Inhalte aus dem Cache des Zuges auf ihre persönlichen Mobilgeräte streamen, ohne dass es zu Unterbrechungen kommt oder sie sich Sorgen um eine hohe Nutzung ihres mobilen Datentarifs machen müssen. Aus Sicht des Zugbetreibers bedeutet dies, dass die Fahrgäste ihre Streaming-Dienste im Zug wie zu Hause nutzen können, während die vorhandene Mobilfunk-Bandbreite des Fahrzeugs für andere Zwecke zur Verfügung steht.

Um diesen Ansatz zu demonstrieren, wurde ein Feldversuch mit einem speziellen S-Bahn-Zug durchgeführt, der auf einer geschlossenen Teststrecke auf dem Gelände des S-Bahn-Depots in Berlin-Schöneweide fuhr. Der Partner des IHP Deutsche Bahn betrieb den Zug, das IHP stellte die mmWave-Knoten zur Verfügung, um die

large-scale demonstrations in commercially relevant 5G environments for transportation, energy, media and factories of the future. The 5G-VICTORI pan-European Consortium has assessed the importance of building up 5G platforms at verticals' premises to facilitate novel applications and improved performance of existing services.

The reality of train travel is that trains go to places where mobile networks are at their weakest. Streaming videos can be a frustrating experience for train passengers, especially if the Internet connection along the train route is not reliable. Mobile network coverage is scarce and train operators only opt for displaying stored videos in a loop, which do not change over a single day. Moreover, the onboard Wi-Fi connectivity is sporadic, making the streaming reliability poor, hindering the usability of the system. This provides a challenge to content delivery networks (CDNs) for trains, particularly as web traffic is increasingly dominated by video streaming services.

To address this issue, the 5G-VICTORI project follows the approach of extending conventional CDNs into storage elements (caches) that are deployed in trains and in train stations, thus improving the overall user experience. The project proposes that, unlike conventional CDNs, cache nodes in the train do not need to have a permanent connection to the Internet but can be filled with media content via a wireless (mmWave) high-speed data connection equipment installed in train stations and in trains. This happens during the time in which trains make their scheduled stops at each station. This installation is called a "Data Shower", which means that a large amount of data is transferred between these two endpoints within a short amount of time. While connected to the train's onboard Wi-Fi, passengers can stream the content from the train cache to their personal mobile devices without any interruptions and/or worries of high mobile data plan usage. From a train operator perspective, this translates into enabling passengers to watch their streaming services onboard like at-home, while preserving their vehicle's existing cellular bandwidth for other uses.

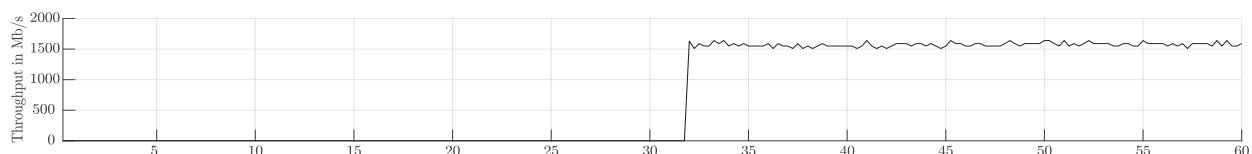


Abb. 2: Leistung der mmWave-Verbindung für den Berlin-Schöneweide-Testlauf.

Fig. 2: Performance of the mmWave link in the Berlin-Schöneweide trial

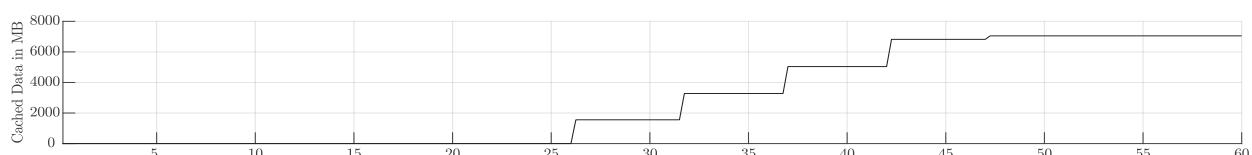


Abb.3: Leistung des Medien-CDN in der Berlin-Schöneweide-Testlauf über mmWave

Fig. 3: Performance of the media CDN in the Berlin-Schöneweide trial over mmWave

Konnektivität zum fahrenden Zug zu gewährleisten, Radio Berlin Brandenburg (RBB) die Streaming-Inhalte und -Anwendungen und PaxLife Innovations lieferte, zusammen mit Fraunhofer FOKUS, das Caching-System und das CDN-Konzept. Zwei mmWave-Knoten wurden an der Strecke und einer im Zug installiert (siehe Abb. 1). Der Test ergab einen stabilen durchschnittlichen bzw. maximalen Nettodurchsatz von 1,572 Gbit/s bzw. 1,640 Gbit/s (Abb. 2). Der Anwendungsfall Datendusche wurde mit einem Videodatensatz von 7,1 GB getestet, der vom streckenseitigen Cache zum Zugcache übertragen wurde (Abb. 3). Diese Ergebnisse bestätigen, dass eine funktionierende Ende-zu-Ende-Integration vom Dateneingang und der Datenumwandlung über die Datendusche des Zuges während des Halts bis hin zum Playout auf mobilen Geräten technisch machbar ist und zuverlässig funktioniert.



Image-Video des Projektes
Image-Video of the project

To demonstrate this approach, a field trial was performed using a dedicated S-Bahn train operating on an enclosed test track at the S-Bahn Depot premises in Berlin Schönefeld. Deutsche Bahn operated the train, IHP provided the mmWave nodes for ensuring the connectivity to the train on the move, Radio Berlin Brandenburg (RBB) the streaming content and application, and PaxLife Innovations together with Fraunhofer FOKUS provided the caching system and the CDN concept. Two mmWave nodes were deployed at the trackside and one in the train (see Fig. 1). The test yielded a stable average / maximum net throughput of 1.572 Gbps / 1.640 Gbps respectively (Fig. 2). The data shower application was tested with video data set of 7.1 GB being cached from the trackside to the train cache (Fig. 3). These results confirm the achievement of a working end-to-end integration, from data ingress and transformation, to the “data shower” of the train while at stop up to a playout on mobile devices is technically feasible and performed reliably.

6GKOM - Miniaturisierte Hardwaremodule für die 6G-Mobilkommunikation

6GKOM - Miniaturized hardware modules for 6G mobile communication

Das Projekt 6GKOM startete 2019 im Rahmen des BMBF-Förderprogramms. Das Hauptziel des Projekts ist die Entwicklung effizienter, ultrabreitbandiger und miniaturisierter Kommunikationsmodule für zukünftige 6G-Anwendungen, die im Frequenzbereich von 110 bis 170 GHz, dem sogenannten D-Band, arbeiten. Basierend auf einer innovativen Systemintegrationsplattform wird ein neuartiger Co-Design-Ansatz umgesetzt, der Chip, Gehäuse und Antennen miteinander verbindet. Darüber hinaus werden neue Basisbandarchitekturen sowie Testmethoden und -verfahren zur Verifizierung des D-Bands erforscht. Gemeinsam mit einem Branchenbeirat wurden die notwendigen Spezifikationen erarbeitet, um einen schnellen Übergang zur kommerziellen Nutzung zu gewährleisten.

Mobile Kommunikationssysteme und -netze haben eine hohe wirtschaftliche und gesellschaftliche Bedeutung, sowohl in der Wertschöpfung der Zulieferer, als auch in der Gestaltung wirtschaftlicher Prozesse und der Anwendungen im privaten Bereich. Die fünfte Generation der Mobilkommunikation (5G), die derzeit eingesetzt wird, hat zu mehr Geschwindigkeit und Datenkapazität geführt, wodurch die Leistung bestehender Anwendungen verbessert und einige neue Anwendungen, wie das Internet der Dinge, intelligente Städte und autonomes Fahren, ermöglicht werden. Dies

The 6GKOM project started in 2019 as part of the BMBF Förderprogramm. The main goal of the project is to develop efficient, ultra-wideband and miniaturized communication modules for future 6G applications, operating in the frequency range of 110 to 170 GHz, the so-called D-band. Based on an innovative system integration platform, a novel co-design approach is implemented that combines chip, housing and antennas together. In addition, new baseband architectures as well as test methods and procedures for verifying the D-band are researched. Together with an industry advisory board, the necessary specifications have been developed to ensure a quick transition to commercial use.

Mobile communication systems and networks are of great economic and social importance both for the added value of providers and for the design of economic processes and applications in the private sector. The fifth generation of mobile communications (5G) that is currently being deployed has introduced more speed and data capacity improving the performance of existing and enabling some new applications, such as internet of things, smart cities and autonomous driving. This was merely possible by the usage of higher frequency bands in combination with advanced electronics and signal processing solutions. The next generation of mobile

war lediglich durch die Nutzung höherer Frequenzbänder in Kombination mit fortschrittlichen Elektronik- und Signalverarbeitungslösungen möglich. Es wird erwartet, dass die nächste Generation der Mobilkommunikation (6G) viel höhere Datenraten und geringere Latenzen liefern und eine bessere Abdeckung und verbesserte Zuverlässigkeit verspricht, die neue innovative Anwendungsfälle ermöglichen werden, von Smart Cities bis hin zu automatisierter Fertigung und Transport. Um die drahtlose Übertragung mit hohen Datenraten zu unterstützen, wird erwartet, dass 6G im mmWave- oder Sub-THz-Band arbeitet, was eine ausreichende Bandbreite bieten könnte. Da das D-Band mehr als 30 GHz freies Spektrum bereitstellt, hat es sich als attraktive Frequenzbandlösung für die Nutzung zukünftiger 6G-Kommunikationssysteme erwiesen.

Die wichtigste Errungenschaft des IHP im 6GKom-Projekt ist der Entwurf einer 4-Kanal-D-Band-Empfängerschaltung, die im IHP-130-nm-SiGe-BiCMOS-Technologieprozess entwickelt und hergestellt wird. Die Architektur des Empfängers ist in Abb. 1 dargestellt. Vor der Integration des gesamten Chips wurden alle wichtigen Chipkomponenten als separate Schaltkreise entworfen, gefertigt und getestet. Der Empfänger umfasst vier Rx-Elemente, von denen jedes aus einem rauscharmen Verstärker (LNA), einem Verstärker mit variabler Verstärkung (VGA) und einem Phasenschieber mit echter Zeitverzögerung (TTD) besteht. Ein modifizierter Wilkinson-Kombinierer wird verwendet, um die Signale der beiden Rx-Elemente zu kombinieren. 50-Ohm-Übertragungsleitungen kombinieren die Signale von zwei Wilkinsons. Das kombinierte Signal von vier HF-Kanälen wird von einem Konvertierungsblock, der einen Verstärker, IQ-Mischer und eine LO-Kette umfasst, weiter herunterkonvertiert. Zur Schaltungssteuerung und Vorspannung werden eine serielle Peripherieschnittstelle (SPI), Digital-Analog-Wandler (DACs) und Low-Dropout-Spannungsregler (LDOs) verwendet. Die mikroskopische Aufnahme des Chips ist in Abb. 2 dargestellt.

Der hergestellte Chip wurde auf einer speziellen kundenspezifischen Testplatine montiert und im Labor gemessen. Die Messungen

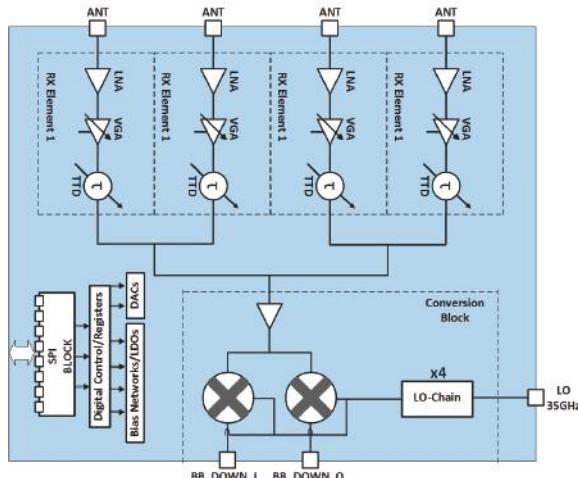


Abb. 1: Architektur des entwickelten 4-Kanal-Breitbandempfängers.
Fig. 1: Architecture of developed 4-channel wideband receiver

communications (6G) is expected to deliver much higher data rates and lower latency, promising better coverage and improved reliability that will enable new innovative use cases, from smart cities to automated manufacture and transport. To support high data rate wireless transmission, 6G is expected to operate in mmWave or sub-THz band, which could provide sufficient bandwidth. Since the D-band provides more than 30 GHz of free spectrum, it emerged as an attractive frequency band solution for the usage of future 6G communication systems.

The main accomplishment of IHP in 6GKom project is the design of a 4-channel D-band receiver circuit that is developed and manufactured in the IHP 130 nm SiGe BiCMOS technology process. The architecture of the receiver is shown in Fig. 1. Before integrating the entire chip, all important chip components were designed, manufactured and tested as separate circuits. The receiver includes four Rx elements, each of them consisting of a low noise amplifier (LNA), a variable gain amplifier (VGA), and a true time delay (TTD) phase shifter. A modified Wilkinson combiner is used to combine the signals from the two Rx elements. 50-Ohm transmission lines combine the signals from two Wilkinsons. The combined signal from four RF channels is further down converted by a conversion block, which includes an amplifier, IQ-mixers and a LO-chain. A serial peripheral interface (SPI), digital-to-analog converters (DACs), and low-dropout voltage regulators (LDOs) are used for circuit control and biasing. The micrograph of the chip is shown in Fig. 2.

The manufactured chip was mounted on a dedicated custom test board and measured in the laboratory. The measurements included the measurement of DC currents and power consumption, the measurement of SPI functionality, and the measurement of RF performance. The measured data showed expected chip behavior

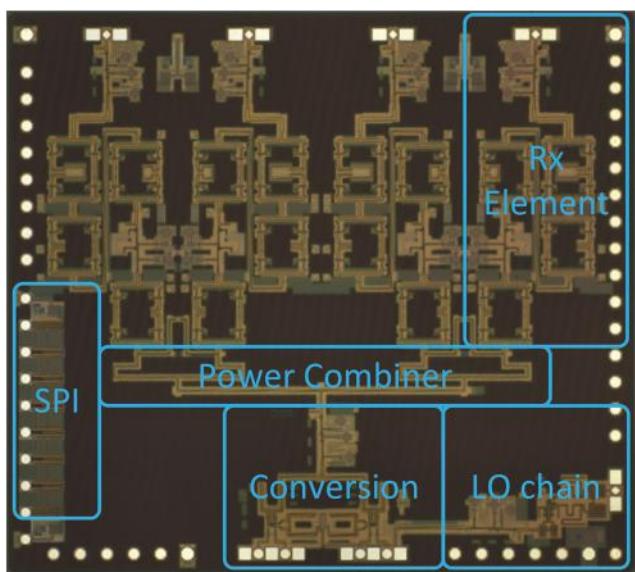


Abb. 2: Chip-Mikroaufnahme des hergestellten 4-Kanal-D-Band-Empfängers.
Fig. 2: Chip micrograph of the manufactured 4-channel D-band receiver

umfassten die Messung von Gleichströmen und Stromverbrauch, die Messung der SPI-Funktionalität und die Messung der HF-Leistung. Die gemessenen Daten zeigten das erwartete Chipverhalten, das recht gut mit den simulierten Ergebnissen übereinstimmte. Der Chip wird derzeit in ein miniaturisiertes Antenna-in-Package-Modul integriert.

ebalance-plus

Intelligente Stromnetze spielen eine entscheidende Rolle bei der derzeitigen Energiewende. Sie ermöglichen eine bessere Integration der erneuerbaren Energiequellen in das Netz und eine insgesamt effizientere Nutzung der Energie.

Im Rahmen des von der EU-finanzierten Projekts ebalance-plus wurden Smart-Grid-Lösungen entwickelt, um die Energieflexibilität und die Beobachtbarkeit des Stromnetzes zu erhöhen und neue Dienste für Verteilnetzbetreiber, Übertragungsnetzbetreiber, Aggregatoren, Energiehändler, DER-Manager (DER - Verteilte Energiequellen), Gebäudemanager, Prosumer und Verbraucher bereitzustellen, die ihnen mehr Funktionen zur Interaktion mit dem Netz und zur Verwaltung der Energieflüsse bieten. Der Ansatz dieses Projekts bestand darin, die Energieflexibilität von Gebäuden und Stadtteilen zu erschließen und zu erhöhen sowie sie für das DSO-Management (DSO - Vertriebsdienstleister) verfügbar zu machen.

Ziel des Projekts war es, die Nutzung der Flexibilität und Resilienz der Energienetze durch eine Energieausgleichsplattform zu erhöhen, die intelligente Technologien zur Erzeugung, Speicherung und zum Verbrauch integriert. Diese Energieausgleichsplattform basiert

having quite good matching with simulated results. The chip is currently being integrated into a miniaturized Antenna-in-Package module.

ebalance-plus

Smart electricity grids play a crucial role in the current energy transition, enabling better integration of the renewable sources of energy into the grid and a more efficient use of energy altogether.

The EU-funded project ebalance-plus developed smart-grid solutions to increase the energy flexibility and the electric grid observability, providing new services for distribution grid operators, transmission system operators, aggregators, energy retailers, DER (Distributed Energy Resources) managers, building facility managers, prosumers, and consumers, empowering them with more functionalities to interact with the grid and manage the energy flows. The approach of this project was to unlock and increase the energy flexibility from buildings and districts and make it available for DSO (Distribution Service Operator) management.

The aim of the project was to increase the use of flexibility and resilience of energy networks, by means of an energy balancing platform, which integrates smart production, storage and consumption technologies. This energy balancing platform is based on a fractal-like hierarchical architecture that replicates the exist-

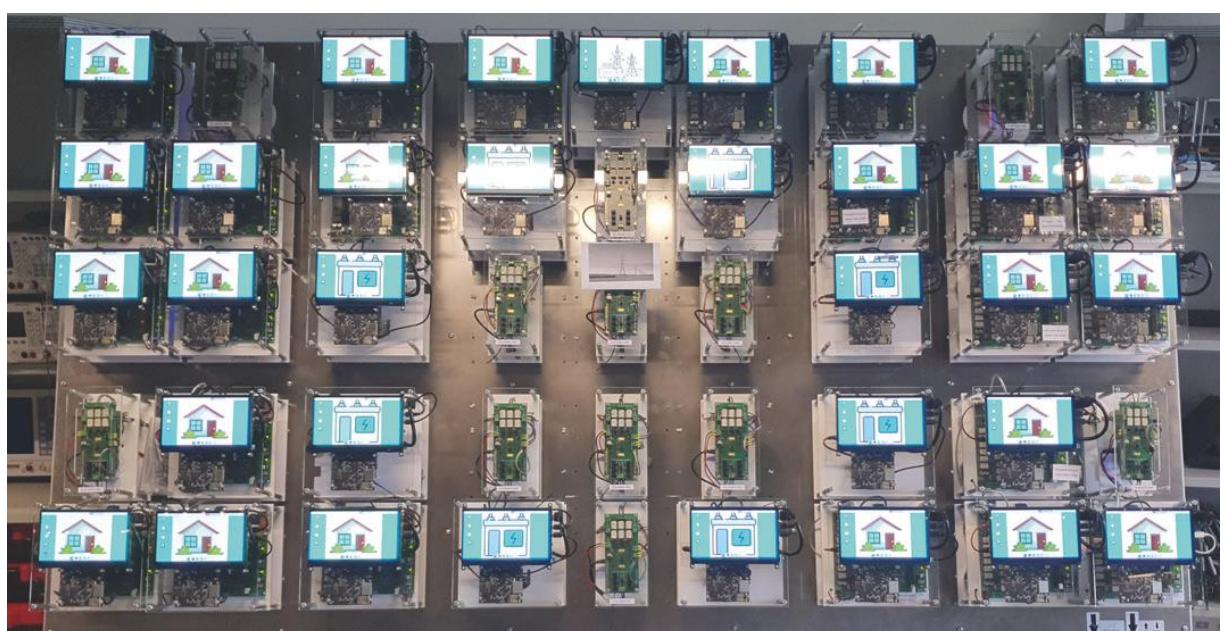


Abb.1: Der in-lab Smart Grid Emulator

Fig.1: The in-lab smart grid emulator

auf einer fraktalartigen hierarchischen Architektur, die die bestehende Netztopologie mit einem bidirektionalen Kommunikationsrahmen nachbildet und so die Skalierbarkeit der Lösungen gewährleistet.

Die ganzheitliche Energieausgleichsplattform von ebalance-plus ermöglicht es verschiedenen Akteuren und Betreibern des Stromnetzes (Prosumern, DER-Nutzungsmanagern, Energieaggregatoren und DSOs), mit der verfügbaren Flexibilität umzugehen, um die Stabilität und Sicherheit des Netzes zu erhöhen. Der Energieausgleich liefert Flexibilitätsmechanismen und Energieeffizienzdienste, die auf der bidirektionalen Kommunikation zwischen den Einheiten in einer hierarchischen und fraktalähnlichen Architektur basieren, die von der am IHP entwickelten smartDSM-Datenaustauschplattform unterstützt wird. Diese Datenaustauschplattform bietet eine datenzentrierte Programmierabstraktion, die es allen Geräten im intelligenten Stromnetz ermöglicht, Daten auf nahtlose Weise auszutauschen und die Interoperabilität mit externen Systemen gewährleistet.

Ein weiterer wichtiger Aspekt des Projekts war seine soziale und marktorientierte Ausrichtung. Von Anfang an berücksichtigte das Projekt die Bedürfnisse und Bedenken der Nutzer in Bezug auf Energienutzung und Innovation. Dies geschah, um die Chancen zu erhöhen, dass der Markt die Technologie annimmt.

Der Arbeitsplan des Projekts erstreckte sich über einen Zeitraum von vier Jahren und umfasste 15 Partner aus 10 Ländern, die Forschung, Analyse, Bewertung und Nutzung durchführten, um eine zukünftige Replizierbarkeit der erzielten Ergebnisse zu erreichen. Im Rahmen des Projekts wurde eine Vielzahl von Energiemanagementlösungen an vier realen Demonstrationsstandorten in Spanien, Italien, Frankreich und Dänemark getestet. Um die vorgeschlagenen Lösungen zu evaluieren, entwickelte das IHP auch den Smart-Grid-Emulator im Labor (siehe Abb.1), der es ermöglicht, das reale Energienetz zu modellieren und Szenarien zu testen, die für das reale Energienetz zu teuer und zu unsicher sein könnten. Der Labor-test am IHP befasste sich also mit Sicherheitsfragen.

Gesundes Essen im 21. Jahrhundert: Das Projekt Zuckerrübe

Eating healthily in the 21st century: the Zuckerrübe project

Wir alle wollen gesundes Obst und Gemüse essen. Es soll ohne Einsatz von Chemikalien angebaut und dennoch günstig produziert werden. Diese Problematik wurde im Rahmen des Projektes Zuckerrübe näher untersucht.

Der ökologische Zuckerrübenanbau erfordert üblicherweise viel Handarbeit, da das Unkraut von Hand gejätet werden muss. Dadurch sind die Anbaukosten sehr hoch und es ist zudem schwierig, geeignete Arbeitskräfte zu finden. Aus diesen Gründen ist der

ing grid topology with a bidirectional communication framework, assuring the scalability of the solutions.

The ebalance-plus comprehensive energy balancing platform enables different electric grid players and operators (prosumers, DER exploitation manager, energy aggregator and DSOs) to deal with the available flexibility to increase the grid stability and security. The energy balancing delivers flexibility mechanisms and energy efficiency services that are based on bi-directional communication between units in a hierarchical and fractal-like architecture supported by the smartDSM data exchange platform that was developed at the IHP. This data exchange platform provides a data-centric programming abstraction which allows all devices in the smart grid to exchange data in a seamless manner and will provide interoperability with external systems.

Another important aspect of the project was its social and market orientation. From the outset, the project took into account users' needs and concerns in terms of energy usage and innovation. This was done to increase the chances of the market adopting the technology.

The project work plan covered a 4-year period and involved 15 partners from 10 countries who performed research, analysis, evaluation and exploitation to achieve future replicability of the achieved results. The project tested a variety of energy management solutions at four real demonstration sites located in Spain, Italy, France and Denmark. In order to evaluate the proposed solutions, IHP also developed the in-lab smart grid emulator (see Fig. 1) that allows modeling the real energy grid and allows test scenarios that might be too expensive and to insecure for the real energy grid. Thus, the laboratory test deployment at the IHP addressed safety issues.

All of us want to eat healthy fruits and vegetables. We want them to be grown without the use of chemicals and yet be produced cheaply. This problem was analyzed in more detail in the project Zuckerrübe.

The organic sugar beet cultivation usually requires a lot of manual labor, as the weeds have to be removed by hand. This means that cultivation costs are very high and it is also difficult to find

ökologische Zuckerrübenanbau oft unwirtschaftlich oder sogar unmöglich.

Mit der Einführung neuester IT-Technologien kann die Wirtschaftlichkeit des ökologischen Landbaus jedoch entscheidend verbessert werden. Anstelle von Arbeitskräften werden Roboter eingesetzt, die das Unkraut von der Anbaufläche durch Hacken entfernen. Eine Herausforderung liegt dabei in der Erkennung der Pflanzen zur Entfernung. Dabei hilft die im Projekt entwickelte, auf Drohnen und Künstliche Intelligenz (KI) basierende Technologie. Die Drohnen fotografieren das gesamte Feld aus der Luft und anschließend werden die Bilder mit einer KI analysiert und die zu beseitigenden Pflanzen (Unkraut) lokalisiert. Schließlich erhält der Hackroboter die Position des Unkrauts, fährt dorthin und entfernt das Unkraut.

Die Hauptaufgabe des IHP bestand darin, die Erkennung von Zuckerrüben und Unkräutern im Hinblick auf eine zukünftige Implementierung auf eingebetteten Systemen, wie z. B. Drohnen, zu untersuchen. Dazu wurden Algorithmen der Künstlichen Intelligenz für die Pflanzenerkennung erforscht, angepasst und schließlich für die Pflanzenerkennung eingesetzt und abschließend evaluiert.

Eine wichtige Grundlage für die Anwendung von KI-Methoden ist eine ausreichende Datenmenge. In diesem Fall wird vor allem Bildmaterial von der Anbaufläche benötigt. Deshalb wurde bereits in den ersten Projektmonaten das gesamte Feld mit einer Drohne beflogen und photographisch erfasst. Diese Grundlage erlaubte erste Untersuchungen zur KI-basierten Pflanzenerkennung. Im folgenden Jahr wurde diese Datenbasis um Bilder derselben Anbaufläche in verschiedenen Wachstumsphasen erweitert, um die Genauigkeit der Pflanzenerkennung zu verschiedenen Zeitpunkten im Lebenszyklus der Zuckerrübenpflanze analysieren zu können.

Grundsätzlich erfordert eine KI relativ viel Rechenkapazität. Aus diesem Grund haben wir unsere Implementierung von Anfang an auf sog. Hardwarebeschleunigern aufgebaut. Nur so kann eine schnelle Erkennungszeit bei hoher Genauigkeit erreicht werden. Im Vergleich zu einer PC-Umgebung benötigt die KI auf einem eingebetteten System zwar ungefähr die doppelte Zeit, verbraucht dabei jedoch nur ein Zehntel der elektrischen Energie – bei gleichbleibender Genauigkeit in der Erkennung.

Im Rahmen des Projekts wurden verschiedene KI-Methoden zur Pflanzenerkennung anhand von digitalen Fotos im Zuckerrübenanbau untersucht. Die Ergebnisse bestätigen, dass aktuelle KI-Modelle und -Hardware auf Drohnenbildern ausreichend schnell und genau Unkraut von Zuckerrüben unterscheiden können. Dabei ist die Zuverlässigkeit zwischen der fünften und zehnten Woche der Anbauzeit besonders hoch. Gerade in

suitable personnel. For these reasons, organic sugar beet cultivation is often not economical or even impossible.

However, new IT technologies can significantly improve the profitability of organic farming. Instead of labor, robots are used to remove weeds from the farmland. One challenge here is to recognize the plants for removal. The technology developed in the project, which is based on drones and artificial intelligence (AI), makes this possible. The drones photograph the entire field from the air and then the images are analyzed with an AI and the plants (weeds) to be removed are localized. Finally, the robot receives the position of the weeds, moves there and removes the weeds.

The primary task of the IHP was to investigate the recognition of sugar beets and weeds in view of future implementation on embedded systems, such as drones. To this end, artificial intelligence algorithms for plant recognition explored and adapted, and finally used and evaluated.

Providing a large amount of data is an important basis for the use of AI methods. The main requirement in this case are images of the cultivated area. For this reason, a drone was used to fly over and photograph the entire field in the first few months of the project. This provided the basis for initial studies on AI-based plant recognition. In the following year, this database was expanded to include images of the same cultivation area in different growth phases so that we could analyze the accuracy of plant recognition at different points in the life cycle of the sugar beet.

AI requires a relatively large amount of computing capacity. For this reason, we based our implementation on hardware accelerators from the very beginning. This is the only way to achieve a fast recognition time with high accuracy. Compared to a PC environment, the AI on an embedded system takes around twice as long, but only consumes a tenth of the electrical energy – while maintaining the same recognition accuracy.



Abb. 1: Bilder des Zuckerrübenfeldes mit KI-erkannten Zuckerrüben und Unkräutern

Fig. 1: Images of the sugar beet field with AI-recognised sugar beet and weeds

dieser Vegetationsperiode ist der Einsatz von Hackrobotern und Drohnen also am sinnvollsten. So können KI-basierte Technologien den manuellen Aufwand bei der Unkrautbekämpfung deutlich reduzieren und einen kostengünstigen ökologischen Zuckerrübenanbau ermöglichen.

In this project, various AI methods for plant recognition using digital photos in sugar beet farming were studied. The results confirm that current AI models and hardware can distinguish between weeds and sugar beets on drone images quickly and accurately enough. Reliability is particularly high between the fifth and tenth week of the cultivation period. This is the vegetation period when the use of robots and drones makes the most sense. In this way, AI-based technologies can significantly reduce the manual effort involved in weed control and enable cost-effective organic sugar beet cultivation.

EPIC-integrierte Germanium-Elektroabsorptionsmodulatoren für Hochgeschwindigkeits-Datenübertragung

EPIC-integrated High-speed Germanium Electro-absorption Modulators

Optische Kommunikation spielt eine entscheidende Rolle in unserer Gesellschaft, da Anwendungen von Datenzentren mittlerweile fast jeden Bereich unseres täglichen Lebens berühren, beispielsweise durch Videoanrufe, Konferenzen, Cloud-Speicher, Social Media oder Video-on-Demand-Streaming. Innerhalb der letzten zehn Jahre hat die Siliziumphotonik eine bedeutende Rolle in der faseroptischen Kommunikationstechnologie eingenommen. Die Senderseite von Silizium-Hochgeschwindigkeits-Transceivern stellt jedoch zunehmend einen „Flaschenhals“ dar. State-of-the-Art-Silizium-Modulatoren erreichen elektrooptische Bandbreiten im Bereich von 40 bis 70 GHz. Um eine energieeffiziente Übertragung von angepeilten Symbolraten von 100 bis 200 GBaud zu ermöglichen, werden schnellere Modulatoren mit einer Bandbreite von mindestens 100 GHz benötigt.

Um höhere Bandbreiten zu erreichen, wurden alternative Modulatoransätze auf Basis unterschiedlicher Materialien erforscht. Vielversprechende Ansätze umfassen Modulatoren auf Basis von Lithiumniobat, Bariumtitanat, Silizium-organischen-Hybridmodulatoren oder Plasmonik-Modulatoren. Die Integration dieser Komponenten in eine Silizium-Photonik-Plattform bringt jedoch mehrere Probleme, wie Kreuzkontamination oder Zuverlässigkeitseinbußen, mit sich. Bis-her wurde noch keine vollständige Plattformintegration dieser Modulatoren ohne signifikante Leistungseinbußen demonstriert.

Im Gegensatz dazu sind Ge/GeSi-Elektroabsorptionsmodulatoren auf Basis des Franz-Keldysh-Effekts oder des Quantum-Confinement-Stark-Effekts vielversprechende Kandidaten für schnelle CMOS-Pilotlinien-kompatible Modulatoren.

Im Jahr 2023 demonstrierte das IHP einen Germanium-Elektroabsorptionsmodulator mit einer elektrooptischen 3-dB-Bandbreite von 100 GHz, integriert in der IHP-eigenen photonischen BiCMOS-Plattform ‘SG25H5EPIC’, was bedeutet, dass diese Modulatoren monolithisch mit 80-GHz-Germanium-Fotodetektoren, leistungsstarken SiGe-Hetero-

Our society widely depends on optical connectivity as data center applications touch many aspects of our daily lives, e.g. by video calls, conferences, cloud storage or social media and video on demand streaming. Over the past decade silicon photonics has become a major technology in fiber optical communication. However, the transmitter side of silicon high-speed transceivers increasingly represents a serious bottleneck. State-of-the art silicon modulators achieve electro-optical bandwidths in the range of 40 to 70 GHz. To enable an energy-efficient transmission of targeted symbol rates of 100 – 200 Gbaud faster devices with a bandwidth of at least 100 GHz are required.

To achieve higher bandwidths, alternative modulator approaches based on different materials have been explored. Promising approaches include modulators based on lithium niobate, barium titanate, silicon-organic-hybrid modulators or plasmonics modulators. However, the integration of these devices into a silicon photonics platform poses several challenges, such as how to prevent cross-contamination or ensure device reliability. So far, the integration of these 'novel' material modulators into a fully featured Silicon Photonics platform has not been demonstrated without significant device performance trade-offs.

By contrast Ge/GeSi electro-absorption modulators based on either the Franz-Keldysh-Effect or Quantum-Confinement-Stark-Effect are promising candidates for fast CMOS-pilotline compatible transmitters.

In 2023 IHP demonstrated a germanium electro-absorption modulator with an electro-optical 3dB-bandwidth of 100 GHz monolithically integrated into IHP's photonic BiCMOS platform ‘SG25H5EPIC’, together with 80 GHz germanium photo detectors, high-performance SiGe-heterojunction bipolar transistors and 0.25 µm CMOS. The integration of the electro-absorption mod-

übergangs-Bipolartransistoren und 0,25- μm -CMOS integriert wurden. Die Integration der Elektroabsorptionsmodulatoren hat nicht zu einem Einbruch der Ausbeute oder der Leistungsfähigkeit der Komponenten aus der Basistechnologie geführt.

Die Elektroabsorptionsmodulatoren wurden analog zu den Fotodioden hergestellt. Um jedoch die Einfügeverluste der Struktur zu reduzieren, wurde ein Stoßkopplungs-Ansatz implementiert, indem das Silizium unterhalb des Germanium-Gebiets abgedünnt wurde.

Mit einer Breite von etwa 2 μm und einer Länge von 20 μm sind die Modulatoren sehr kompakt. Aufgrund der geringen Kapazität dieser Komponenten beträgt der dynamische Leistungsverbrauch nur ungefähr 7,5 fJ/bit bei einer Modulationsspannung von 2 Vpp.

Die Kointegration von 100-GHz-Elektroabsorptionsmodulatoren und leistungsstarken SiGe-HBTs ermöglicht das Design energieeffizienter, kompakter Transmitter-Schaltungen für Datenübertragungen mit Symbolraten von mehr als 100 GBaud. Diese Ergebnisse wurden im Dezember 2023 auf der renommierten Konferenz IEEE International Electron Devices Meeting (IEDM) präsentiert.

ulators did not deteriorate the baseline technology in terms of electronic device yield or performance.

The electro-absorption modulators were fabricated analogous to the germanium photodiodes. However to reduce the coupling losses of the light into and out of the modulator structure a butt-coupling approach was implemented by thinning down the silicon below the germanium region.

Featuring widths of around 2 μm and lengths of 20 μm these modulators are very compact. Thanks to their low capacitance very low dynamic power consumption of only around 7.5 fJ/bit with a modulation voltage of 2 Vpp is achieved.

The co-integration of 100 GHz electro-absorption modulators and high-performant SiGe HBTs will enable the design of energy-efficient, small footprint transmitters for systems operating at more than 100 GBaud. These results were presented at the prestigious conference IEEE International Electron Devices Meeting (IEDM) in December 2023.

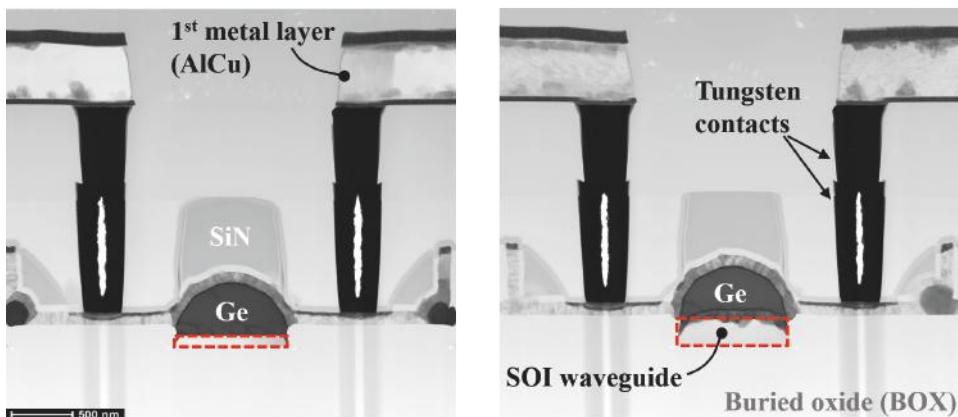
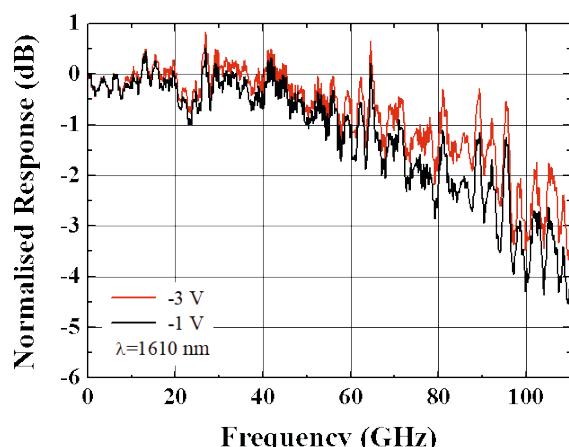


Abb. 1: Querschnittsbilder des Elektroabsorptionsmodulators (links) und der Fotodiode (rechts). Die Querschnitts-Ebene liegt senkrecht zur Einfallrichtung des Lichts. Die Bilder zeigen die hergestellten Strukturen bis zur ersten Metallschicht. Für den Elektroabsorptionsmodulator wurde die Siliziumdicke unterhalb des Germaniums auf 100 nm reduziert. Im Fall der Fotodiode verbleibt die Siliziumdicke bei 220 nm (Silizium-Gebiet durch rot-gestrichelte Linie angedeutet).

Fig. 1: Cross-sectional images of electro-absorption modulator (left) and photodiode (right). Cross sections cut perpendicular to the light-incidence direction. Images show fabrication up to the first metal layer. The silicon thickness below the germanium body has been reduced to 100 nm for the electro-absorption modulator, while in the case of the photodiode the silicon thickness remains 220 nm. (indicated by dashed red boxes)weeds

Abb. 2: Frequenzantwort des Elektroabsorptionsmodulators bei einer Wellenlänge von 1610 nm und angelegten Sperrspannungen von -1 V und -3 V. Mit Keysight 110 GHz LCA gemessen.

Fig. 2: Frequency response of electro-absorption modulator at wavelength of 1610 nm at a bias of -1 V and -3 V estimated on Keysight 110 GHz LCA



Siliziumnitrid durch plasmaunterstützte Atomlagenabscheidung für Front-End-of-Line-Anwendungen

Silicon Nitride by Plasma-enhanced Atomic Layer Deposition for front-end-of-line applications

Siliziumnitrid (SiN) ist eines der wichtigsten Materialien, die in der Halbleiterindustrie für verschiedene CMOS-Architekturen als Ätzmaske, Ätzstoppschicht, Grabenauskleidung, Spannungskompensationsschicht, Lichtwellenleitermaterial und für die Bildung von Spacern verwendet werden. Viele Anwendungen erfordern, dass die Schicht mit einem geringen Wärmebudget abgeschieden wird, konform und stöchiometrisch ist und niedrige Nassätzraten aufweist. Bisher wurde SiN mit den üblichen Verfahren zur Abscheidung von Dünnschichten, wie der chemischen Niederdruck-Gasphasenabscheidung (LPCVD) und der plasmaunterstützten chemischen Gasphasenabscheidung (PE-CVD), abgeschieden. Mit diesen Verfahren können jedoch keine konformen Schichten bei niedrigeren Abscheidungstemperaturen abgeschieden werden. Im Gegensatz dazu können mit der plasmaunterstützten Atomlagenabscheidung (PE-ALD) gleichmäßige, konforme und stöchiometrische Schichten bei Abscheidetemperaturen von weniger als 300 °C abgeschieden werden. Die ALD ist ein Verfahren zur Abscheidung von Dünnschichten aus der Gasphase, bei dem die Schichten durch aufeinanderfolgende Oberflächenreaktionen abgeschieden werden. Ein typisches ALD-Verfahren ist ein zyklischer Prozess, der aus zwei Halbzyklen besteht, wie in Abb. 1 dargestellt. In jedem Halbzyklus wird die Oberfläche des Wafers einer definierten Menge Vorläuferstoff (Precursor) ausgesetzt und anschließend von den Reaktionsnebenprodukten befreit. Im Falle der PE-ALD wird während des zweiten Halbzyklus ein Fluss von Plasmaspezies für die Reaktion eingeführt.

Silicon Nitride (SiN) is one of the essential materials used widely in the semiconductor industry for various CMOS architectures as a hard etch mask, etch stop layer, trench liner, stress compensation layer, optical waveguide material, and for spacer formation. These applications require the layer to be deposited at a lower thermal budget, be conformal, and stoichiometric, and have low wet etch rates. Until now, SiN has been deposited using commonly used thin film deposition techniques such as low-pressure chemical vapor deposition (LPCVD) and plasma-enhanced chemical vapor deposition (PE-CVD). However, these techniques cannot deposit conformal films at lower deposition temperatures. In contrast, plasma-enhanced atomic layer deposition (PE-ALD) can deposit uniform, conformal, and stoichiometric films at deposition temperatures lower than 300 °C. ALD is a vapor phase thin film deposition technique that deposits films through sequential surficial reactions. A typical ALD is a cyclical process consisting of two half cycles as shown in Fig. 1. Each half cycle consists of exposing the wafer surface to a precursor followed by purging of reaction by-products. In the case of PE-ALD, during the second half cycle, a flux of plasma species is introduced for the reaction.

Besides the usage of the right deposition technique, material properties are also determined by the precursor sources used for the process. The usage of precursors that offer impurity-free films and a higher growth rate of layer per cycle of deposition is a necessity for the process to be suitable for production purposes. In this work, Trisilylamine (TSA) was used as the Silicon precursor due to

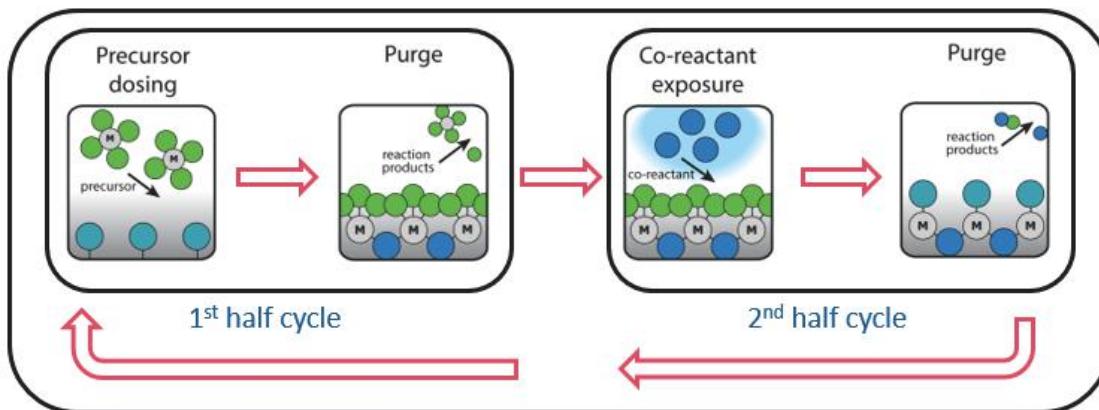


Abb.1:Typischer ALD-Zyklus
Fig. 1: Typical ALD cycle

Neben dem Einsatz der richtigen Abscheidungstechnik werden die Materialeigenschaften auch durch die für den Prozess verwendeten Ausgangsstoffe bestimmt. Die Verwendung von Precursoren, die eine höhere Schichtwachstumsrate pro Abscheidezyklus ermöglichen, ist eine Voraussetzung für die Eignung des Verfahrens für Produktionszwecke. In dieser Arbeit wurde Trisilylamin (TSA) als Silizium-Precursor verwendet (erster Halbzyklus), da es von Natur aus halogenfrei ist und einen vergleichsweise hohen Dampfdruck aufweist. Die Stickstoffquellen (zweiter Halbzyklus) wurden während der Prozessentwicklung variiert, um den optimalen Reaktionspartner zu finden. Stickstoff, Ammoniak und eine Mischung aus Stickstoff und Wasserstoff wurden als Reaktionspartner und Stickstoffquelle verwendet. Zur Aktivierung der Reaktion wird in dieser Gasatmosphäre für einige Sekunden ein Plasma gezündet. Ein ALD-Zyklus für die SiN-Abscheidung dauerte fünf Sekunden. Ziel dieser Forschungsarbeit war es, die optimalen Prozessparameter für die Abscheidung von SiN-Schichten zu ermitteln, die eine ähnlich niedrige Ätzrate in Flussäure aufweist, wie die anderen oben genannten Abscheidungsmethoden.

Experimente mit TSA und Stickstoff-Plasma führten zu SiN mit einer Wachstumsrate von 0,35 nm/Zyklus, was im Vergleich zu einem typischen SiN-PE-ALD-Prozess recht hoch ist. Die bei diesem Verfahren erzielte Nassätzrate war 100-mal höher als beim LPCVD-SiN-Verfahren. Die Nassätzraten konnten nur durch eine Nachbehandlung bei 1000 °C gesenkt werden, was den Nachteil eines höheren Wärmebudgets mit sich bringt. Die anschließenden Experimente mit TSA und Ammoniak-Plasma ergaben eine sehr niedrige Wachstumsrate von 0,0045 nm/Zyklus für SiN, was nicht den Kriterien eines wirtschaftlichen Prozesses entspricht. Schließlich führte die Prozessentwicklung mit TSA und einer Plasmagasmischung aus Stickstoff und Wasserstoff zu SiN mit einer optimalen Wachstumsrate von 0,16 nm/Zyklus und einem Brechungsindex von 2,20 (bei 633 nm Lichtwellenlänge), der für die oben genannten Anwendungen geeignet ist. Die Nassätzrate betrug 0,5 nm/min, was im Vergleich zu anderen Verfahren näher am LPCVD-SiN (0,3 nm/min) lag. Die Benutzbarkeit dieses Verfahrens für praktische Anwendungen wurde durch Abscheidung dieser Schichten auf Trench-Strukturen getestet (Abb. 2). Es wurde eine Seitenwandbedeckung von 76 Prozent festgestellt, was im Vergleich zum PECVD-SiN-Verfahren bessere Ergebnisse ergab.

it inherently being halogen-free and having comparatively higher vapor pressure. The sources for Nitrogen were varied during process development to find the optimum choice. These sources are plasma gases of Nitrogen, Ammonia, and a mixture of Nitrogen and Hydrogen. One ALD cycle for SiN deposition was 5 seconds in duration. This work aimed to investigate and identify the optimum process parameters required to deposit SiN that is economical, conformal, and has wet etch rates in Hydrofluoric acid similar to other deposition methods mentioned above.

Experiments with TSA and plasma gas of Nitrogen resulted in SiN with a growth rate of 0.35 nm/cycle which was quite high compared to a typical SiN PE-ALD process. The wet etch rate obtained for this process was 100 times higher compared to the LPCVD SiN process. The wet etch rates could only be lowered by a Post-deposition annealing at 1000 °C which has a disadvantage of a higher thermal budget. Following experiments with TSA and plasma gas of Ammonia resulted in SiN having a very low growth rate of 0.0045 nm/cycle which does not fit the criteria of being an economical process. Finally, the process development of TSA and plasma gas mixture of Nitrogen and Hydrogen resulted in SiN with an optimal growth rate of 0.16 nm/cycle and a refractive index of 2.20 which is suitable for the above-mentioned applications. The wet etch rate was 0.5 nm/min which was closer to LPCVD SiN (0.3 nm/min) compared to other processes. The applicability of this process for practical applications was tested by depositing these films on trench structures (Fig. 2). A sidewall coverage of 76% was observed which yielded better results when compared to the PECVD SiN process.

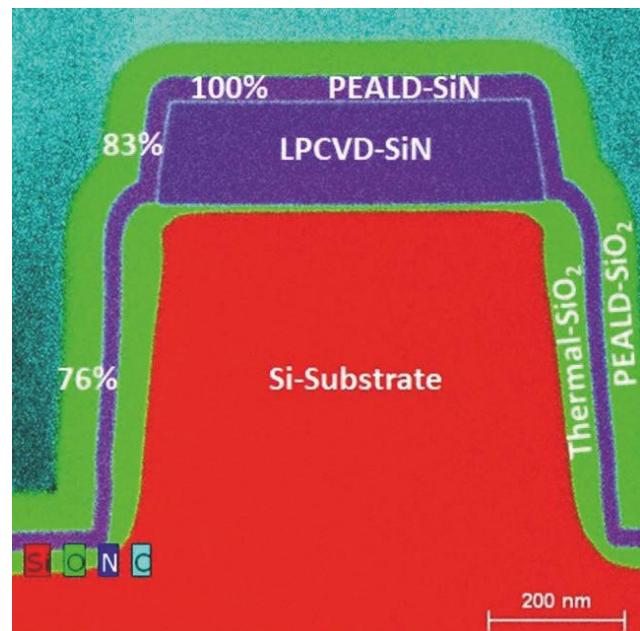


Abb. 2: Konformität von SiN-Schichten in Trench-Struktur
Fig. 2: Conformality of SiN layers in trench structure

Open6GHub – Resiliente Schaltungen und Systeme für 6G Joint Communication & Sensing

Open6GHub – Resilient Circuits and Systems for 6G Joint Communication & Sensing

Während 5G als fünfte Mobilfunkgeneration hauptsächlich vertikale Anwenderindustrien und die Digitalisierung von Herstellungsprozessen in den Vordergrund stellt, wird im Rahmen der nächstfolgenden Generation 6G der Mensch selbst in den Mittelpunkt rücken. Beispiele hierfür sind Biosensorik für personalisierte Medizin und neue Mensch-Maschine-Schnittstellen zur Unterstützung in der Arbeitswelt. Daraus ergibt sich, dass das 6G-Systemdesign die ständige Verfügbarkeit und den Zugang zu 6G-Diensten für alle Nutzer sicherstellen muss.

Im Rahmen des vom BMBF geförderten Forschungsverbunds Open6GHub leistet das IHP hauptsächlich Beiträge in den Themenfeldern Joint Communication and Sensing (JCAS) sowie Resilience-/Security-by-Design für Technologie und Hardware. Der vertikale Forschungsansatz mit den Bereichen Materialforschung, Halbleiterfertigungstechnologie, Schaltungsdesign, Systemarchitekturen und Drahtlosen Systemen ermöglicht dabei dem IHP, ein 6G-System auf sämtlichen Ebenen untersuchen und beeinflussen zu können. So lassen sich zum Beispiel Resilienz- und Sicherheitsaspekte in einem 6G-Mobilfunknetz nur im Zusammenspiel aller Komponenten adressieren, beginnend von der Netzwerktopologie und dem Netzwerkmanagement über die Software und Elektronik der Basisstationen und Endgeräte bis zu den zu Grunde liegenden Halbleiterstrukturen und Materialeigenschaften.

Die Beiträge aus dem gesamten Forschungshub sollen in den globalen 6G-Harmonisierungsprozess und -Standard einfließen, um deutsche gesellschaftliche Prioritäten wie Nachhaltigkeit, Klimaschutz, Datenschutz und Resilienz zu berücksichtigen und gleichzeitig die Wettbewerbsfähigkeit deutscher Unternehmen sowie die technologische Souveränität Deutschlands und Europas zu stärken.

Die bisherigen Arbeiten des IHP innerhalb des Projektes beschäftigten sich einerseits mit übergeordneten Aspekten, wie den Anforderungen und Anwendungsfällen von 6G-Mobilfunknetzen sowie der Erkennung von Anomalien auf System- und Hardwareebene. Andererseits wurden Arbeiten an einzelnen Teilmitteln eines vollständigen resilienten JCAS-Netzwerkknotens durchgeführt, die in der zweiten Projekthälfte zu einem Gesamtsystem integriert werden. Dieses Gesamtsystem wird anschließend mit den Entwicklungen der anderen Projektpartner in verschiedenen OpenLabs zusammengeführt, um echte Ende-zu-Ende-Applikationsdemonstrationen durchführen zu können.

While 5G, the fifth generation of mobile networks, primarily focuses on vertical industries and the digitalization of manufacturing processes, the next generation, 6G, will focus on people themselves. Examples include bio-sensors for personalized medicine and new human-machine-interfaces for support in the working environment. This means that the 6G system design has to ensure the availability and access to 6G services for all users at any time.

Within the context of the BMBF funded research project Open6GHub, IHP mainly contributes to the topics: Joint communication and Sensing (JCAS) as well as Resilience-/Security-by-Design for Technology and Hardware. The vertical research approach of IHP with the areas material research, semiconductor manufacturing technology, circuit design, system architectures and wireless systems enables IHP to examine and influence a 6G system at all levels. For example, resilience and security aspects of a 6G mobile network can only be addressed through the interaction of all components, starting with the network topology and the network management through software and electronics of base stations and user equipment to the underlying semiconductor structures and material properties.

The contributions from the entire research hub should be feed into the global 6G harmonization and standardization process, to include German societal priorities like sustainability, climate protection, privacy and resilience as well as to strengthen the competitiveness of German companies and the technological sovereignty of Germany and Europe.

IHP's project work so far dealt with higher-level aspects such as the requirements and use cases of 6G mobile networks as well as the detection anomalies at the system and hardware level. On the other hand, individual sub-modules of a complete resilient JCAS network node were developed. These sub-modules will be integrated into an overall system in the second half of the project. This complete JCAS system will be furthermore combined with the developments of the other project partners in different OpenLabs to demonstrate real end-to-end applications.

One result from the first half of the project duration is an AI-based hand gesture recognition, which was successfully demonstrated, among others, at the 6G conference 2023. Fig. 1 shows the radar signal pre-processing to extract the features range, velocity and angle, together with the combined range-velo-city-angle-time-map (RVATM) for one hand gesture. The hand gesture recog-

Ein Ergebnis aus der ersten Hälfte der Projektlaufzeit ist eine KI-gestützte Handgestenerkennung, die erfolgreich u. a. auf der 6G-Konferenz 2023 demonstriert werden konnte. Abb. 1 zeigt die Vorverarbeitung der Radarsignale zur Extraktion der Features Abstand, Winkel und Geschwindigkeit sowie die kombinierte Range-Velocity-Angle-Time-Map (RVATM) für eine Handgeste. Die Handgestenerkennung ist die Demonstrationsapplikation für ein resilientes Multiprozessorsystem mit einem integrierten hardwarebasierten KI-Beschleuniger. Letzterer kann zur Laufzeit rekonfiguriert und an neue Applikationsanforderungen adaptiert werden. Das Multiprozessorsystem und der KI-Beschleuniger werden auch im Rahmen des Projektes entwickelt.

Ein zweites Ergebnis ist eine integrierte Hardwareplattform für JCAS, d. h. die gleichzeitige Nutzung eines drahtlosen Kommunikationssystems für die Umgebungserkennung auf Basis von mono- und/oder multistatischer RADAR-Funktionalität. Mit Hilfe dieses Systems ist es möglich, parallel zur drahtlosen Datenübertragung mit mehreren Gbit/s die Umgebung abzutasten und einen virtuellen digitalen Zwilling zu erstellen, der die aktuellen Ausbreitungsbedingungen der realen Umgebung repräsentiert. In einem nächsten Schritt wird dieser digitale Zwilling für die Optimierung der Datenübertragung und Netzwerkresilienz eingesetzt, z. B. durch die Vorhersage von möglichen Blockaden der Funkverbindung durch bewegte Objekte oder die Bereitstellung von Daten für die Optimierung der Mehrwegeausbreitung. In Abb. 2 sind die Position der Objekte im Raum sowie eine Heatmap der empfangenen Radarsignale dargestellt.

Weiterhin wurden resiliente Schaltungsblöcke für die Integration in analoge Höchstfrequenzsysteme im D-Band bei 110 - 170 GHz entwickelt. Diese erhöhen die Zuverlässigkeit der Schaltungen durch eine Adaption an sich ändernde Umgebungsbedingungen.

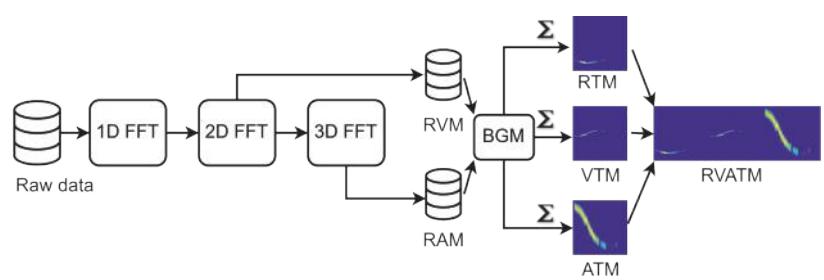


Abb.1: Radarsignal-Vorverarbeitung zur Extraktion der Features Abstand, Geschwindigkeit und Winkel (BGM: Hintergrundmodellierung)
Fig. 1: Radar signal pre-processing to extract the feature range, velocity and angle (BGM: Background modeling)

nition is a demo application for a resilient multi-processor system with an integrated hardware-based AI accelerator. The latter can be reconfigured during runtime and adapted to new application requirements. The multi-processor system and the AI accelerator were also developed in the frame of the project.

A second result is an integrated hardware platform for JCAS, i.e. the simultaneous use of a wireless communication system for environment detection based on mono-static and/or bistatic RADAR functionality. With the help of this system, it is possible to scan the environment in parallel to the wireless data transmission at several Gbit/s. Thus, a virtual digital twin can be created, representing the current propagation conditions of the real environment. In a next step, the digital twin will be used to optimize the data transmission and the network resilience, e.g. by predicting potential radio link blockages due to moving objects or by providing data to optimize the multi-path propagation. Fig. 2 shows the position of some objects in the room and a heatmap of the processed radar signals.

Furthermore, resilient circuit blocks for the integration in analog high-frequency systems operating in D-band at 110-170 GHz

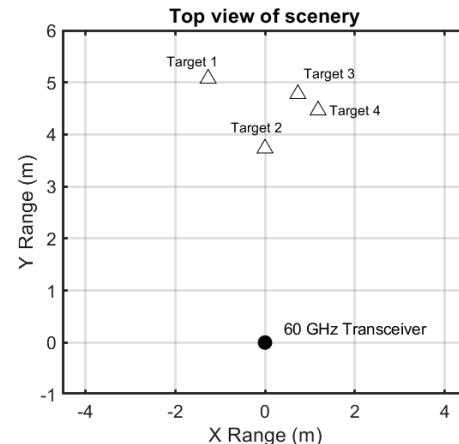
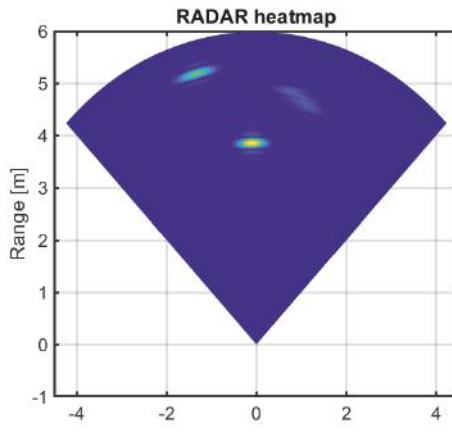


Abb. 3 zeigt das Layout einer Schaltung zur automatischen Verstärkungsregelung (AGC).

Ein weiteres Ergebnis des Projektes ist u. a. die Entwicklung von Sensoren für die Integration in digitale Multi-Core-Prozessoren. Die Sensoren erfassen eine Vielzahl von Parametern, die die Hardwarefunktionalität beeinträchtigen können, wie z. B. Temperatur, Alterung und Strahlungseffekte. Mit einer entsprechenden (KI-basierten) Auswertung können anschließend Vorhersagen zu möglichen zukünftigen Beeinträchtigungen gemacht und vorbeugende Maßnahmen eingeleitet werden, um die Ausfallsicherheit und somit die Resilienz des mobilen Netzwerks zu erhöhen. Abb. 4 zeigt die mögliche Struktur eines resilienten Multiprozessorsystems mit integrierten Sensoren und einem rekonfigurierbaren KI-Beschleuniger.

were developed. These blocks increase the reliability of the circuits by adapting to changing environmental conditions. Fig. 3 shows the layout of a circuit for automatic gain control (AGC) circuit.

Among others, additional results of the project include sensors for the integration in digital multi-core processors. The sensors capture a variety of parameters that could affect the hardware functionality, like temperature, aging and radiation effects. With an appropriate (AI-based) evaluation, predictions can then be made about possible future impairments and preventative measures can be initiated to increase the reliability and thus the resilience of the mobile network. Fig. 4 shows the structure of a resilient multi-core processor system with integrated sensors and a reconfigurable AI accelerator.

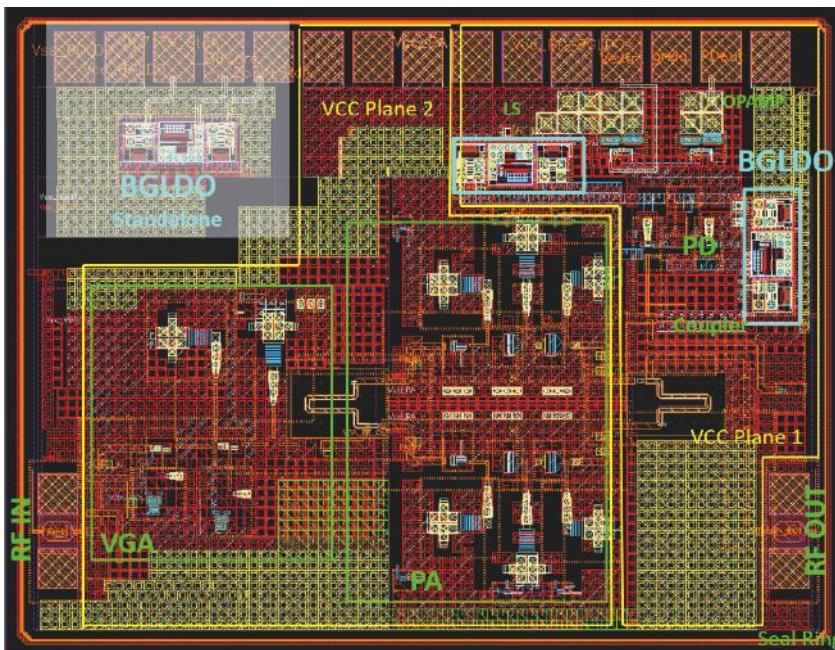
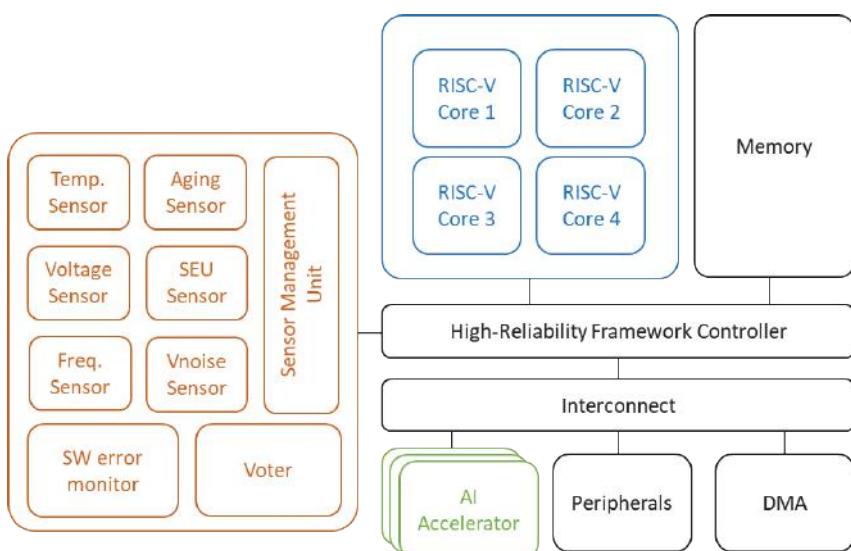


Abb. 3: Layout einer Schaltung zur automatischen Verstärkungseinstellung
Fig. 3: Layout of automatic level control circuit

Abb. 4: Struktur eines resilienten Mehrprozessorsystems mit KI-Beschleuniger und integrierter Sensorik

Fig. 4: Structure of a resilient multi-processor system with AI accelerators and integrated sensors



iCampus II - Medizinisches Radar zur berührungslosen Erfassung von Vitaldaten

iCampus – Medical Radar for Contactless Vital Signs Detection

Moderne Radartechnologie ist in der Lage, kleinste Bewegungen berührungslos zu erfassen und zu überwachen. Jüngste Entwicklungen bei den hochintegrierten Hochleistungs-Radar-Sensorchips beweisen, dass Herzschlag und Atemfrequenz von sitzenden oder liegenden Personen aus kurzen bis mittleren Entfernen auf nichtinvasive Weise genau erfasst werden können.

Typischerweise bewegt sich die Brustwand eines Menschen bei jedem Atemzyklus etwa 12 - 20 Mal pro Minute um etwa 4 - 12 mm und bei jedem Herzschlagzyklus etwa 60 - 100 Mal pro Minute um etwa 0,2 - 0,5 mm. Diese kleinen Bewegungen überlagern sich mit den zufälligen Körperbewegungen und können schwer zu erkennen sein. Mit Hilfe von Algorithmen des maschinellen Lernens können die Vitalzeichen jedoch aus den Radar-Abstandsmessungen extrahiert werden. Es ist sogar möglich, die Herztöne zu erkennen und in Herzton-Segmentierungen in den Kurzstreckenszenarien zu klassifizieren.

Die kontinuierliche Überwachung des Vitalzustands der Patienten und die frühzeitige Alarmierung bei Unregelmäßigkeiten wird vom Gesundheitssystem sehr geschätzt, da viele Erkrankungen, wie Herzrhythmusstörungen, Herzinfarkte und Epilepsie, unmittelbar gesundheits- oder sogar lebensgefährlich sind. Die Nützlichkeit wird im Vergleich zur derzeitigen Methode der klassischen Elektrokardiographie hervorgehoben, da die Radarabtastung keinen physischen Kontakt und weniger Anwesenheit des medizinischen Personals erfordert, was die Ausbreitung von Krankheiten verhindert. Da das Radarsignal dünne Oberflächen durchdringen kann, kann der Sensor bequem unter dem Bett platziert werden und der Patient kann Kleidung tragen. Außerdem ist eine kontinuierliche Überwachung bei Tag und Nacht möglich, da der Radarsensor ohne Beleuchtung funktioniert.



Abb. 1: Demonstrator eines medizinischen Radarsystems im Test
Fig. 1: Medical radar system demonstrator under test

Modern radar technology is able to detect and monitor very small movements without requiring any physical contact. Recent developments in the highly integrated high performance radar sensor chips prove that the heartbeat and breathing rates of sitting or lying people can be accurately recorded from short to mid-range distances in a non-invasive way.

Typically the chest-wall of a human moves by approximately 4 – 12 mm in every breathing cycle about 12 – 20 times a minute and by approximately 0.2 – 0.5 mm in every heartbeat cycle about 60 – 100 times a minute. These small movements are superimposed by the random body movements and can become difficult to detect. However, with the help of machine learning algorithms the vital signs can be extracted from the radar distance measurements. It is even possible to detect the heart sounds and classify into heart sound segmentations in the short range scenarios.

Continuous monitoring of the patients' vital states and an early alarm in case of an irregularity is well appreciated by the health care system as many conditions such as cardiac arrhythmia, heart attacks, and epilepsy are immediately dangerous to health or even life. The usefulness is emphasized when compared to the current method of classical electrocardiography, because the radar sensing requires no physical contact and needs less attendance from the medical staff which prevents disease spreading. As the radar signal can penetrate thin surfaces, the sensor can be conveniently placed under the bed and the patient may wear clothing. Also, continuous monitoring during day and night is feasible since the radar sensor works without lighting.

As part of the first phase of the iCampus project, a medical radar system operating with unmodulated signals at 60 GHz is

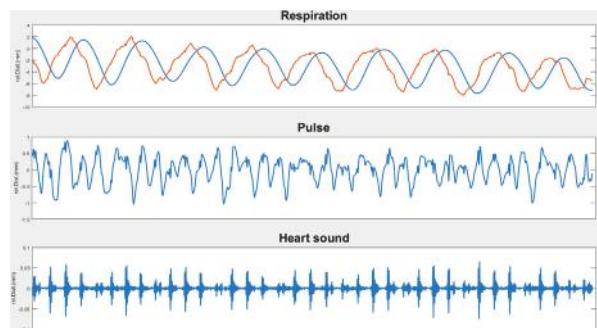


Abb. 2: Atmung und Pulswellen zusammen mit den Herztönen, die von dem entwickelten System erkannt werden
Fig. 2: Respiration and pulse waves along with the heart sound detected by the developed system

Im Rahmen der ersten Phase des iCampus-Projekts wird ein medizinisches Radarsystem entwickelt, das mit unmodulierten Signalen bei 60 GHz arbeitet. Das System besteht aus hochintegrierten Hochleistungs-Radarsensorchips, hochdirektiven Empfänger- und Senderantennengruppen, Basisbandverarbeitungsschaltungen und einer digitalen Signalverarbeitungseinheit. Der zu testende Demonstrator ist in Abb. 1 dargestellt. Die Radarsensorchips werden im IHP entwickelt und hergestellt, die HF-Platine und die Antennengruppen werden vom IZM entworfen, die Basisbandplatine und die endgültige Integration werden von der BTU durchgeführt. Erste Experimente mit dem endgültigen Demonstratorsystem zeigen, dass die Atmung und die Herzfrequenz deutlich sichtbar sind und die Herztöne aus kurzer Entfernung erkannt werden können (siehe Abb. 2).

Weitere Forschungs- und Entwicklungsarbeiten wurden im IHP durchgeführt, um die Versorgungsspannung und den Betriebsstrom der Radarchips zu verringern. Ziel ist es, den Gleichstromverbrauch um ein Vielfaches zu senken, um ein Modul mit höherem Wirkungsgrad zu ermöglichen, das mit Batterien betrieben werden kann und somit auch tragbare Anwendungen erlaubt. Die erste Generation des in Abb. 3 gezeigten 60-GHz-Ultra-Low-Power-Radar-Transceiver-Chips wurde entwickelt, hergestellt und durch On-Wafer-Messungen verifiziert. Der Transceiver-Chip verbraucht weniger als 75 mW bei kontinuierlicher Ansteuerung und erreicht einen Wirkungsgrad von mehr als 12 Prozent in der Sendeeinheit.

Die zweite Phase des Projekts hat bereits Anfang 2022 begonnen und zielt darauf ab, die Anwendungsszenarien zu erweitern, z. B. in einer Krankenhausumgebung mit mehreren Patienten, um Vitaldaten von mehreren Personen gleichzeitig zu erfassen, indem MIMO-Radarsensoren (Multiple-Input Multiple-Output) verwendet werden, die innerhalb des IHP entwickelt werden. Zukünftige Arbeiten umfassen auch die Analyse der Genauigkeit der medizinischen Parameterextraktion und den Beginn der klinischen Versuche, um ein höheres Maß an Vertrauen und technologischer Bereitschaft zu erreichen.

developed. The system consists of highly integrated high performance radar sensor chips, highly directive receiver and transmitter antenna arrays, baseband processing circuitries, and a digital signal processing unit. The demonstrator under test is shown in Fig. 1. The radar sensor chips are developed and fabricated within IHP, the RF board and the antenna arrays are designed by IZM, and the baseband board and final integration are done by BTU. Initial experiments performed using the final demonstrator system show that the respiration and heart rates are clearly visible and the heart sounds are detectable from short range as illustrated in Fig. 2.

Further research and development activities have been pursued within IHP to decrease the supply voltage and the operating current required by the radar chips. The goal is to reduce the dc power consumption by multiple times to enable a higher efficiency module which can be powered by batteries allowing portable applications as well. The first generation of the 60 GHz ultra-low-power radar transceiver chip shown in Fig. 3 has been designed, fabricated, and verified by on-wafer measurements. The transceiver chip consumes less than 75 mW under continuous drive and achieves more than 12% power-added efficiency in the transmitter section.

The second phase of the project has already started at the beginning of 2022 and aims at extending the application scenarios, for example in a multi-patient hospital environment to gather vital data from several people simultaneously by utilizing multiple-input multiple-output (MIMO) radar sensors which will be developed within IHP. Future work also includes analyzing the accuracy of the medical parameter extraction and starting the clinical trials for achieving higher confidence and technology readiness levels.

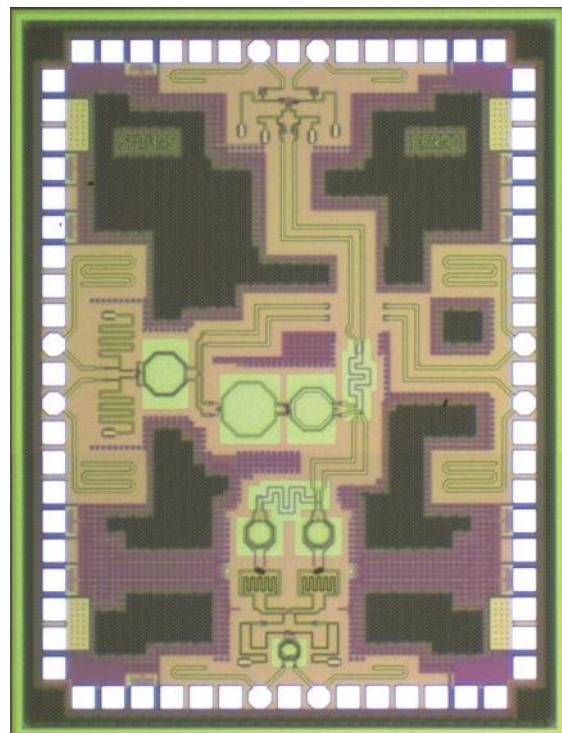


Abb. 3: Mikrografische Darstellung des 60-GHz-Ultra-Low-Power-Radar-Transceiver-Chips

Fig. 3: Micrograph of the 60 GHz ultra-low-power radar transceiver chip

Siphodias – Optoelektronische Schnittstellen für Satellitennutzlasten

Siphodias – Opto-electronic interfaces for satellite payloads

In den letzten Jahren sind die Datenraten erheblich gestiegen, was zu neuen Anforderungen an die Satellitenkommunikation und zur Entwicklung von VHTS-Satelliten (Very High Throughput Satellites) geführt hat. Bei VHTS-Systemen werden Satelliten-Nutzlasten mit Mehrstrahlantennen eingesetzt, was zu Hunderten von Kanälen für Empfang, Routing und Senden führt. Nutzlastfaktoren wie Größe, Gewicht und Verbrauchsleistung sind bei Weltraumanwendungen von entscheidender Bedeutung. Daher hat sich die Implementierung von Routing-Verbindungen im optischen Bereich zu einem entscheidenden Faktor entwickelt, da sie das Gewicht der Nutzlast im Vergleich zu herkömmlichen Metalldraht-Lösungen erheblich reduziert. Das EU-Projekt Siphodias befasst sich mit der Entwicklung kritischer elektrischer und optischer Bausteine, die für effizientere, leichtere und kleinere photonikgestützte VHTS-Systeme erforderlich sind. Abb. 1 zeigt ein Beispiel für ein solches System. Das VHTS, das sich derzeit in der Erdumlaufbahn befindet, hat einen gesamten Datendurchsatz von 500 Gbit/s. Im Rahmen des Siphodias-Projekts besteht eines der Ziele darin, den gesamten Datendurchsatz mindestens zu verdoppeln.

Die wichtigste speed-limitierende Komponente ist ein optischer Transceiver (OTRx), der die Signale von optischen in elektrische Bereiche und zurück umwandelt. Er besteht aus einem

In recent years, there has been a significant increase in data rates, which led to new demands on satellite communication and resulted in the development of Very High Throughput Satellites (VHTS). VHTS systems employ broadband satellite payloads with multi-beam antennas, resulting in hundreds of channels for receiving, routing, and transmitting. Payload factors, such as size, weight, and power (SWaP), are crucial in space applications. Therefore, the interconnect implementation in the optical domain has become a game-changer as it significantly reduces payload weight compared to traditional metal-wire routing solutions. The EU-project Siphodias focuses on developing critical electrical and optical building blocks required for more efficient, lightweight, and smaller photonics-enabled Very High Throughput Satellite (VHTS) systems. Fig. 1 illustrates an example of such a system. The VHTS currently in orbit has a total throughput of 500 Gbit/s. As part of the Siphodias project, one of the objectives is to double the overall throughput, at a minimum.

The main speed-limiting component is an optical transceiver (OTRx) that converts the signals from optical to electrical domains and back. It consists of a photodetector (PD) and a transimpedance amplifier (TIA) on the optical receive side, and has a VCSEL and a driver on the transmit side. Fig. 2 illustrates the construction idea

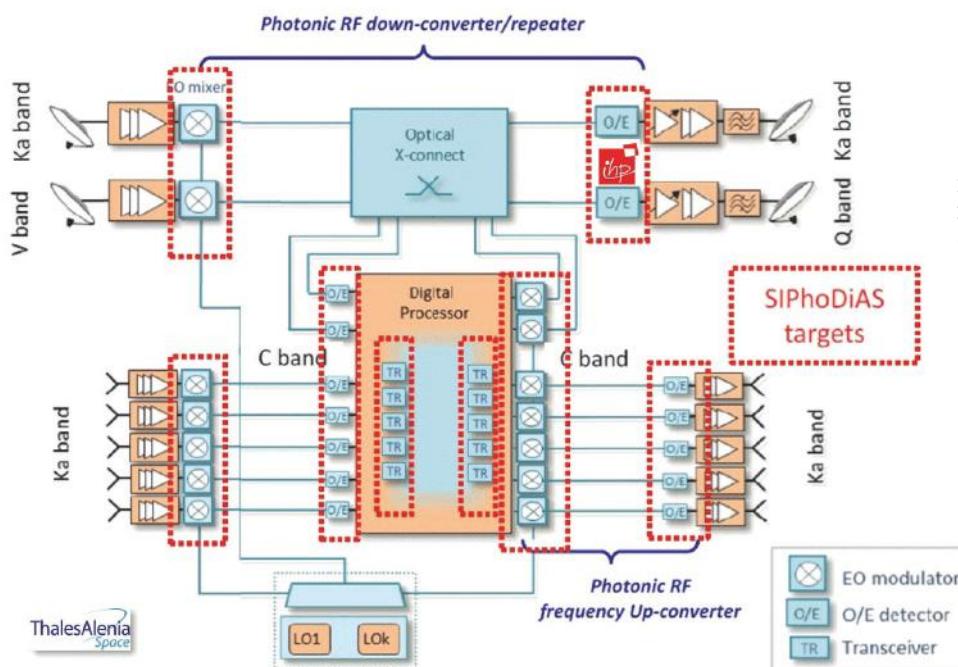


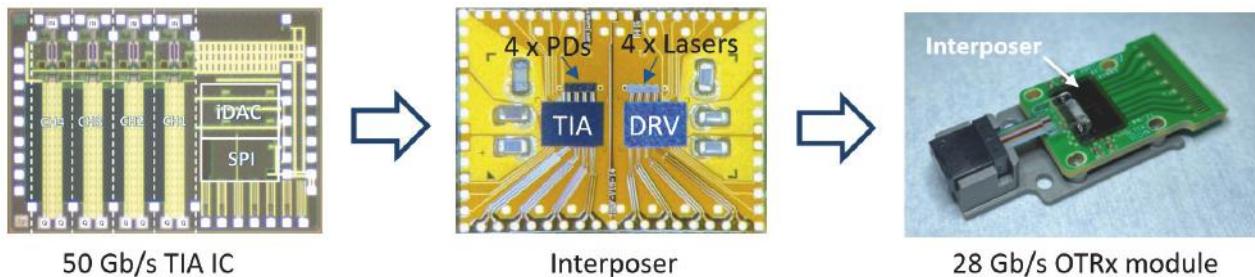
Abb. 1: Photonische Nutzlast und die Zielkomponenten des Siphodias-Projektes: digitale Transceiver (TR), optoelektronische Detektoren (O/E), elektrooptische Modulator-Arrays.

Fig. 1: Photonic payload and the SIPhoDiAS targeted components: digital transceivers (TR), opto-electronic detectors (O/E), electro-optic modulator arrays.

Photodetektor (PD) und einem Transimpedanzverstärker (TIA) auf der optischen Empfangsseite sowie einem VCSEL und einem Treiber auf der Sendeseite. Die Abb. 2 zeigt die im Siphodias-Projekt verfolgte Konstruktionsidee eines 4-Kanal-OTRx. Alle Komponenten sind auf dem Borosilikat-Interposer platziert, um die Verbindungsverluste zu verringern und somit die Bandbreite im Vergleich zu einem wirebonding-Einsatz zu verbessern. Für die Herstellung der elektronischen Bauteile, TIA und Treiber-integrierte Schaltungen (ICs), wurde die IHP-SG13RH-Technologie verwendet. Die Abteilungen Circuit Design und System Architectures des IHP führten die Entwicklung eines 4-Kanal-TIA-ICs mit einer strahlungsharten digitalen Steuerschnittstelle (SPI) durch. Bei der Entwicklung des integrierten Schaltkreises wurden viele anspruchsvolle Ziele verfolgt, wie z. B. das Erreichen einer hohen Energieeffizienz, die Abschwächung von Strahlungseffekten durch das Design, die Sicherstellung einer hohen Datenübertragungsrate und andere, um zu einem TIA-IC zu gelangen, der die Technologiebereitschaftsstufe 7 (TRL 7) erfüllt. Der entwickelte 4-Kanal-Transimpedanzverstärker weist eine Datenrate von 50 Gbit/s pro Kanal auf und erreicht eine Energieeffizienz von 1,7 pJ/Bit. Der TIA-IC wurde erfolgreich in das komplette OTRx-Modul integriert. Darüber hinaus zeigt er weiteres Potential für ein OTRx-Moduldesign, um noch höhere Datenraten zu erreichen und den gesamten Datendurchsatz in den VHTS-Systemen zu verbessern.

of a 4-channel OTRx pursued in the Siphodias project. All components are placed upside down on the borosilicate interposer to mitigate the interconnect losses and, thus, improve the bandwidth compared to the wire-bonded assembly. An IHP rad-hard SG13RH semiconductor process was used for the fabrication of the electronic parts: TIA and driver integrated circuits (ICs). The departments of IHP Circuit Design and System Architectures conducted the development of a 4-channel TIA IC with a radiation-hardened digital control interface (SPI). The design of the integrated circuit hits many challenging targets like achieving high energy efficiency, mitigating radiation effects by design, assuring high data rate performance, and others to converge to a TIA IC satisfying the technology readiness level 7 (TRL7). The developed 4-channel TIA IC demonstrated a 50 Gbit/s data rate per channel, achieving an energy efficiency of 1.7 pJ/bit. The TIA IC was successfully integrated into the complete OTRx module. Moreover, it shows further potential for an OTRx module design to achieve even higher data rates, improving the total throughput in the VHTS systems.

Abb. 2: Montage- und Entwicklungsstrecke für das 28 Gbit/s OTRx-Modul
Fig. 2: Assembly and development chain for the 28 Gbit/s OTRx module



UPWARDS - Autonome Drohnenschwärme mit Sensorfusion

URWARDS - Autonomous swarms of drones with sensor fusion

Drohnen haben sich in letzter Zeit zu einem wichtigen Hilfsmittel für verschiedene Anwendungen entwickelt, wie zum Beispiel Rettungseinsätze, Überwachung, Vermessung und Lieferservice. Eine kritische Beschränkung des konventionellen Drohnenbetriebs ist jedoch, dass jede Drohne von einem einzelnen Piloten gesteuert werden muss und die Batteriekapazität begrenzt ist. Dies führt dazu, dass bestimmte Aufgaben unter diesen Bedingungen weniger effizient oder sogar unmöglich sind. Um diese Probleme zu lösen,

In recent years, drones have become essential tools for a wide range of applications, including rescue, surveying and mapping, delivery services and more. However, a critical limitation of conventional drone operations is the need for individual pilots to control each drone, coupled with the constraints imposed by limited battery capacity. As a result, certain tasks become less efficient or even infeasible under these constraints. To address this challenge, IHP proposes the deployment of autonomous drone swarms – groups

schlägt das IHP den Einsatz von autonomen Drohnenschwärmen vor. Diese Gruppen von Drohnen sind in der Lage, bestimmte Aufgaben autonom auszuführen, wie zum Beispiel das Scannen von landwirtschaftlichen Feldern zur Erkennung von Pflanzenkrankheiten, ohne dass menschliche Piloten benötigt werden. Wenn Drohnen in einem Schwarm agieren, können sie Aufgaben beschleunigen und dadurch die Gesamteffizienz und -effektivität erhöhen.

Das Projekt befasst sich mit technologischen Problemen von autonomen Drohnenschwärmen, insbesondere mit der genauen Lokalisierung aller Drohnen im Schwarm und einer zuverlässigen Kommunikation. Dadurch können Kollisionen erkannt und vermieden werden, um einen sicheren Flug innerhalb des Schwarms zu gewährleisten.

In diesem Projekt wird die Sensorfusion für die Lokalisierung von Drohnen untersucht. Das bedeutet, dass es nicht nur auf eine einzige Lokalisierungstechnik wie das Globale Navigationssatellitensystem (GNSS) verlassen wird, sondern mehrere Techniken integrieren. Die Satellitennavigation kann gestört, manipuliert, eingeschränkt oder, im Falle der Navigation in Gebäuden, nicht verfügbar sein. Jedes UAV enthält neben einem gemeinsamen GNSS auch LiDAR-, Ultra-Wideband- und Kameratechnologien. Die Synergie all dieser Technologien soll eine zuverlässigere und genauere Positionierung als mit dem Standard-Positionierungssystem ermöglichen.

Es wurden verschiedene Lokalisierungstechniken untersucht, insbesondere LiDAR, GNSS und UWB, und ihre Genauigkeit und Reaktionszeit bewertet. Anschließend wurden Adapterplatten entworfen und hergestellt, die in die Drohnen passen und die Integration externer Lokalisierungsmodule ermöglichen. Schließlich wurden Reichweitentests während der Drohnenflüge erfolgreich durchgeführt. Das UWB-Modul erreichte beispielsweise eine stabile Reichweite von 35 m und konnte neben der Entfernungsmessung auch für die Kommunikation genutzt werden.

Die Idee ist, die Sensorfusion auch auf die Kommunikation innerhalb eines Drohnenschwärms und zwischen Drohnen und der Bodenstation anzuwenden. Dabei werden mehrere verschiedene Kommunikationstechnologien parallel genutzt, anstatt auf unsichere Standard-Techniken zu verlassen. Durch diese Maßnahme wird nicht nur die Zuverlässigkeit erhöht, sondern verbessern auch die Leistung und Sicherheit. In diesem Projekt wird hauptsächlich die Kommunikation auf Basis von Sub-GHz- und 2,4-GHz-Frequenzbändern sowie UWB untersucht.

Im Rahmen dieses Projekts wurden verschiedene Protokolle für die WiFi-Kommunikation untersucht und bewertet. Hierbei handelte es sich unter anderem um Protokolle für selbstheilende Mesh-Netzwerke. Es wurde festgestellt, dass diese Protokolle auch in anspruchsvollen Kommunikationsumgebungen gut funktionieren. Des Weiteren wurde die Kommunikation in lizenfreien ISM-Bändern mit dem SX 868 RF-Modul sowie die mobile Kommunikation auf Basis des LTE-M-Standards untersucht. Alle Module haben sich als leistungsfähig erwiesen, und die Drohne kann von

of drones capable of performing specific tasks autonomously, such as scanning agricultural fields to detect plant diseases, without the need for human pilots. By operating as a cohesive unit, a swarm of drones can accelerate field coverage and task completion, increasing overall efficiency and effectiveness.

This project will address the technological bottlenecks associated with autonomous drone swarms, precise localization of all drones within the swarm and reliable communication, enabling drones to detect and avoid collisions and continue to fly safely in a swarm.

In this project the idea of sensor fusion for drone localization was explored. That is, instead of relying on a single localization technique, such as Global Navigation Satellite System (GNSS, or more commonly GPS), several of them are integrated. Satellite-based navigation can be jammed, tampered, restricted or unavailable in the case of indoor navigation. This means that in addition to a common GNSS, each UAV will also include LiDAR, ultra-wideband and camera technologies. By combining all of these, the aim is to achieve more reliable and accurate positioning than the standard localization system.

Different localization techniques were investigated, mainly LiDAR, GNSS and UWB, and their accuracy and responsiveness. Then, additional adapter boards were designed and manufactured. They fit into the drone's hull and allow external localization modules to be integrated into the UAV. Finally, range tests during drone flights were successfully performed, and the UWB module, for example, achieved a stable range of 35 m. At the same time, it was possible to use UWB for communication, apart from ranging.

A similar idea of sensor fusion to communication within a swarm of drones, and between drones and the ground station is also applied. Instead of relying on the standard and insecure communication techniques, several different communication technologies are used in parallel. This not only increases reliability, but also improves performance and security. In this project, we mainly investigate communication based on sub-GHz, 2.4 GHz frequency bands and also UWB.

In this project, different protocols for WiFi communication, for instance, protocols for self-healing mesh networks have been investigated and evaluated. They proved to work well in harsh communication environments. We also explored communication in license-free ISM bands with the SX 868 RF module and mobile communication based on the LTE-M standard. All these modules proved to work well and the UAV can benefit from the different communication modules that can be selected and changed depending on the current communication conditions.

Multi-hop communication based on sub-GHz and Wi-Fi communication modules were explored more closely. This allows drones to communicate with each other even when there is no direct connection between the transmitter and receiver. In addition, temporary

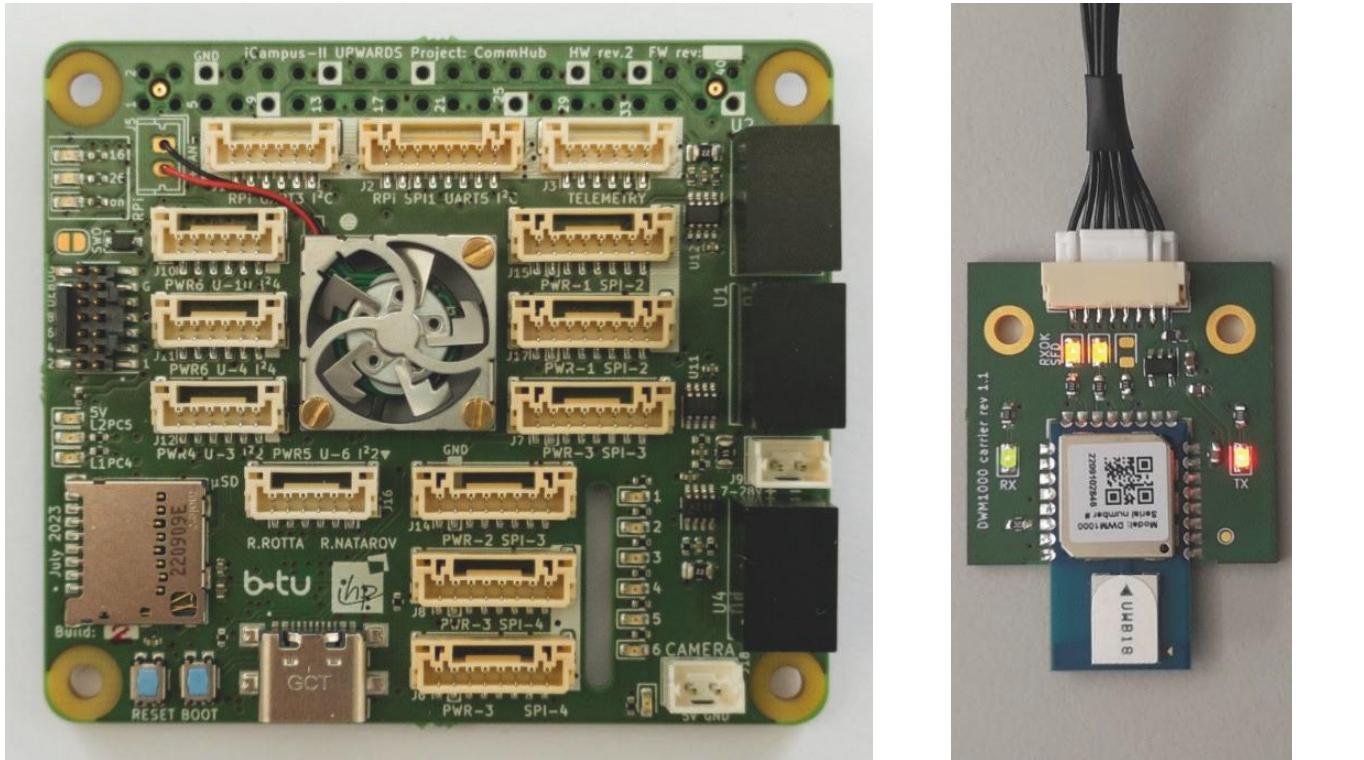


Abb.1: Communication Hub zur Integration mehrerer Kommunikationsmodule auf begrenztem Raum (links) und das UWB-Lokalisierungsmodul (rechts)
Fig.1: The Communication Hub for integrating multiple communication modules in a limited drone space (left) and UWB localization module (right)

den verschiedenen Kommunikationsmodulen profitieren, die je nach den aktuellen Kommunikationsbedingungen ausgewählt und umgeschaltet werden können.

Es wurden die Multi-Hop-Kommunikation mit Sub-GHz- und Wi-Fi-Kommunikationsmodulen untersucht. Dadurch können Drohnen miteinander kommunizieren, auch wenn keine direkte Verbindung zwischen Sender und Empfänger besteht. Außerdem können Drohnen mit der LTE-M-Technologie vorübergehende Kommunikationsprobleme überbrücken.

Die Projektergebnisse bilden eine solide Grundlage für die Entwicklung von Protokollen auf hoher Ebene zur Koordination von Dronenschwärmern. Andere Projektpartner arbeiten an Methoden zur Kollisionsvermeidung, die eine schnelle und genaue Lokalisierung sowie eine sichere und zuverlässige Kommunikation zur Übermittlung von Befehlen an die Drohnen erfordern. Diese Anforderungen werden durch die Idee der Sensorfusion erfüllt, sowohl für die Lokalisierung als auch für die Kommunikation. Dadurch können Drohnen sicher in Schwärmen fliegen und neue autonome Anwendungen ermöglichen.

communication problems can still be solved by drones using LTE-M technology.

This work provides a strong foundation for the development of high-level protocols for coordinating drone swarms. For example, other project partners are working on collision avoidance methods, which require extremely responsive and accurate localization, coupled with secure and reliable communication to send commands to the drones. These requirements are assured through the implementation of sensor fusion techniques, facilitating both localization and communication objectives. With all these, drones will be able to fly safely in swarms, enabling new autonomous applications.

GEMEINSAME

LABORE

Die Brücke zwischen Forschung und Hochschulen bilden am IHP die acht Joint Labs. In der Leibniz-Gemeinschaft gehörte das IHP zu den ersten Einrichtungen mit dieser Kooperationsform und ist auch jetzt eine der aktivsten. In Potsdam, Cottbus, Wildau und Berlin sowie auf internationaler Ebene in Zielona Góra und Istanbul arbeiten Wissenschaftlerinnen und Wissenschaftler des Instituts eng mit den universitären Einrichtungen zusammen. Die Ziele der Zusammenarbeit in Joint Labs bestehen in der Erweiterung der Grundlagenforschung, der schnelleren Umsetzung von universitärer Forschung in die Anwendung sowie der Förderung und der Gewinnung von technisch-wissenschaftlichem Nachwuchs durch gemeinsame Lehre sowie Betreuung und Begutachtung von Qualifikationsarbeiten der Partnerhochschulen. Die Themen der Kooperationen, intensiv und erfolgreich durch zahlreiche gemeinsame Forschungsprojekte bearbeitet, sind strategisch ausgerichtet und orientieren sich an den Forschungsprogrammen des IHP.



. Sabancı .
Universitesi



JOINT LABS

The bridge between research and universities is built at IHP by the eight Joint Labs. Within the Leibniz Association, IHP was one of the first institutions with this form of cooperation and is still one of the most active. In Potsdam, Cottbus, Wildau and Berlin as well as on an international level in Zielona Góra and Istanbul, scientists of the institute are working closely together with the universities. The goals of the cooperation in Joint Labs are the enhancement of basic research, the faster transfer of university research into application as well as the promotion and recruitment of young technical-scientific talents through joint teaching as well as supervision and review of qualification theses of the partner universities. The topics of the cooperations, intensively and successfully worked on through numerous joint research projects, are strategically oriented and aligned with the research programmes of IHP.



Brandenburgische
Technische Universität
Cottbus - Senftenberg



Zuverlässige Sensor-Netzwerke

Dependable Sensor Networks



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Peter Langendorfer (IHP),

Prof. Dr. Michael Hübner (BTU)/Vertretungsprofessur

Dr.-Ing. Marc Reichenbach (BTU)

BTU Cottbus-Senftenberg

2014-2015



Brandenburgische
Technische Universität
Cottbus - Senftenberg

Dieses Joint Lab untersucht zuverlässige und sichere – kurz resiliente-verteilte Cyber-physikalische Systeme von Systemen. Letztere werden u. a. zur Kontrolle und Signalverarbeitung in realen Umgebungen eingesetzt, wie beispielsweise in Anwendungen von Smart Power Grids, Flugsicherheitskontrolle, der Steuerung von Fahrzeugen, in medizinischen Anwendungen und im Umweltmonitoring. Diese Systemumgebungen sind typischerweise durch hohe Realzeitanforderungen und durch die Notwendigkeit charakterisiert, Ausnahmezustände und Fehler in sicherheitskritischen Anwendungen zu bearbeiten. Gleichzeitig werden die Zuverlässigkeitssanforderungen an derartige Systeme immer höher. Hier können Methoden der Künstlichen Intelligenz helfen, den aktuellen Systemzustand zu bestimmen und evtl. Maßnahmen zur Anpassung des Systems in Fehlersituationen oder bei Angriffen abzuleiten. Wichtig ist die ganzheitliche Betrachtung aller genannten Aspekte, insbesondere im Hinblick darauf, dass im Wesentlichen ressourcenbeschränkte Systeme betrachtet werden.

This joint lab investigates reliable and secure - in short resilient - distributed cyber physical systems of systems. The latter are used, among other things, for control and signal processing in real environments, such as in smart power grid applications, flight safety control, vehicle control, medical applications and environmental monitoring. These system environments are typically characterized by high real-time requirements and the need to handle exceptions and errors in safety-critical applications. At the same time, the reliability requirements for such systems are becoming increasingly stringent. Here, artificial intelligence methods can help to determine the current system status and possibly derive measures to adapt the system in error situations or in the event of attacks. It is important to take a holistic view of all the aspects mentioned, particularly in view of the fact that systems are essentially resource-limited.



KI-Basierte Waldbranderkennung mit Hilfe von Drohnen (Projekt Waldwächter)
AI-based forest fire detection with the help of drones (Project Waldwächter)

Photonische Bauelemente & Dünnschichttechnologien

Photonic Devices & Thin Film Technologies



Technische
Hochschule
Wildau
Technical University
of Applied Sciences

Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Andreas Mai (IHP),

Prof. Dr. Sigurd Schrader (TH Wildau),

TH Wildau, AG für Photonik, Laser- und Plasmatech-

nologien

2006



Das Joint Lab IHP/TH Wildau fokussiert sich weiter auf die gemeinsame Lehre und Ausbildung des wissenschaftlichen Nachwuchses. Zahlreiche Mitarbeiter der Technologieabteilung, insbesondere aus dem Bereich der Prozess- und Bauelementforschung am IHP, unterstützen die Zusammenarbeit. Laborpraktika, Studentenexkursionen sowie jährliche Praktika für Studierende der TH Wildau aus den Bachelor- und Masterstudiengängen wurden nach den schwierigen Pandemiezeiten wieder durchgeführt. Ein Höhepunkt 2023 war die Eröffnung des Joint-Technology-Lab in neuen Räumlichkeiten im LOK21-Gebäude der TH Wildau. In dieser neuen Umgebung arbeiten in Zukunft fünf Fachbereiche der TH Wildau zusammen, um die Ausbildung noch praxisnäher zu gestalten und auch den Transfer von Ideen und Projekten in die Anwendung zu fördern. Ein schönes Beispiel hierfür ist das in 2023 gestartete HyPhoX-EXIST-Projekt. Das Startup, welches aus dem IHP gegründet wird und auf gemeinsame Entwicklungen im Joint Lab beruht, hat mit den Möglichkeiten des vom BMBF geförderten EXIST-Gründungsprojektes und den Möglichkeiten an der TH Wildau (Labore, Büroarbeitsplätze, z. B. im JTL) ideale Voraussetzungen, um die nächsten Schritte für die wirtschaftliche Verwertung zu gehen.

The IHP/TH Wildau Joint Lab continues to focus on joint teaching and training of young scientists. Numerous employees from the technology department and, mainly from the area of process and component research at IHP, support the collaboration. Laboratory internships and student excursions as well as the annual internships for TH Wildau students from the Bachelor's and Master's degree programs were held again after the difficult pandemic times. A highlight was the opening of the Joint-Technology-Lab (JTL) in new premises in the LOK21 building of the TH Wildau. In future, five departments of the TH Wildau will work together in this new environment to make training even more practical and also to promote the transfer of ideas and projects into application. A good example of this is the HyPhoX EXIST project launched in 2023. The start-up, which initially started at IHP is based on the joint developments in the IHP/TH Wildau Joint Lab and has the ideal conditions to take the next steps towards commercialization with the opportunities offered by the BMBF-funded EXIST start-up project and the facilities at TH Wildau (laboratories, office workstations, e.g. in the JTL).



Prof. Dr. Andreas Mai, Prof. Dr. Ulrike Tippe, Prof. Dr.-Ing. Gerhard Kahmen und Dr. Patrick Steglich bei der Eröffnung des Joint Technology Lab an der TH Wildau

Prof. Dr. Andreas Mai, Prof. Dr. Ulrike Tippe, Prof. Dr.-Ing. Gerhard Kahmen und Dr. Patrick Steglich at the opening of the Joint Technology Lab at TH Wildau

Drahtlose Breitbandkommunikationssysteme

Wireless Communication Systems



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Eckhard Grass (IHP)
 Humboldt-Universität zu Berlin,
 Institut für Informatik
 2011/2012



Innerhalb des Joint Lab wird in der Lehre im Modul „Drahtlose Breitbandkommunikation“ auf Grundlagen der Nachrichtentechnik sowie auf spezielle aktuelle Entwicklungen (z. B. Mobilfunkstandards 5G und 6G) eingegangen. Aus Forschungsprojekten zur 6. Generation Mobilfunk (6G) fließen Ergebnisse direkt in die Lehre ein. Ab Wintersemester 2022/23 wird zusätzlich von Dr. Lopacinski (IHP) das Seminar „Entwurf Digitaler Systeme“ angeboten. Nach Aufhebung der COVID-19-Beschränkungen werden alle Veranstaltungen ab dem Wintersemester 2022/23 wieder in Präsenz durchgeführt.

Neben der Lehre charakterisieren Forschungsprojekte die Arbeit des Joint Lab. Im August 2023 wurde z. B. die Arbeit an dem DFG-Projekt AgileHyBeams abgeschlossen. In diesem Projekt geht es um die Erhöhung der spektralen Effizienz durch den Einsatz effizienter Spatial-Multiplexing-Verfahren in Verbindung mit Joint Communication and Sensing (JCAS). Im Rahmen dieses DFG-Projekts wurden umfangreiche Untersuchungen und Messungen durchgeführt, die zum Ziel haben, die Geometrie von Räumen durch Auswertung der

Kanalimpulsantworten zahlreicher Beams zu identifizieren.

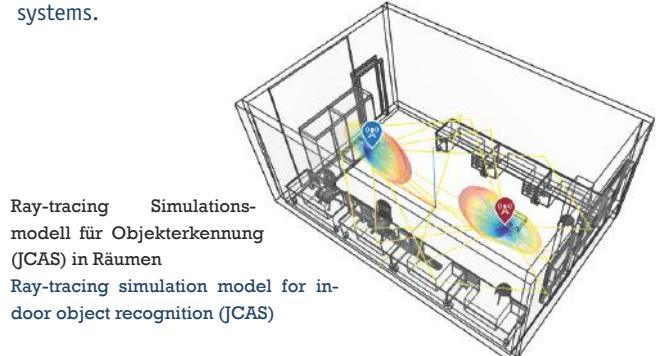


Experimenteller Aufbau zur Objekterkennung mit Hilfe eines 60-GHz-Kommunikationssystems in einem Laborraum

Experimental set-up for object recognition using a 60-GHz wireless communication system in a lab

In the framework of the Joint-Lab, the course „Wireless Broadband Communications Systems“ is teaching the basics of wireless communications engineering and provides information on new developments and standards such as 5G and 6G. Results from research projects on the 6th Generation of mobile communications systems (6G) are directly used. Starting from Winter-Semester 2022/23, additionally, a Seminar on the Design of Digital Systems by Dr Lopacinski (IHP) is provided. After COVID-19 constraints, all modules starting from Winter Semester 2022/23 are done in presence.

Besides teaching, the work in the Joint Lab is driven by research projects. For example, in August 2023, the work on the DFG project AgileHyBeams was completed. This project aims at increasing the spectral efficiency of spatial multiplexing techniques in conjunction with Joint Communication and Sensing (JCAS). In the context of this project comprehensive measurement campaigns were conducted with the aim of identifying the geometry of rooms by analysing the channel impulse response of beamforming communication systems.



Projekte/Projects



AgileHyBeams



5G-REMOTE



6G-RIC



SynfutoP

Entwurf von drahtlosen und eingebetteten Systemen

Wireless and Embedded System Design



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Miloš Krstić (IHP),

Prof. Dr. Bettina Schnor (UP)

Universität Potsdam, Institut für Informatik
und Computational Science

2014/2015

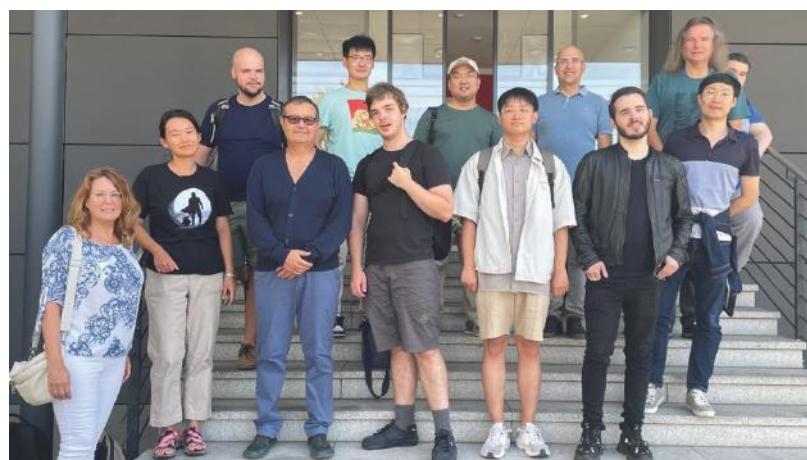


Die Erforschung und Entwicklung von Methoden und Werkzeugen zur Unterstützung eines effizienten Entwicklungsprozesses von komplexen energieeffizienten und zuverlässigen eingebetteten Chips und Systemen sind ein Schwerpunkt des Joint Labs. Im Jahr 2023 lag ein Schwerpunkt auf einem BB-KI-Chips-Projekt (BMBF), das einen didaktischen Ansatz für den Entwurf von KI-Hardware verfolgt. Prof. Krstic koordiniert auch dieses komplexe Projekt, das sieben Lehrstühle an zwei Universitäten (Potsdam und TU München) miteinander verbindet. Im Rahmen der Aktivitäten dieses Projekts sind die Organisation von Studentenexcursionen, die Weiterentwicklung des KI-Hardware-Demonstrators und mehrere Demonstrationsaktivitäten auf öffentlichen Veranstaltungen zu nennen. Die Forschungsaktivitäten des Joint Labs umfassten zwei veröffentlichte Konferenz-/Workshop- und zwei Zeitschriftenbeiträge im Jahr 2023, die sich insbesondere mit der KI-Methodik und Ansätzen für den Umgang mit KI-Hardware in der Lehre befassen. Außerdem wurden im Jahr 2023 eine Bachelor- und eine Masterarbeit im Joint Lab verteidigt.

Ein weiteres wichtiges Thema des Joint Labs ist die Lehre. Im Jahr 2023 wurden Vorlesungen und Praktika zu Hardware-Architekturen für KI-Anwendungen, Hardware- und Systembeschreibungssprachen, Hardware-Basislinien und neuromorphen Architekturen abgehalten. Darüber hinaus beinhaltet das Joint Lab eine aktive Beteiligung der vier studentischen Praktikanten, die in die eigentliche Arbeit eingebunden sind.

The research and development of methods and tools for supporting an efficient development process of complex energy-efficient and reliable embedded chips and systems are a main focus of the Joint Lab. In 2023 a major focus was on a BB-KI-Chips Project (BMBF) that addresses a teaching approach for designing AI hardware. Prof. Krstic also coordinates this complex project which connects seven chairs at two universities (Potsdam and TU Munich). Within the activities of this project it is important to mention the organisation of the student excursions, further development of the AI hardware demonstrator, and several demonstration activities on public events. The research activities of the Joint Lab included two published conference/workshop and two journal paper contributions in 2023, addressing in particular the AI methodology and approaches for addressing AI hardware in teaching. Moreover, one bachelor thesis and one master thesis have been defended in the Joint Lab in 2023.

Another important topic of the Joint Lab is teaching. Lectures and labs on hardware architectures for AI applications, hardware and system description languages, hardware baselines, and neuromorphic architectures were held within 2023. In addition to that, Joint Lab involves active participation of the four student interns, that are engaged in the actual projects at the University and IHP.



Die Forschungsgruppe des Joint Labs
The research group of the Joint Lab

Bioelektronik

Bioelectronics



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Mario Birkholz (IHP),
Prof. Dr. Peter Neubauer (TU Berlin)
Technische Universität Berlin, Institut für
Biotechnologie
2012/2013



Das Thema Nachhaltigkeit drängte im letzten Jahr mit Nachdruck auf die forschungspolitische Agenda. Tatsächlich steigen der Energie- und Ressourcenverbrauch des IKT-Sektors weiter und weiter – entgegen aller guten Vorsätze und Anstrengungen für eine Reduktion. Das Joint Lab Bioelektronik nahm diese Entwicklung zum Anlass, sich mit der Nachhaltigkeit von Biosensoren zu befassen.

Die zunehmende Integration von medizinischen Biosensoren, Gesundheitsmonitoren und Fitness-Trackern, in Form von Wearables und Implantaten, stellen eine Untergruppe des stetig wachsenden IoT dar. Zurzeit wächst das IoT exponentiell von 15 Milliarden Systemen in 2015 auf 75 Milliarden in 2025, von denen das medIoT einen Anteil von fast 20 Prozent ausmacht.

Wie im Fall von Smartphones fällt der Energieverbrauch der Systeme auf Nutzerebene kaum ins Gewicht. Viel bedeutsamer ist hingegen der Energieverbrauch, der mit der Datenübertragung und -speicherung in Datenzentren verbunden ist. Hier sollten schon jetzt Regulierungen erfolgen, die eine lokale Datenspeicherung auf dem Nutzergerät gewährleisten. Solche Regelungen sind für die Energieeinsparung wichtig, wie auch für die Privatheit sensibler Nutzerdaten.

In Beiträgen auf dem Europäischen Biosensorkongress (EBS) in Aachen und auf den International Biotechnology Innovation Days (IBID) an der BTU Cottbus-Senftenberg wurden Poster zu diesen Entwicklungen vorgestellt. Dort wurden auch erste Kontakte geknüpft, dieses zukünftig immer wichtiger werdende Thema in gemeinsamen Projekten bearbeiten zu können.

The question of sustainability pushed forcefully onto the research policy agenda last year. In fact, the ICT sector's consumption of energy and resources continues to rise – despite all good endeavours and efforts to reduce it. The JLB took this development as an opportunity to look at the sustainability of biosensors.

The increasing integration of medical biosensors, health monitors and fitness trackers in the form of wearables and implants represent a subset of the steadily growing IoT. The IoT is currently growing exponentially from 15 billion systems in 2015 to 75 billion in 2025, of which the medIoT accounts for almost 20%.

As in the case of smartphones, the energy consumption of systems at user level is hardly significant. Much more relevant, however, is the energy consumption related to data transmission and storage in data centres. Regulations should already be put in place to ensure that data is stored locally on the user device whenever possible. Such regulations are important for saving energy as well as for ensuring the privacy of sensitive medical data.

Posters on these developments were presented at the European Biosensor Symposium (EBS) in Aachen and at the International Biotechnology Innovation Days (IBID) at BTU Cottbus-Senftenberg. First contacts were made with a view to working on this increasingly important topic in joint projects in the future.

More-than-Moore

Kontakt Contact

Dr. Melik Yazici (IHP), Prof. Yasar Gurbuz (Sabanci University)

Partner Partner

Sabanci University, Istanbul

Gründung und Eröffnung Opening

2014



Das internationale Labor bündelt das Know-how der beiden akademischen Institutionen mit dem Schwerpunkt auf Erforschung und Entwicklung von mm-Wellen/THz-Bauelementen und integrierten Schaltungen auf der Grundlage von SiGe-BiCMOS-Technologien und -Schaltungen des IHP. Die exzellente Ausbildung des wissenschaftlichen Nachwuchses an der Sabanci Universität mit starkem Praxisbezug zu den Technologien und Designumgebungen, die am IHP entwickelt werden, sind dabei das Alleinstellungsmerkmal. Die gemeinsame Ausbildung ist dabei der zentrale Punkt, seit 2014 hatten mehr als 100 Studierende der Universität Sabanci die Möglichkeit, ihre Praktika am IHP zu absolvieren. Dabei gelingt es so Studierenden, nach ihrem erfolgreichen Praktikum ein Promotionsstudium als Vollzeitmitarbeiter am IHP zu gewinnen. In Zukunft sollen diese Möglichkeiten der gemeinsamen Promotion noch erweitert werden. Sie alle leisten einen wesentlichen Beitrag zu den gemeinsamen Forschungsarbeiten. Nach den Schwierigkeiten des COVID-Pandemiezeitraums wurde die Zusammenarbeit wieder intensiviert, mehr als 10 Studierende arbeiteten am IHP. Erstmals wurde eine abteilungsübergreifende Zusammenarbeit organisiert und eine Vielzahl an Themen und Betreuern für die Studierenden bereitgestellt.

The international Joint Lab combines the expertise of both academic institutions with a focus on the research and development of mm-wave/THz devices and integrated circuits based on IHP's SiGe BiCMOS technologies and circuits. The excellent training of young scientists at Sabanci University with strong practical relevance to the technologies and design environments developed at IHP are the unique selling point. Joint training is at the center of this and since 2014, more than 100 students from Sabanci University have had the opportunity to complete their internships at IHP. After successfully completing their internship, students have been recruited as full-time doctoral students at IHP. In future, these opportunities for joint doctoral studies are to be expanded. They all make a significant contribution to the joint research work. After the difficulties of the COVID pandemic period, the cooperation was intensified again and more than 10 students worked at IHP. For the first time, a cross-departmental collaboration was organized and a variety of topics and supervisors were provided for the students.

Verteilte Messsysteme und drahtlose Sensornetzwerke

Distributed Measurement Systems and Wireless Sensor Networks



Kontakt Contact

Dr.-Ing. Krzysztof Piotrowski (IHP),

Prof. Dr. Ryszard Rybski (UZ)

University of Zielona Gora

Partner Partner

Gründung und Eröffnung Opening

2012/2013

UNIVERSITY
OF ZIELONA GORA

In diesem Joint Lab werden alle Aspekte praktischer Ansätze für verteilte Messsysteme untersucht. Solche Systeme umfassen ein Sensornetzwerk (auch bekannt als Internet der Dinge - IoT, oder Cyber-Physisches System - CPS), das in der überwachten Umgebung installiert wird und mit dieser Umgebung interagiert. Das Sensornetzwerk kommuniziert mit dem leistungsfähigeren Teil des Messsystems, der sich z. B. in der Cloud befindet. Mit dieser Kombination lassen sich Anwendungen für Bereiche wie Umweltüberwachung, Smart Grid, Smart City und Ähnliches realisieren. Solche Anwendungen verarbeiten sehr große Datenmengen aus verschiedenen Quellen und von verschiedenen Eigentümern. Sie erfordern Zuverlässigkeit und Sicherheit, was zusammen mit einer weiteren wichtigen Eigenschaft verteilter Systeme - der Verfügbarkeit - die Entwicklung solcher Messsysteme nicht trivial macht.

Die Zusammenarbeit mit der Universität von Zielona Gora, auf der das Joint Lab basiert, wurde im Februar 2016 vertraglich fixiert und konzentriert sich auf gemeinsame Lehrveranstaltungen sowie auf fachspezifische Projekte. Es gibt mehrere Forschungsprojekte, die in diesem Themenbereich realisiert wurden, wie SmartGrid Platform (EU INTERREG), SmartRiver (EU INTERREG), ebalance plus (EU H2020), AMMOD (BMBF), SpaceRegion (INTERREG).

Im Rahmen der Zusammenarbeit wurden seit 2018 auch mehrere Abschlussarbeiten realisiert - 15 Bachelorarbeiten und acht Masterarbeiten. Seit 2017 wurden außerdem über 40 Publikationen veröffentlicht.

In this Joint Lab, all aspects of practical approaches of distributed measurement systems are investigated. Such systems include a sensor network (also known as Internet of Things - IoT, or cyber-physical system - CPS), which is installed in the monitored environment and interacts with this environment. The sensor network communicates with the more powerful part of the measurement system, which is located in the cloud, for example. This combination allows applications to be implemented for areas such as environmental monitoring, smart grid, smart city and similar. Such applications process very large amounts of data from different sources and different owners. They require reliability and security, which together with another important characteristic of distributed systems - availability - make the development of such measurement systems non-trivial.

The cooperation with the University of Zielona Gora, on which the Joint Lab is based, was contractually agreed in February 2016 and is focusing on joint teaching activities as well as subject-specific projects. There are several research projects that have been realised in this subject area, such as SmartGrid Platform (EU INTERREG), SmartRiver (EU INTERREG), ebalance plus (EU H2020), AMMOD (BMBF), SpaceRegion (INTERREG).

Several theses have also been realised as part of the cooperation - 15 Bachelor's theses and 8 Master's theses since 2018. Over 40 publications have also been published since 2017.



Tag der offenen Tür an der UZ
Doors open day at the UZ

Siliziumphotonik

Silicon Photonics



Kontakt Contact

Partner Partner

Gründung und Eröffnung Opening

Prof. Dr. Lars Zimmermann (TU Berlin/IHP)

Technische Universität Berlin, Institut für
Hochfrequenz- und Halbleiter-Systemtechnologien
2010

Die Siliziumphotonik entwickelt sich zu einer Schlüsseltechnologie in der optischen Kommunikation für den Einsatz in Netzwerken mit hohem Datendurchsatz, wie z. B. in Rechenzentren oder in Metropolregionen. Die aktuellen Entwicklungen konzentrieren sich vor allem auf die Konvergenz von Silizium-IC-Technologie und integrierter Optik. Um die photonische BiCMOS-Technologie des IHP weiterzuentwickeln, wurde eine enge Zusammenarbeit mit der TU Berlin vereinbart. Im Joint Lab profitiert das IHP von dem in Berlin vorhandenen Photonik-Know-how, während Berlin Zugang zu der Technologie des IHP für photonische Forschungszwecke erhält. Die Arbeit ist eng mit der Spitzforschung in diesem Bereich verknüpft, was sich in der Mitarbeit an einer beträchtlichen Anzahl von internationalen und nationalen Projekten mit dem Schwerpunkt Photonik widerspiegelt.

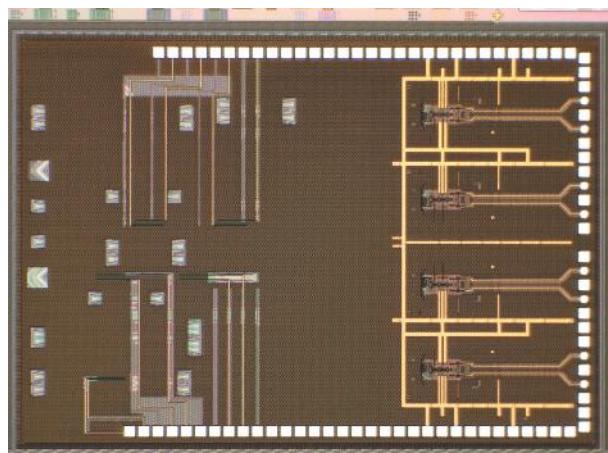
Der Lehrplan des Joint Lab umfasste im Jahr 2023 eine Vorlesung (Silicon Photonics) und ein Seminar (Group IV Photonics). Ein neues Modul zu PIC-Grundlagen und Design (PICDA, gemeinsam mit KIT, RWTH Aachen, MPI Halle) ist in Vorbereitung. Im Jahr 2023 wurden zwei Bachelorarbeiten abgeschlossen und zwei Dissertationen verteidigt. Wie in den Vorjahren wurden die Arbeiten an elektronisch-photonischen integrierten Empfängern erheblich vorangetrieben. Im Jahr 2023 wurde am IHP die erste kohärente optische Empfängerbaugruppe (cROSA) mit Dual-Pol für den Betrieb im O-Band veröffentlicht.

Foto der hergestellten cROSA mit 248 nm tief-ultravioletten kompatiblen 2D-GRCs, einer adaptiven Polarisationssteuerung und einem monolithisch integrierten elektrischen Teil

Photograph of the fabricated cROSA, featuring 248 nm deep-ultra violet compatible 2D-GRCs, an adaptive polarization controller, and a monolithically co-integrated electrical section

Silicon photonics is becoming a key technology in optical communications for deployment in high-throughput networks such as datacenters or in the metro area. Present developments focus in particular on the convergence of silicon IC technology and integrated optics. In order to develop IHP's photonic BiCMOS technology, a close collaboration with the TU Berlin has been established. In the Joint Lab, IHP benefits from the photonics know-how available in Berlin, while Berlin gains access to the technology of IHP for photonic research purposes. Our work is closely linked to top-level research in this area, which is reflected by the cooperation in a considerable number of international and national projects with the focus on photonics.

The curriculum of the Joint Lab comprised one lecture (Silicon Photonics) and a seminar (Group IV Photonics) in 2023. A new module regarding PIC fundamentals and design (PICDA, jointly with KIT, RWTH Aachen, MPI Halle) is in preparation. In 2023, two Bachelor theses were finished and two PhD dissertations were defended. As in previous years, electronic photonic integrated receiver work progressed considerably. The year 2023 saw the publication of IHP's first dual-pol coherent receiver optical sub-assembly (cROSA) for O-band operation.





KOOPERATIONEN COOPERATIONS

Teilnehmende

(Participants)



Prof. Dr. Gerhard
Körner

Leiter des Instituts für
Technik und
Management



Kira Kroß

Strategische Planung
und Marketing



Peter Krause

Geschäftsführer Projekt
Netzwerkmanagement GmbH,
Vorstandsvorsitzender Netzwerk für
Servicekunde und Marktanalyse



Dr. Andreas Nölke

Country Manager
Gesamtmarkt Berlin
GmbH



Dr. Michael Töpper

Senior Expert
Gesamtmarkt Berlin
GmbH



BERLIN

ICampus: Innovationspotenzial für Regionales Wachstum

Innovation Campus Electronics and Microsensor Technology Cottbus (Phase 2)

Der Innovationscampus ICampus in Cottbus vereint die Kompetenzen namhafter Partnerinstitutionen wie der BTU Cottbus-Senftenberg, dem IHP, dem Leibniz-Institut für Höchstfrequenztechnik, dem Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration sowie dem Fraunhofer-Institut für Photonische Mikrosysteme. Ziel dieser Synergie ist die gezielte Kooperation und der Transfer von Forschungs- und Entwicklungsergebnissen mit breitem gesellschaftlichem Nutzen. In Übereinstimmung mit den Empfehlungen der Kommission "Wachstum, Strukturwandel und Beschäftigung" strebt ICampus danach, die Wettbewerbsfähigkeit regionaler Unternehmen zu stärken und dabei direkte und indirekte Arbeitsplätze im Hochtechnologiesektor zu schaffen, insbesondere durch die Förderung von Ausgründungen. Der Innovationscampus fokussiert sich dabei auf das zunehmend bedeutsame Feld der Mikrosensoren und darauf aufbauender elektronischer Systeme, die als die Sinnesorgane der Digitalisierung betrachtet werden. Diese bilden zusammen mit intelligenten Auswerte- und Steuerungsalgorithmen sowie breitbandigen Datenkommunikationslösungen die Grundlage für alle gegenwärtigen und zukünftigen Anwendungsgebiete der Digitalisierung.

The ICampus innovation campus in Cottbus combines the expertise of renowned partner institutions such as the BTU Cottbus-Senftenberg, IHP, the Leibniz Institute for High Frequency Technology, the Fraunhofer Institute for Reliability and Microintegration and the Fraunhofer Institute for Photonic Microsystems. The aim of this synergy is targeted cooperation and the transfer of research and development results with broad social benefits. In accordance with the recommendations of the "Growth, Structural Change and Employment" commission, ICampus aims to strengthen the competitiveness of regional companies and create direct and indirect jobs in the high-tech sector, in particular by promoting spin-offs. The Innovation Campus focuses on the increasingly important field of microsensors and the electronic systems based on them, which are regarded as the sensory organs of digitalisation. Together with intelligent evaluation and control algorithms as well as broadband data communication solutions, these form the basis for all current and future areas of application for digitalisation.



Fraunhofer
IZM



Strukturwandelprojekt OASYS

Am 1. Dezember 2023 startete das Projekt Optoelektronische Sensoren für anwendungsnahe Systeme in Lebenswissenschaften und intelligenter Fertigung – OASYS mit einer festlichen Auftaktveranstaltung an der BTU Cottbus-Senftenberg. Das BMBF fördert das Projekt mit 12,5 Mio. Euro.

Die steigende Nachfrage nach mikrosensorischen Lösungen, besonders von regionalen Unternehmen, zielt auf Anwendungen in industrieller Fertigung, smarter Produktion, Landwirtschaft, Medizin und Gesundheitswirtschaft.

Im Forschungskonsortium OASYS werden Bedarfe an optosensorischen Systemen in transfer- und verwertungsorientierte Forschung überführt. Das Projekt stärkt die Attraktivität der Lausitz

Structural change project OASYS

On 1 December 2023, the project Optoelectronic sensors for application-oriented systems in life sciences and intelligent manufacturing - OASYS was launched with a festive kick-off event at BTU Cottbus-Senftenberg. The BMBF is funding the project with 12.5 million euros.

The increasing demand for microsensor solutions, particularly from regional companies, is aimed at applications in industrial manufacturing, smart production, agriculture, medicine and healthcare.

The OASYS research consortium is translating demand for optosensor systems into transfer- and utilisation-oriented research. The project strengthens the attractiveness of Lusatia as



Brandenburgs Wissenschaftsministerin Dr. Manja Schüle bei der feierlichen Auftaktveranstaltung
Brandenburg's Science Minister Dr Manja Schüleat the kick-off-event

als Innovationsstandort und trägt zur europäischen Technologie-souveränität bei.

Das Konsortium, bestehend aus Fraunhofer IPMS, Ferdinand-Braun-Institut, Leibniz-Institut für Höchstfrequenztechnik (FBH) und IHP nutzt eine einzigartige Auswahl an Technologien und Materialien.

Die beiden Cluster des Forschungskonsortiums konzentrieren sich auf MEMS-basierte hyperspektrale Bildgebung und hochauflösende optische Verfahren für die Biowissenschaften, um innovative Anwendungen in verschiedenen Feldern voranzutreiben.

Die Zusammenarbeit im Rahmen von ICampus ermöglicht die Entwicklung von folgenden spannenden Projekten:

Medical Radar: Kontaktlose Patientenüberwachung Medical Radar: Contactless patient monitoring

Das ICampus-Projekt entwickelt eine fortschrittliche Medizineradartechnologie für die kontinuierliche und kontaktlose Überwachung von Patienten. Durch hochintegrierte Hochleistungs-Radarsensorchips können Vitalparameter wie Herzschlag und Atemfrequenz präzise erfasst werden. Der innovative Ansatz ermöglicht eine zuverlässige Gesundheitsüberwachung ohne physischen Kontakt, was besonders in Krankenhäusern und Pflegeeinrichtungen von Vorteil ist. Das Forschungskonsortium strebt an, tragbare Anwendungen zu entwickeln, um die Patientenversorgung zu verbessern und die Verbreitung von Krankheiten zu minimieren. Mehr zum Projekt im Kapitel Ausgewählte Projekte.

AgriNose: Elektronische Nasen für Pflanzenkrankheiten AgriNose: Electronic noses for plant diseases

Im Rahmen des AgriNose-Projekts setzt der ICampus auf elektronische Nasen zur Früherkennung von Pflanzenkrankheiten. Die Kombination von Mikroelektronik und Landwirtschaft ermöglicht die Entwicklung kostengünstiger und effizienter Lösungen. Elektronische Nasen erkennen Krankheiten anhand von Emissionen leicht-flüchtiger organischer Verbindungen in Pflanzen, bevor optische Symptome sichtbar werden. Das Projekt trägt nicht nur zur nach-

a centre of innovation and contributes to European technological sovereignty.

The consortium, consisting of Fraunhofer IPMS, Ferdinand-Braun-Institut, Leibniz-Institut für Höchstfrequenztechnik (FBH) and IHP, utilises a unique selection of technologies and materials.

The two clusters of the research consortium focus on MEMS-based hyperspectral imaging and high-resolution optical methods for the life sciences to advance innovative applications in various fields.

The collaboration within ICampus enables the development of the following exciting projects:

The ICampus project is developing an advanced medical radar technology for continuous and contactless patient monitoring. Highly integrated high-performance radar sensor chips can be used to precisely record vital parameters such as heartbeat and respiratory rate. The innovative approach enables reliable health monitoring without physical contact, which is particularly beneficial in hospitals and care facilities. The research consortium aims to develop wearable applications to improve patient care and minimise the spread of disease. More about the project in the chapter Selected projects.

As part of the AgriNose project, the ICampus is focussing on electronic noses for the early detection of plant diseases. The combination of microelectronics and agriculture enables the development of cost-effective and efficient solutions. Electronic noses recognise diseases based on emissions of volatile organic compounds in plants before visual symptoms become visible. The project not only contributes to sustainable agriculture, but also strengthens

haltigen Landwirtschaft bei, sondern strkt auch die Position der Lusatia als Innovationszentrum fr Agrartechnologie. Im Jahr 2023 wurde der erste Prototyp, welcher im Rahmen des BMBF-Projektes „Innovationscampus Elektronik und Mikrosensorik Cottbus“ entwickelt wurde, in der Science Gallery der Bibliothek der BTU in Cottbus ausgestellt.

UPWARDS: Lokalisierung mit UWB

Im Jahr 2023 erreichte die UPWARDS-Forschungsgruppe herausragende Fortschritte, indem sie UWB-Module nahtlos in Drohnen integrierte. Durch innovative Trgerplatinen und erfolgreiche Freiflugtests wurden beeindruckende stabile UWB-Reichweiten von bis zu 35 Metern erzielt. Zur Etablierung zuverlssiger Echtzeitkommunikation zwischen Drohnen wurden verschiedene Kommunikationstechnologien genutzt, darunter Multi-Hop-Kommunikation mit WiFi und lizenzenfreien Sub-Gigahertz-Bndern. Fr optimale Sensorfusion, das Zusammenfhren von Daten aus unterschiedlichen Kommunikations- und Lokalisierungstechniken, wurde die smarte Kommunikations-Hub-Platine entwickelt und integriert. (Mehr zum Projekt im Kapitel Ausgewhlte Projekte).

Diese Projekte demonstrieren die Breite und Tiefe der Forschungsaktivitten am ICampus. Von der Medizintechnik ber die Landwirtschaft bis hin zur Bildgebung werden hier wegweisende Technologien entwickelt, die nicht nur wissenschaftliche Meilensteine setzen, sondern auch die regionale Wirtschaft und Gesellschaft nachhaltig prgen.

Forschungsfabrik Mikroelektronik Deutschland Research Fab Microelectronics Germany

Seit 2017 ist das IHP Teil der Forschungsfabrik Mikroelektronik Deutschland (FMD). Unter einem virtuellen Dach bndelt die FMD die Expertise der elf Fraunhofer-Institute des Verbunds Mikroelektronik, des Ferdinand-Braun-Instituts, des Leibniz-Instituts fr Hochstfrequenztechnik (FBH) sowie des IHP. Damit ist sie ein zentraler Ansprechpartner fr alle Fragestellungen rund um die Mikro- und Nanoelektronik in Deutschland und Europa.

Mehr Nachhaltigkeit in der Digitalisierung durch mikroelektronische Forschung und Entwicklung fr Informations- und Kommunikationstechnik

Mit dem Frdervorhaben Green ICT @ FMD sind die FMD und das Bundesministerium fr Bildung und Forschung im Herbst 2022 einen weiteren Schritt zur Umsetzung des Klimaschutzprogramms der Bundesregierung gegangen. Im Projekt Green ICT @ FMD realisieren die kooperierenden Institute unter der Leitung der FMD-Geschftsstelle ein standortbergreifendes Kompetenzzentrum fr eine ressourcenbewusste Informations- und Kommunikationstech-

Lusatia's position as an innovation centre for agricultural technology. In 2023, the first prototype, which was developed as part of the BMBF project "Innovationscampus Elektronik und Mikrosensorik Cottbus", was exhibited in the Science Gallery of the BTU library in Cottbus.

UPWARDS: Localization with UWB

In 2023, the UPWARDS research group achieved outstanding progress by seamlessly integrating UWB modules into drones. Through innovative carrier boards and successful free-flight tests, impressive stable UWB ranges of up to 35 metres were achieved. Various communication technologies were used to establish reliable real-time communication between drones, including multi-hop communication with WiFi and licence-free sub-gigahertz bands. The smart communication hub board was developed and integrated for optimal sensor fusion, the merging of data from different communication and localisation technologies. (More about the project in the chapter Selected projects)

These projects demonstrate the breadth and depth of research activities at the ICampus. From medical technology to agriculture and imaging, pioneering technologies are being developed here that not only set scientific milestones, but also have a lasting impact on the regional economy and society.

Since 2017, IHP has been part of the Research Fab Microelectronics Germany (FMD). The FMD brings together the expertise of the eleven Fraunhofer Institutes of the Group for Microelectronics, the Ferdinand Braun Institute, the Leibniz Institute for High Frequency Technology (FBH) and the IHP under one virtual roof. This makes it a central point of contact for all issues relating to microelectronics and nanoelectronics in Germany and Europe.

More sustainability in digitalisation through microelectronic research and development for information and communication technology

With the Green ICT @ FMD funding project, FMD and the Federal Ministry of Education and Research took a further step towards implementing the German government's climate protection programme in autumn 2022. In the Green ICT @ FMD project, the cooperating institutes are creating a cross-location competence centre for resource-conscious information and communication technology (ICT) under the management of the FMD office. Here,



Mehr zu Green ICT



More about Green ICT

nik (IKT, engl. ICT). Hier können die Green-ICT-spezifischen Fragestellungen gebündelt bearbeitet und technologieübergreifende IKT-Gesamtlösungen aus einer Hand angeboten werden.

Hardware-Entwicklungen für das Next Generation Computing unterstützen

Aktuell wird in Deutschland bereits in vielen grundlagenorientierten Forschungsprojekten an Quanten- und neuromorphem Computing gearbeitet. Es fehlen aber noch ausreichend Möglichkeiten für die Entwicklung und anwendungsnahe Erprobung der für die hochkomplexen Rechentechnologien benötigten Hardware sowie eine schnelle Umsetzung der Ergebnisse in Prototypen und Kleinserien. Genau hier setzt das am 1. Dezember 2022 gestartete Vorhaben Forschungsfabrik Mikroelektronik Deutschland – Module Quanten- und neuromorphes Computing (FMD-QNC) an. Forschende und Unternehmen sollen so bei der Entwicklung von maßgeschneiderter Mikroelektronik und skalierbaren Fertigungs- und Integrationsverfahren für die neuen Rechentechnologien bestmöglich unterstützt werden.

the Green ICT-specific issues can be bundled and cross-technology ICT solutions can be offered from a single source.

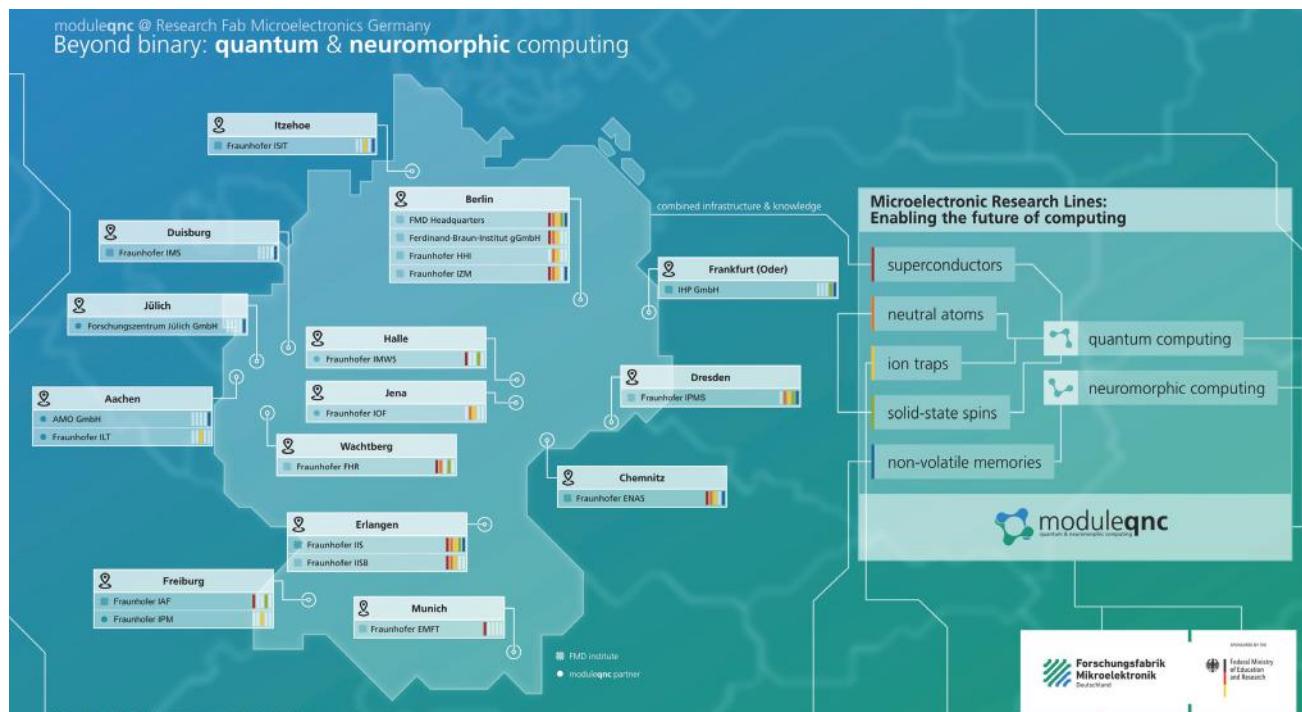
Supporting hardware developments for next generation computing

Many basic research projects in Germany are already working on quantum and neuromorphic computing. However, there are still insufficient opportunities for the development and application-oriented testing of the hardware required for these highly complex computing technologies, as well as the rapid realisation of the results in prototypes and small series. This is precisely where the Research Fab Microelectronics Germany - Module Quantum and Neuromorphic Computing (FMD-QNC) project, which was launched on 1 December 2022, comes in. The aim is to provide researchers and companies with the best possible support in the development of customised microelectronics and scalable manufacturing and integration processes for the new computing technologies.

Mehr zum FMD-QNC:



More about FMD-QNC



EU Chips Act: FMD-Pilotlinie für Advanced Heterogeneous System Integration

Als Beitrag für den EU Chips Act wird die Forschungsfabrik Mikroelektronik Deutschland in den kommenden Jahren die umfassendste und fortschrittlichste Pilotlinie für die Chipintegration für innovative, robuste und vertrauenswürdige heterogene Systeme aufbauen. Die Pilotlinie umfasst dabei eine noch nie dagewesene Bandbreite an Bauteiltechnologien und Materialien, die durch erstklassige Systemdesign-, Verbindungs- und Montagetechniken sowie Charakterisierung, Test, Zuverlässigkeit- und Sicherheitsbewertung ermöglicht. Die Pilotlinie für Advanced Heterogeneous System Integration wird die Innovationsfähigkeit der europäischen Industrie in ihrer gesamten Breite fördern.

Fachkräfte sichern, Nachwuchs gewinnen, Start-ups und KMU unterstützen

Neben den technologischen Angeboten, unterschiedlichen Kooperationsmöglichkeiten und der Koordination großer Verbundprojekte bietet die FMD zudem Formate und Förderprogramme für Studierende, Berufseinsteiger, Start-ups, KMU und Forschungsgruppen an.

2023 wurde beispielsweise der erste Green ICT Award verliehen. Der Studienpreis wird im Rahmen des Kompetenzzentrums Green ICT @ FMD vergeben, um Bachelor- und Masterabschlussarbeiten zu ressourcenschonender Informations- und Kommunikationstechnologie auszuzeichnen. 2024 startet außerdem das erste Green ICT Camp, eine einwöchige Studierendenakademie, die den studentischen Nachwuchs im Bereich nachhaltiger Mikroelektronik begeistern, sensibilisieren und vernetzen soll.

Ebenfalls im letzten Jahr wurden die Programme »Green ICT Space« und QNC Space ins Leben gerufen. Hierfür können sich kleine und mittelständische Unternehmen sowie Start-ups – fürs Letztere auch Forschungsgruppen – bewerben und in Zusammenarbeit

EU Chips Act: FMD pilot line for Advanced Heterogeneous System Integration

As a contribution to the EU Chips Act, the Research Fab Microelectronics Germany will establish the most comprehensive and advanced pilot line for chip integration for innovative, robust and trustworthy heterogeneous systems in the coming years. The pilot line will encompass an unprecedented range of device technologies and materials enabled by best-in-class system design, interconnect and assembly techniques as well as characterisation, testing, reliability and safety evaluation. The Advanced Heterogeneous System Integration pilot line will promote the innovative capacity of European industry across the board.

Securing skilled labour, attracting young talent, supporting start-ups and SMEs

In addition to technological offerings, various cooperation opportunities and the coordination of large collaborative projects, the FMD also offers formats and funding programmes for students, young professionals, start-ups, SMEs and research groups.

In 2023, for example, the first Green ICT Award was presented. The study prize is awarded as part of the Green ICT @ FMD competence centre to recognise bachelor's and master's theses on resource-saving information and communication technology. 2024 will also see the launch of the first Green ICT Camp, a one-week student academy designed to inspire, raise awareness and network young students in the field of sustainable microelectronics.

The Green ICT Space and QNC Space programmes were also launched last year. Small and medium-sized enterprises and start-ups – including research groups for the latter – can apply for these programmes and realise their ideas in collaboration with FMD institutes and project partners. The aim of the Green ICT Space is to promote companies and project ideas that focus on sustainability, reduced energy consumption and reduced pollutant emissions. In



Mehr zur Mikroelektronik-Akademie:



More about the Microelectronics Academy:



Virtueller 3D-Showroom

mit FMD-Instituten und Projektpartnern ihre Ideen verwirklichen. Im Green ICT Space geht es darum, Unternehmen und Projektideen zu fördern, die sich auf Nachhaltigkeit, reduzierten Energieverbrauch und verminderten Schadstoffausstoß fokussieren. Im QNC Space bekommen die Bewerberinnen und Bewerber Unterstützung bei der Erarbeitung u. a. von Einzelprozessen, Prozessmodulen oder Teilsystemen in Machbarkeitsstudien im Bereich des neuromorphen und Quantencomputings.

Design und Produktion von Mikrochips sowie Mikroelektronik insgesamt bilden wichtige Säulen für den wirtschaftlichen Erfolg und Wohlstand. Um die Ausbildung von Fachkräften auf dem Gebiet der Mikroelektronik, z. B. für Klimaschutz und Nachhaltigkeit, neuartige Rechentechnologien und Vertrauenswürdigkeit im Halbleiter und Chipbereich, zu verbessern, arbeitet die FMD an einem Konzept für eine deutschlandweite Mikroelektronik-Akademie. Ab dem 1. Dezember 2022 ist der wissenschaftlich-technische Direktor des IHP, Professor Gerhard Kahmen, auch Direktor der Mikroelektronik-Akademie.

the QNC Space, applicants receive support in the development of individual processes, process modules or subsystems in feasibility studies in the field of neuromorphic and quantum computing.

The design and production of microchips and microelectronics as a whole are important pillars of economic success and prosperity. In order to improve the training of specialists in the field of microelectronics, e.g. for climate protection and sustainability, novel computing technologies and trustworthiness in the semiconductor and chip sector, the FMD is working on a concept for a Germany-wide Microelectronics Academy. From 1 December 2022, the scientific and technical director of the IHP, Professor Gerhard Kahmen, is also the director of the Microelectronics Academy.



ANGEBOTE UND LEISTUNGEN OFFERS AND SERVICES



Angebote und Leistungen

Offers and Services

Multi-Project-Wafer (MPW) - und Prototyping Service

Multi Project Wafer (MPW) and Prototyping Service

Das IHP bietet Forschungspartnern und Kunden Zugang zu seinen leistungsstarken SiGe-BiCMOS-Technologien mit speziellen integrierten RF- und Silizium-Photonik-Modulen.

Weiterhin bietet das IHP einen Multi Project Wafer Service mit 0,13- und 0,25- μm -SiGe-BiCMOS-Technologien auf 8"-Silizium-Wafern an. Integrierte SiGe-Heterobipolartransistoren mit 450 GHz f_{\max} sind für Forschung und Produktdesign qualifiziert, Baulemente mit bis zu 650 GHz f_{\max} sind in Entwicklung und wurden erstmals 2023 als frühzeitiger Zugang für Forschungs- und Benchmarking-Projekte angeboten. Weiterhin ist ein Cadence-basiertes Mixed-Signal-Design-Kit verfügbar. Für Hochfrequenz-Designs kann ein analoges Design Kit mit Keysight ADS verwendet werden.

IIPH offers research partners and customers access to its powerful SiGe BiCMOS technologies with dedicated integrated RF and silicon photonics modules.

IHP provides a Multi Project Wafer Service with 0.13 and 0.25 μm SiGe BiCMOS technologies on 8" silicon wafers. Integrated SiGe heterobipolar transistors with 450 GHz f_{\max} are qualified for research and product design, devices with up to 650 GHz f_{\max} are under development and will be offered first time 2023 as early access for research and benchmarking projects. A Cadence-based mixed-signal design kit is available. For high frequency designs an analog Design Kit using Keysight ADS can be used.

Open-Source PDK

Der Ansatz Open-Source-Software/Tools und Open-Source-IP für die Entwicklung mikroelektronischer Systeme zu verwenden, ist eine wichtige Komponente zur Realisierung vertrauenswürdiger Elektronik und zur Sicherstellung der technologischen Souveränität Deutschlands und Europas. Das IHP leistet mit seiner Forschung dazu einen wichtigen Beitrag.

Seit 2023 entwickelt das IHP ein Open Source Process Design Kit (PDK) in 130 nm BiCMOS für Analog/Digital, Mixed Signal und RF ASIC Design an. Damit wollen wir einen niederschwelligen Zugang zur IHP-eigenen Technologie und PDK für Chipdesigner, Entwickler offener EDA-Software und akademische Projekte ermöglichen. Die erstellten open source Designs sollen im IHP-Reinraum gefertigt werden. Um den Open-Source-Ansatz zu fördern und die Open-Source-Community zu stärken, werden ab 2024 auch Freifläche in MPW Runs für akademische Projekte angeboten.

Ein GitHub-Repository mit den ersten PDK-Daten für die SG13G2-BiCMOS-Technologie ist bereits zugänglich. Für digitale Designs ist bereits ein kompletter funktionierender Designflow verfügbar. Daneben gibt es ein weiteres GitHub-Repository für Open-Source-Designs, die in Zukunft mit dem IHP OpenPDK erstellt werden. Benutzer aus der Open-Source-Community können auf diese Weise problemlos Designs verwenden und beisteuern. Die PDK-Daten sind derzeit noch im beta Status.

The approach of using open source software/tools and open source IP for the development of microelectronic systems is an important component for the realisation of trustworthy electronics and for ensuring the technological sovereignty of Germany and Europe. IHP is making an important contribution to this with its research.

Since 2023, IHP has been developing an Open Source Process Design Kit (PDK) in 130 nm BiCMOS for analogue/digital, mixed signal and RF ASIC design. The aim is to provide low-threshold access to IHP's own technology and PDK for chip designers, developers of open EDA software and academic projects. The open source designs created are to be manufactured in the IHP clean room. In order to promote the open source approach and strengthen the open source community, free space in MPW Runs will also be offered for academic projects from 2024.

A GitHub repository with the first PDK data for the SG13G2 BiCMOS technology is already available. A complete working design flow is already available for digital designs. In addition, there is another GitHub repository for open source designs that will be created with the IHP OpenPDK in the future. Users from the open source community can easily use and contribute designs in this way. The PDK data is currently still in beta status.

Mehr zum IHPs Open-Source:



More about IHP's Open-Source:



Verfügbar sind folgende SiGe-BiCMOS- und Siliziumphotonik-Technologien:

The following SiGe BiCMOS technologies are available:

SG13S: Eine 0,13-µm-BiCMOS-Technologie mit npn-HBTs mit Grenzfrequenzen bis zu $f_T = 250$ GHz und $f_{max} = 340$ GHz, mit 3,3 V I/O CMOS und 1,2 V Logik CMOS.

SG13G2: Eine 0,13-µm-BiCMOS-Technologie mit dem gleichen Bauelemente-Portfolio wie SG13S, aber deutlich höherer bipolarer Leistung mit $f_T/f_{max} = 350/450$ GHz und 1,5 V Logik CMOS

SG13SCu und SG13G2Cu: FEOL-Prozess SG13S und SG13G2 zusammen mit Cu-BEOL-Option von X-FAB mit 4 dünnen Cu-Schichten, zwei 3 µm Cu-Schichten, einer dünnen Al-Schicht mit 2 fF/µm MIM-Kondensator und einer 2,8-µm-Aluminium-Deckschicht.

Verbesserung der passiven Komponenten im Vergleich zu Al BEOL:

- 2 dicke Kupfer-Metallleitungen
- höhere Strombelastbarkeit der dünnen Metallschichten
- höhere Strombelastbarkeit der kleinen Durchkontaktierungen
- 40 % höhere Flächendichte des MIM-Kondensators

SG13G3Cu: Bietet HBTs der Spitzengruppe mit $f_T/f_{max} = 470/650$ GHz. Die Technologie bietet einen 8-lagigen Cu-BEOL von X-FAB mit 4 dünnen Cu-Schichten, 2 dicken 3-µm-Cu-Schichten, einer dünnen Al-Schicht mit 2 fF/µm MIM-Kondensator und einer 2,8 µm Aluminium-Padschicht. Diese Technologie bietet CMOS-Bauelemente mit 130-nm-Gate-Länge und 1,2 V Arbeitsspannung sowie CMOS-Bauelemente mit 3,3 V Arbeitsspannung.

SG25H5_EPIC: Eine hochleistungsfähige BiCMOS-Technologie mit integrierten Siliziumphotonik-Bauelementen. Sie kombiniert einen BiCMOS-Prozess mit sehr hoher bipolarer Leistung mit 210-GHz-Transitfrequenzen und bis zu 280 GHz maximale Oszillationsfrequenzen und photische Bauelemente aus der SG25_PIC-Basis-technologie.

SG13S: A 0.13 µm BiCMOS technology with high-performance npn-HBTs with cutoff frequencies up to $f_T = 250$ GHz and $f_{max} = 340$ GHz, with 3.3 V I/O CMOS and 1.2 V logic CMOS.

SG13G2: A 0.13 µm BiCMOS technology with same device portfolio as SG13S, but significantly higher bipolar performance with $f_T/f_{max} = 350/450$ GHz and 1.5 V logic CMOS.

SG13SCu and SG13G2Cu: FEOL process SG13S and SG13G2 together with Cu BEOL option from X-FAB containing 4 thin Cu layers, two 3 µm Cu layers, a thin Al layer with 2 fF/µm MIM capacitor and a 2.8 µm Aluminum top layer.

Improvement of passive components compared to Al BEOL:

- 2 thick copper metal lines
- higher current handling of thin metal layers
- higher current handling of the small vias
- 40 % higher area density of MIM capacitor

SG13G3Cu: Offers leading edge performance HBT's with $f_T/f_{max} = 470/650$ GHz. The process offers a 8-layer Cu-BEOL from X-FAB containing 4 thin Cu layers, 2 thick 3µm Cu layers, a thin Al layer with 2 fF/µm MIM capacitor and a 2.8 µm Aluminum top layer. This technology offers CMOS devices with 130 nm gate length and 1.2 V core voltage and high voltage CMOS devices with 3.3 V core voltage.

SG25H5_EPIC: A high performance BiCMOS technology with integrated Silicon Photonic devices. It combines a BiCMOS process with very high bipolar performance 210 GHz transit frequencies and up to 280 GHz maximum oscillation frequencies and photonic devices from SG25_PIC base technology.

Details zum photonisch-integrierten Schaltungsmodul:

- 220 nm Si auf 2 µm SiO₂
- 3 Ätztiefen
- 4 Dotierungsebenen (p, n, p+, n+)
- 3 + 2 dicke Al-Backend-Metallschichten
- Germanium-Photodioden ($f_{3dB} > 60$ GHz)
- HBTs ($f_r/f_{max} = 220/290$ GHz)
- optionales lokalisierter Rückseiten-Ätzen

Details on Photonic Integrated Circuit Module:

- 220 nm Si on 2 µm SiO₂
- 3 etch depths
- 4 doping levels (p, n, p+, n+)
- 3 + 2 thick Al backend metal layers
- Germanium photo diodes ($f_{3dB} > 60$ GHz)
- HBTs ($f_r/f_{max} = 220/290$ GHz)
- Optional localised backside etching

SGB25RH: Eine spezielle Variante der SGB25V-BiCMOS-Technologie, die strahlungsfeste IPs für Weltraumanwendungen enthält.

SGB25RH: A special variant of SGB25V BiCMOS technology which includes radiation hard IPs for space applications.

Es finden technologische Durchläufe nach einem festen, unter verfügbaren Zeitplan statt:

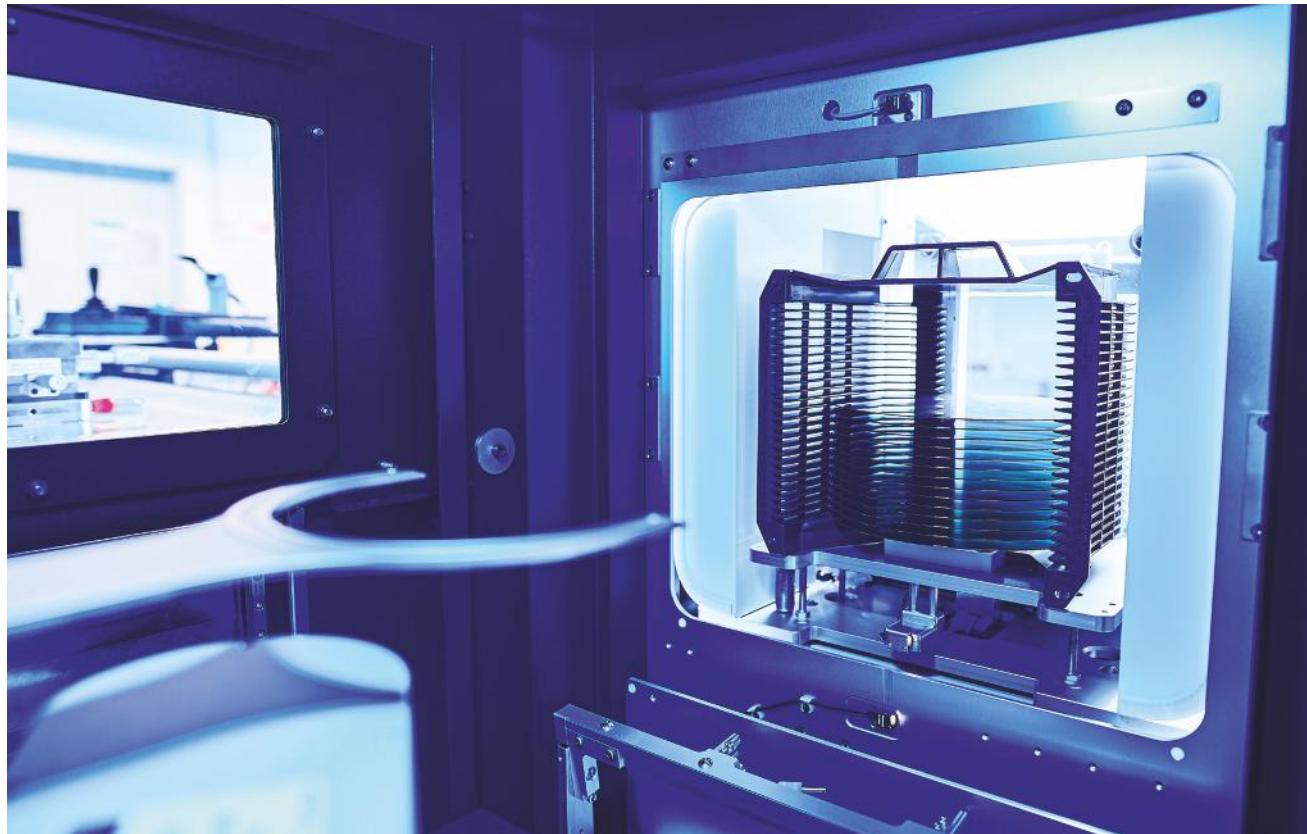


The schedule for MPW & Prototyping runs is published online:



Ein Cadence-basiertes Mixed-Signal-Design-Kit ist verfügbar. Wiederverwendbare Schaltungsblöcke und IPs des IHP für die drahtlose- und Breitbandkommunikation werden zur Unterstützung von Kundendesigns angeboten.

A Cadence-based mixed-signal design kit is available. For high frequency designs an analog Design Kit in ADS can be used. IHP's reusable blocks and IPs are offered to support third party designs.



Wafer in einem Transportcarrier und ein Roboter-Handlingsystem
Wafers in a transport carrier and a robot handling system

Zusätzliche Module sind für bestimmte SiGe-BiCMOS-Technologien verfügbar:

Additional modules for certain SiGe-BiCMOS technologies are available:

LBE:	Das Localized Backside Etching Modul wird angeboten, um Silizium lokal zu entfernen, um die passiven Eigenschaften zu verbessern (verfügbar in allen Technologien).	LBE:	The Localised Backside Etching module is offered to locally remove silicon to improve passive properties (available in all technologies).
PIC:	Enthält spezielle photonische Design-Ebenen, zusammen mit den BiCMOS-BEOL-Ebenen auf SOI-Wafern.	PIC:	Includes additional photonic design layers along with BiCMOS BEOL layers on SOI wafers.
TSV:	Ist eine zusätzliche Option in der SG13S- und SG13G2-Technologie, die RF-Rückseitenerdung mittels Durchkontaktierungen durchs Silizium anbietet, um die RF-Eigenschaften zu verbessern. —○ Through-Silicon-Via-Modul für RF-Erdung ist in SG13-Technologien verfügbar. —○ Einzelne TSVs bieten eine niedrige GND-Induktivität $\approx 30 \text{ pH}$, um die RF-Schaltungseigenschaften zu verbessern. —○ Die Rückseiten-Metallisierung kann auch zur verbesserten Chip-zu-Gehäuse-Kontaktierung verwendet werden.	TSV:	An additional option in SG13S and SG13G2 technology that provides RF backside grounding by vias through silicon to improve RF performance. —○ Through-Silicon Via Module for RF Grounding is available in SG13 technologies. —○ Single TSVs can provide low GND inductance $\approx 30 \text{ pH}$ to improve RF circuit performance. —○ Backside metallization can also be used for improved chip-to-package contacting.
MEMRES:	Ein vollständig in CMOS integriertes memristives Modul auf der Basis von resistiven TiN/HfO _{2-x} /TiN-Schaltbauelementen in SG13S-Technologie, zusammen mit einem Process Design Kit, einschließlich Layout und VerilogA-Simulationsmodell.	MEMRES:	A fully CMOS integrated memristive module based on resistive TiN/HfO _{2-x} /TiN switching devices in SG13S technology, along with a Process Design Kit including layout and VerilogA simulation model.



Pick & Place-Robotersystem entnimmt gewürfelte Chips
Pick & Place robotic systems collects diced chips

Die wesentlichen Parameter der Technologien

Technical key-parameters of the technologies

Key Specification

Feature	SG13S	SG13G2	SG13G3Cu	SG25RH
Technology node (nm)	130	130	130	250
CMOS core supply (V)	1.2, 3.3	1.2, 3.3	1.2, 3.3	2.5
CMIM ($\text{fF}/\mu\text{m}^2$)	1.5	1.5	1.5	1.0
Poly Res (Ω/\square)	250	275	256	210 - 310
High Poly Res (Ω/\square)	1300	1360	1219	2000
BEOL	$7 \times \text{Al}$	$7 \times \text{Al}$	$7 \times \text{Al}$	$5 \times \text{Al}$
Varactor (C_{\max}/C_{\min})	1.7	1.7	1.7	3
Q inductor	37*	37*	37*	-

*1 nH (with LBE)

Bipolar Transistors

Feature	SG13S	SG13G2	SG13G3Cu	SG25RH
NPN1 f_T/f_{\max} (GHz)	250/340	350/450	470/650	75/95
NPN2 f_T/f_{\max} (GHz)	45/165	120/330	260/600	45/90
NPN3 f_T/f_{\max} (GHz)			140/500	25/70
NPN1 BV_{CEO} (V)	1.7	1.7	1.4	2.4
NPN2 BV_{CEO} (V)	3.7	2.5	1.8	4
NPN3 BV_{CEO} (V)			2.3	7
NPN1 BV_{CEO} (V)	5	4.8	3.7	7
NPN2 BV_{CEO} (V)	15	8.5	5.5	15
NPN3 BV_{CEO} (V)			7.5	20

CMOS Section

Feature	SG25H3*	SG13S**	
Core Supply Voltage (V)	2.5	3.3	1.2
nMOS	V_{TH} (V)	0.6	0.71
	I_{OUT}^{***} ($\mu\text{A}/\mu\text{m}$)	540	280
	I_{OFF} ($\text{pA}/\mu\text{m}$)	3	10
pMOS	V_{TH} (V)	-0.6	-0.61
	I_{OUT} ($\mu\text{A}/\mu\text{m}$)	-230	-220
	I_{OFF} ($\text{pA}/\mu\text{m}$)	-3	-10

* Parameters for SGB25V are similar

*** @ VG = 2.5 V

** Parameters for SG13G2 and SG13G3Cu are similar

Passive Section

Feature	SG25H3	SGB25V	SG13S	SG13G2
MIM Capacitor ($\text{fF}/\mu\text{m}^2$)	1	1	1.5	1.5
N+ Poly Resistor (Ω/\square)	210	205	-	-
P+ Poly Resistor (Ω/\square)	280	310	250	260
High Poly Resistor (Ω/\square)	1600	2000	1300	1360
Varactor C_{\max}/C_{\min}	3	3	1.7	1.7
Inductor Q@5 GHz	18 (1 nH)	18 (1 nH)	18 (1 nH)	18 (1 nH)
Inductor Q@10 GHz	20 (1 nH)	20 (1 nH)	20 (1 nH)	20 (1 nH)
Inductor Q@5 GHz	37 (1 nH)*	37 (1 nH)*	37 (1 nH)*	37 (1 nH)*

* with LBE

Fast Design-Enablement

Wir unterstützen IHP-Designer, externe Projektpartner und Kunden dabei, ihren Designzyklus von der Designidee bis zum erfolgreichen TAPE OUT zu beschleunigen.

Für unsere qualifizierten Technologien bieten wir getestete und zuverlässige Prozess Design Kits (PDKs) innerhalb modernster elektronischer und optischer Design-Plattformen an. Dies ermöglicht es Designern, in ihren Projekten, für Produkte, Fallstudie oder Forschung, im ersten TAPE OUT funktionierendes Silizium zu erhalten.

IHP-Standard-Design-Kits unterstützen RF-MMIC-Designs, Mixed-Signal-Designs und einen digitalen Design-Flow. Spezielle Tools unterstützen die Simulation passiver Bauelemente, die thermische Simulation und Alterungssimulation.

Als Forschungseinrichtung bietet das IHP auch Design-Tool-Support für in der Entwicklung befindliche Technologien und Module an, um Entwicklern die Möglichkeit zu geben, Designs für Forschungs- und Benchmark-Studien in einem sehr frühen Stadium der Entwicklung durchzuführen.

Ein neuer Bereich sind Anwendungen für extrem raue Umgebungen. Hier bieten und entwickeln wir Entwurfsmethodiken für das strahlungsharte Design. Für kryogene Designs ist die PDK-Entwicklung in Arbeit, eine PDK mit Beta Status steht für Benchmarking zur Verfügung.

Um die Besonderheiten der IHP-PDKs zu erlernen, stehen eine ausführliche Dokumentation, Video-Tutorials und Designbeispiele zur Verfügung. Regelmäßige PDK-Tutorials werden angeboten, um neue Benutzer zu schulen und neue Design-Tools und Funktionen einzuführen. Ein spezieller Support-Service ist über die PDK-Web-Plattform des IHP verfügbar, um Lösungen für spezielle Probleme direkt von IHP-Experten zu erhalten.

We support IHP designer, external project partners and customers to accelerate their design cycle from design idea to successful TAPE OUT.

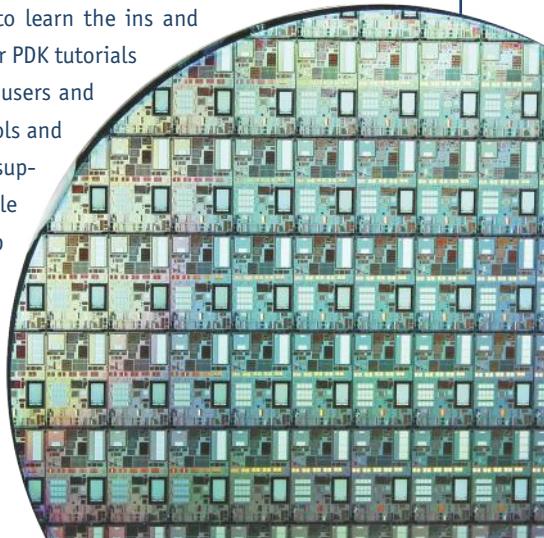
For our qualified technologies we offering tested and reliable process design kits (PDKs) within state-of-the-art electronic and optical design platforms. This enables designers to obtain working silicon in their product development projects in the first TAPE OUT.

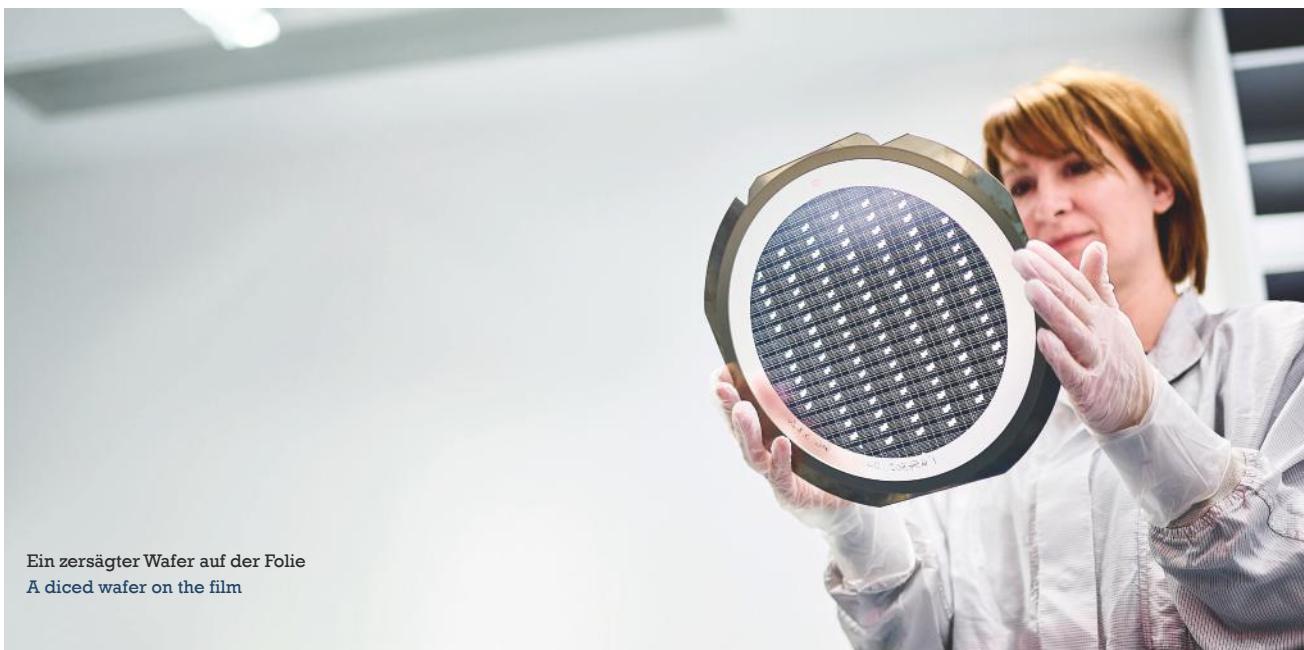
IHP standard design kits support RF MMIC designs, mixed signal designs and a digital design flow. Furthermore special tools support passive device simulation, thermal simulation and aging simulation.

A new area covers applications for harsh environments. Here we provide and develop design methodologies for radiation-hardened design.

As a research facility IHP is also offering design tool support for technologies under development to offer designers the possibility to perform designs for research and benchmark studies in a very early stage of development. For example PDK development is underway for cryogenic designs.

Detailed documentation, video tutorials, and design examples are available to learn the ins and outs of IHP PDKs. Regular PDK tutorials are offered to train new users and introduce new design tools and features. A dedicated support service is available through IHP's PDK web platform. For special problems, customers obtain answers directly from IHP experts.





Analog/Mixed-Signal Flow:

- Verifikation
 - Cadence PVS DRC/LVS/QRC
 - Calibre DRC/LVS
- ausgewählte PDKs bieten Cadence Voltus Fi für EMIR-Analyse
- Sonnet Support für alle Design Kits
- Empire Support für alle Design Kits
- EMX Stack verfügbar für SG13-Technologie
- ADS Support via Golden Gate/RFIC dynamic link zu Cadence verfügbar
- eigenständiges ADS Kit, einschließlich Momentum Substrate Layer file

Digital Design Flow:

- digitale Standardzellen- und IO-Bibliotheken sind für 0,25 µm CMOS und 0,13 µm CMOS verfügbar, einschließlich Verhaltenssimulation (Verilogmodelle), Timing (LIB) und Abstracts (LEF)
- Simulation: ModelSim (Mentor Graphics), Incisive Enterprise Simulator IES (Cadence)
- Logiksynthese: Design Compiler (Synopsys), RTL Compiler (Cadence)
- formale Verifikation: Formality (Synopsys)
- Scan Insertion und Testpatterngenerierung: DFT Compiler/TetraMax (Synopsys)

Analog/Mixed-Signal Flow:

- Verification
 - Cadence PVS DRC/LVS/QRC
 - Calibre DRC/LVS
- Selected PDKs offer Cadence Voltus Fi for EMIR Analysis
- Sonnet support for all design kits
- Empire support for all design kits
- EMX stack for SG13 technology
- ADS Support via Golden Gate/RFIC dynamic link to Cadence available
- Standalone ADS Kit including Momentum substrate layer file

Digital Design Flow:

- Digital CMOS libraries and IO Cells for 0.25µm CMOS and 0.13µm CMOS are available, incl. Behavioral Models (Verilog), Timing Files (LIB), Abstracts (LEF)
- Simulation: ModelSim (Mentor Graphics), Incisive Enterprise Simulator IES (Cadence)
- Logic Synthesis: Design Compiler (Synopsys), RTL Compiler (Cadence)
- Formal Verification: Formality (Synopsys)
- Scan Insertion and Test Pattern Generation: DFT Compiler/TetraMax (Synopsys)
- Place & Route: Encounter Digital Implementation System (Cadence)

- Place & Route: Innovus Digital Implementation System (Cadence)
- OA der digitalen Bibliotheken für Mixed-Signal Design Flow
- Statische-Timing-Analyse: PrimeTime (Synopsys)
- Power-Analyse: PrimeTime mit PrimePower Option (Synopsys)

- OA views of digital libraries are available for mixed-signal flow
- Power Analysis: PrimeTime with PrimePower Option (Synopsys)
- Static Timing Analysis: PrimeTime (Synopsys)

Technologie-Entwicklungsservice

Das IHP bietet eine Unterstützung bei der Entwicklung von dedizierten Prozessschritten und Modulen für Forschungs- und Entwicklungszwecke sowie für das Prototyping in kleinen Stückzahlen in folgenden drei Kategorien von Dienstleistungen an:

- dedizierte Prozessentwicklungen auf Einzelanlagen
- Prozessablaufentwicklungen für spezielle Bauelemente oder Interposerabläufe
- Adaption von vorhandenen Standard-Technologieabläufen

Technology Development Service

IHP offers support for development of dedicated process steps and modules for research and development purposes and small volume prototyping.

IHP is offering 3 categories of services:

- Dedicated process developments on single tools
- Process flow developments for special devices or interposer flows
- Adaption of existing standard technology flows

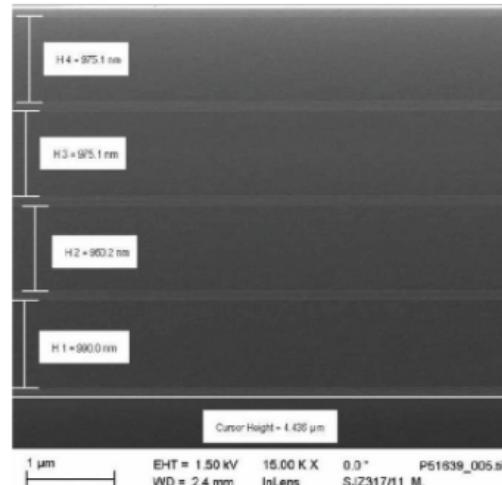
Dedizierte Prozessentwicklungen auf Einzelwerkzeugen

- Standardprozesse (Implantation, Ätzen, CMP & Abscheidung von Schichtstapeln, wie thermisches SiO₂, PSG, Si₃N₄, Al, TiN, W)
- Epitaxie (Si, Si:C, SiGe, SiGe:C)
- optische Lithographie (i-Linie und 248 nm bis zu 100 nm Strukturgröße)
- Beispiel Si/SiGe-Schichtstrukturen: Si/SiGe-SchichtStruktur nach Kundenspezifikation auf einem 8-Zoll-Wafer

Dedicated process developments on single tools

- Standard processes (implantation, etching, CMP & deposition of layer stacks such as thermal SiO₂, PSG, Si₃N₄, Al, TiN, W)
- Epitaxy (Si, Si:C, SiGe, SiGe:C)
- Optical lithography (i-line and 248 nm down to 100 nm structure size)
- Example Si/SiGe layer structures: Si/SiGe layer structure on customer specification on an 8 inch wafer

Transmissionselektronenmikroskopische Aufnahme von kundenspezifischem Si/SiGe
Transmission Electron Microscopy image of customer specified Si/SiGe

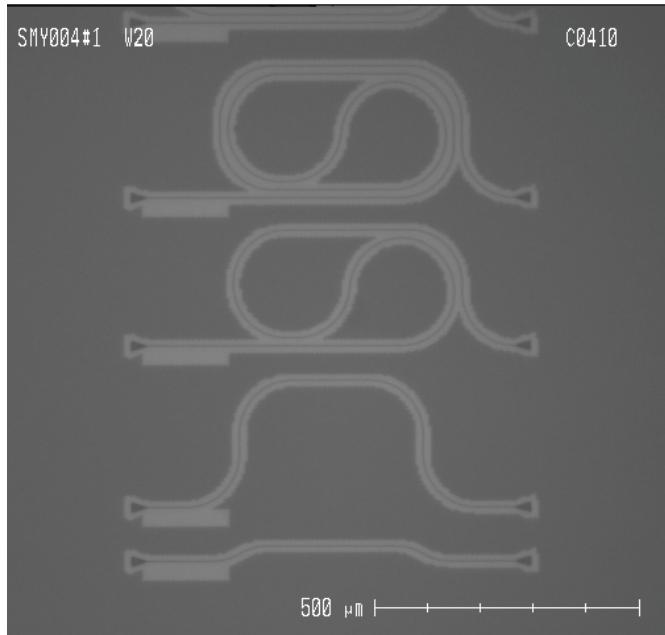


Prozessablaufentwicklungen für spezielle Bauelemente oder Interposerabläufe

Basierend auf bestehende Prozessschritte bietet das IHP Entwicklungen von Prozessabläufen an. Hierbei können spezielle Bauelemente oder Teile bestehender Technologien (z. B. Backend of line Module) für Prototypen oder als Basis für eigene Entwicklungen gefertigt werden.

Process flow developments for special devices or interposer flows

IHP offers developments of process flows based on existing process steps. Here special devices or part of existing technologies (part of Backend of line modules) can be fabricated for prototypes or as basis for own developments.



Spezifische Si Photonic Structures
Specific Si Photonic Structures

Adaption bestehender Standard-Technologieabläufe

In diesem Fall basiert der Service auf bestehenden Standardtechnologien, die IHP-Standard-MPW-Abläufe können genutzt werden, um leicht modifizierte Technologien anzubieten. Mögliche Modifikationen sind die Verwendung von Nicht-Standard-Wafermaterial, die Anpassung einzelner Prozessschritte oder das Stoppen der Prozessierung an einem geeigneten Schritt.

Falls komplette Wafer benötigt werden, sind ein eigener Maskensatz oder zusätzliche Masken zur Ausblendung anderer Kundendaten erforderlich. In diesem Fall können Entwicklungen mit Standard-Backend-Prozessen wie Rückseitenschleifen, Dicing und einer Reduzierung der Standard-Wafergröße auf 6, 4 oder 3 Zoll kombiniert werden.

Beispiel 1: Fertigung von Standardtechnologie auf einem hochohmigen Wafer über einen 130-nm-MPW-Ablauf.

Beispiel 2: Fertigung in MPW-Standardtechnologie und Planarisierung für die Nachbearbeitung

Adaption of existing standard technology flows

In this case service is based on existing standard technologies and IHP standard MPW runs can be used to offer slightly modified technologies. Possible modifications are the use of non-standard wafer material, adaption of a single process steps or stopping processing at an appropriate step.

In case complete wafers are required an own mask set or additional masks to disguise other customer data are needed. In this case developments can be combined with standard Backend processes like backside grinding, dicing and a reduction of standard wafer size to 6, 4 or 3 inches.

Example 1: Fabrication of standard technology on a high resistive wafer via a 130 nm MPW run.

Example 2: Fabrication of MPW standard technology and planarisation for post processing

Transfer von Technologien und Technologiemarken

Das IHP entwickelt siliziumbasierte Technologien und qualifiziert diese nach JEDEC-Standards und Testmethoden. Die Prozessabläufe, die Prozesssteuerung und -wartung folgen Industriestandards mit produktionstauglichem Equipment. IHP-Technologien werden über einen MPW-Service für Prototyping und Kleinserienfertigung angeboten. Dies ist eine ideale Voraussetzung für den Transfer dieser Technologien in kommerzielle Großserienfertigungen. Das IHP kann den Transfer von kompletten Technologien oder Technologiemarken anbieten. Im Rahmen eines Transferprojektes kann eine Machbarkeitsstudie, ein Eins-zu-Eins-Prozesstransfer oder eine Prozessanpassung an die Bedürfnisse der empfangenden Produktionsstätte angeboten werden.

Neben dem Transfer bestehender Technologien können auch Prozessabläufe und spezielle Bauelemente entwickelt werden, die auf bestehenden Prozessfähigkeiten und Forschungsergebnissen basieren. Diese Entwicklungen können auf kommerzielle Fertigungsstätten übertragen werden, die in vereinbarten Entwicklungsprojekten definiert sind.

Das IHP kann auch siliziumbasierte Technologieentwicklungen in kommerziellen Fabrikationsstätten oder Forschungseinrichtungen unterstützen. Detaillierte Aktivitäten können Beratungstätigkeiten oder die Unterstützung von Prozessentwicklungen beinhalten, die den Austausch von Wafern und die teilweise Bearbeitung im IHP beinhalten.

Kontaktieren Sie uns, um Ihre speziellen Anforderungen im Detail zu besprechen und Ihr spezielles Transferszenario zu diskutieren.

Fehleranalyse und Diagnostik

Das IHP bietet Unterstützung für Ausbeuteerhöhung durch Fehleranalyse mit modernster Ausrüstung, einschließlich AES, AFM, FIB, LST, SEM, SIMS, STM und TEM. Tester und Geräte für RF-Messungen sind vorhanden.

Zur Unterstützung von Entwürfen bietet das IHP eine breite Palette von Blöcken und Entwürfen für Drahtlos- und Breitbandlösungen an.

Technology Transfer and Technology Modules

IHP develops Si-based technologies and qualifies them in compliance to JEDEC standards and test methods. Process flows, process control and maintenance follow industry standards with equipment suitable for production. IHP technologies are offered through an MPW Service for prototyping and low volume fabrication. This is an ideal fit for transferring these technologies to commercial high volume fabrication sites. IHP can offer transfer of complete technologies or technology modules. Within a transfer project IHP can offer a feasibility study, one to one process transfer or a process adaption to the needs of the receiving production facility.

In addition to transferring existing technologies, IHP can also develop process flows and dedicated devices based on existing process capabilities and research results. These developments can be transferred to commercial fabrications sites as defined in agreed development projects.

IHP may also support Si-based technology developments at commercial fabrication sites or research facilities. Detailed activities may include consulting activities or process development support involving wafer exchange and partial processing at IHP.

Contact us to discuss your specific requirements in detail and your dedicated transfer scenario.

Failure Mode Analysis and Diagnostics

IHP offers support for yield enhancement through failure mode analysis with state-of-the-art equipment, including AES, AFM, FIB, LST, SEM, SIMS, STM and TEM. Tester and equipment for RF measurements are available.

To support designs, IHP offers a wide range of blocks and designs for wireless & broadband solutions

- | | |
|---|--|
| <p>Analoge IP</p> <ul style="list-style-type: none"> —○ Drahtlose Kommunikation
60, 240 GHz —○ Radarsensoren
60, 80, 120, 160, 256 GHz —○ THz-Sensoren
245, 500 GHz —○ Frequenzsynthesizer
6 - 60 GHz —○ Faseroptische Kommunikation
VCSEL, MZM, TIA —○ Mixed-Signal-Komponenten
ADC, DAC —○ Impulse Radio UWB
Demonstratoren und Evaluationskits | <p>Analog IP</p> <ul style="list-style-type: none"> —○ Wireless Communication
60, 240 GHz —○ Radar Sensors
60, 80, 120, 160, 256 GHz —○ THz Sensors
245, 500 GHz —○ Frequency Synthesizers
6 - 60 GHz —○ Fiberoptical Communication
VCSEL, MZM, TIA —○ Mixed-Signal Components
ADC, DAC —○ Impulse Radio UWB
Demonstrators and Evaluation Kits |
|---|--|

- | | |
|--|---|
| <p>Demonstratoren und Evaluationskits</p> <ul style="list-style-type: none"> —○ 60-GHz-Frontend-Demonstrator-Modul für analoge Strahlformungskommunikation —○ skalierbares 60/120- GHz-FMCW- und PRN-Radar-sensor-Frontend-Demonstratormodul —○ UWB-Impulsfunk-Lokalortungs- und Kommunikations-Demonstratorsystem —○ LiDAR-Transimpedanzverstärker-Evaluierungskit mit hohem Dynamikbereich —○ strahlungsbeständiger Mehrkanal-VCSEL-Treiber + TIA-Demonstrator-Modul | <p>Demonstrators and Evaluation Kits</p> <ul style="list-style-type: none"> —○ 60 GHz analog beamforming communication frontend demonstrator module —○ 60/120 GHz FMCW and PRN scalable radar sensor frontend demonstrator module —○ UWB impulse-radio local positioning and communication demonstrator system —○ LiDAR high dynamic range transimpedance amplifier evaluation kit —○ Radiation-hard multi-channel VCSEL Driver + TIA demonstrator module |
|--|---|

- | | |
|--|--|
| <p>Digitale IP</p> <p>Schnittstellen</p> <ul style="list-style-type: none"> —○ I²C Slave, SPI Slave, MDIO Slave, 10BASE-T und 100BASE-TX Digital Controller <p>Kommunikationskerne</p> <ul style="list-style-type: none"> —○ PTMP-MAC-Prozessor mit ultrahoher Datenrate und Strahlformungsunterstützung —○ Breitband-OFDM-Basisbandprozessor mit ultra-hoher Datenrate —○ LDPC-Kodierer/-Dekodierer —○ RS-Kodierer/-Dekodierer —○ Viterbi-Dekodierer/Faltungskodierer —○ Peaktop-Prozessorkern (32 Bit) —○ Waterbear Multiprozessor-Framework —○ Der PISA-Multiprozessor | <p>Digital IP</p> <p>Interfaces</p> <ul style="list-style-type: none"> —○ I²C Slave, SPI Slave, MDIO Slave, 10BASE-T und 100BASE-TX Digital Controller <p>Communication Cores</p> <ul style="list-style-type: none"> —○ Ultra-high data rate PTMP MAC processor with beamforming support —○ Ultra-high data rate broadband OFDM baseband processor —○ LDPC Encoder / Decoder —○ RS Encoder / Decoder —○ Viterbi decoder / convolutional encoder —○ Peaktop processor core (32-bit) —○ Waterbear multiprocessor framework —○ The PISA multiprocessor |
|--|--|

- | | |
|--|---|
| <p>Beratung</p> <ul style="list-style-type: none"> —○ (Point-to-Multipoint) MAC-Protokolldesign und -implementierung —○ Entwurf und Implementierung von Kommunikationssystemen mit niedriger Latenz —○ Entwicklung und Implementierung eines Gigabit-WLAN-Systems —○ 5G-Backhaul-Systeme —○ Entwicklung und Implementierung von Lokalisierungs- und Ortungssystemen für Innenräume —○ Strahlungshärtung von digitalen ASICs | <p>Consulting</p> <ul style="list-style-type: none"> —○ (Point-to-Multipoint) MAC protocol design and implementation —○ Design and implementation of low-latency communication systems —○ Gigabit WLAN system development and implementation —○ 5G backhaul systems —○ Indoor localization and positioning system development and implementation —○ Radiation hardening of digital ASICs |
|--|---|

Kommerzielle Dienstleistungen: IHP Solutions GmbH

Die IHP Solutions GmbH, eine 100-prozentige Tochtergesellschaft des IHP, ist eine kommerzielle, marktorientierte Schnittstelle für Kunden zum IHP und seinen Forschungsergebnissen. Zu den Aktivitäten gehören der Transfer von Ergebnissen aus Forschung, Technologieentwicklung und Dienstleistungen für das IHP, einschließlich Patentmanagement und Startup-Unterstützung. Im Bereich Industrieservice ist das Unternehmen Auftragnehmer für Industrikunden und ermöglicht ihnen die Nutzung der Fertigungsdienstleistungen der IHP-Pilotlinie. Weitere Informationen: www.ihp-solutions.com

Commercial Services: IHP Solutions GmbH

IHP Solutions GmbH, a 100% subsidiary of IHP, is a commercial, market-oriented interface for customers to IHP and its research results. Among the activities are the transfer of results from research, technology development and services for IHP, including patent management and start-up support. In the field of Industry Service, the company is a contractor for industrial customers and allows them to use the manufacturing services of the IHP pilot line. More information: www.ihp-solutions.com

Contact:

Dr René Scholz (Technology Research Service)
 IHP
 Im Technologiepark 25
 15236 Frankfurt (Oder), Germany
 Email: scholz@ihp-microelectronics.com
 Tel : +49 335 56 25 647
 Fax: +49 335 56 25 327

**Solid-
State
Electronics**

43
1999
849-1664

**Solid-
State
Electron.**

43
1999
1665-2250

**Solid-
State
Electronics**

44
2000
1-760

**Solid-
State
Electronics**

44
2000
761-1514

**Solid-
State
Electronics**

4
20
1515

PUBLIKATIONEN

PUBLICATIONS

Solid-
State
Electronics

44
000
5-2272

**Solid-
State
Electron**

**45
2001
1-632**

**Solid-
State
Electron**

**45
2001
633-1204**

**Solid-
State
Electron**

**45
2001
1521-
2100**

**Solid-
State
Electronics**

**46
2002
1-776**

**Solid-
State
Electro**

**46
200
777-1**

Publikationen

Erschienene Publikationen Published Papers

- (1) **Non-Profiled Semi-Supervised Horizontal Attack Against Elliptic Curve Scalar Multiplication using Support Vector Machines.** M. Aftowicz, I. Kabin, Z. Dyka, P. Langendörfer. Proc. 26th Euromicro Conference Series on Digital System Design (DSD 2023), 708 (2023)
- (2) **Chemical Vapor Deposition Growth of Graphene on 200 mm Ge(110)/Si Wafers and Ab Initio Analysis of Differences in Growth Mechanisms on Ge(110) and Ge(001).** F. Akhtar, J. Dabrowski, R. Lukose, Ch. Wenger, M. Lukosius. ACS Applied Materials & Interfaces **15**(30), 36966 (2023)
- (3) **Electrical and Wave Digital Modeling of CMOS-Based Ring Oscillators.** B. Al Beattie, B. Muralidhar, M. Uhlmann, G. Kahmen, R. Rieger, K. Ochs. Proc. 30th IEEE International Conference on Electronics Circuits and Systems (ICECS 2023), (2023)
- (4) **Wave Digital Emulation of an Enhanced Compact Model for RRAM Devices with Multilevel Capability.** B. Al Beattie, E. Perez-Bosch Quesada, M. Uhlmann, E. Perez, G. Kahmen, E. Solan, K. Ochs. IEEE Transactions on Nanotechnology **22**, 753 (2023)
- (5) **No Attacks Are Available: Securing the OpenPLC and Related Systems.** W. Alsabbagh, C. Kim, P. Langendörfer. Proc. 8th GI/ACM Workshop on Industrial Automation and Control Systems (IACS WS 2023), 2085 (2023)
- (6) **You Are What You Attack: Breaking the Cryptographically-Protected S7 Protocol.** W. Alsabbagh, P. Langendörfer. Proc. 19th IEEE International Conference on Factory Communication Systems (WFCS 2023), (2023)
- (7) **Security of Programmable Logic Controllers and Related Systems: Today and Tomorrow.** W. Alsabbagh, P. Langendörfer. IEEE Open Journal of the Industrial Electronics Society **4**, 659 (2023)
- (8) **Good Night, and Good Luck: A Control Logic Injection Attack on OpenPLC.** W. Alsabbagh, C. Kim, P. Langendörfer. Proc. 49th Annual Conference of the IEEE Industrial Electronics Society (IECON 2023), (2023)
- (9) **A Stealthy False Command Injection Attack on Modbus based SCADA Systems.** W. Alsabbagh, S. Amogbonjaye, D. Urrego, P. Langendörfer. Proc. 5th International Workshop on Security Trust Privacy for Cyber-Physical Systems (STP-CPS 2023), (2023)
- (10) **Lateral Selective SiGe Growth for Local Dislocation-Free SiGe-on-Insulator Virtual Substrate Fabrication.** K. Anand, M.A. Schubert, D. Sprieto, A.A. Corley-Wiciak, C. Corley-Wiciak, W.M. Klesse, A. Mai, B. Tillack, Y. Yamamoto. ECS Journal of Solid State Science and Technology **12**(2), 024003 (2023)
- (11) **Towards Heterogeneous Integration of InP on Si via Micro Transfer Printing by Direct Adhesion.** K. Anand, P. Steglich, J. Kreißl, L. Zimmermann, A. Mai. Proc. 10. MikroSystemTechnik Kongress (MST 2023), 430 (2023)
- (12) **Characterization and Modeling of Single Event Transient Propagation Through Standard Logic Cells.** M. Andjelkovic, M. Krstic. Proc. 35. Testmethoden und Zuverlässigkeit von Schaltungen und Systemen (TuZ 2023), 19 (2023)
- (13) **Characterization and Modeling of Single Event Transient Propagation Through Standard Combinational Cells.** M. Andjelkovic, M. Krstic. Microelectronics Reliability **150**, 115080 (2023)
- (14) **Prediction of Generated Single Event Transient Pulse Width using Artificial Intelligence Methods.** M. Andjelkovic, J.-C. Chen, R.T. Syed, M. Marjanovic, G. Ristic, M. Krstic. Proc. 33rd IEEE International Conference on Microelectronics (MIEL 2023), 191 (2023)
- (15) **SET and SEU Hardened Clock Gating Cell.** M. Andjelkovic, O. Schrape, A. Breitenreiter, M. Krstic. Proc. 38th Conference on Design of Circuits and Integrated Systems (DCIS 2023), (2023)
- (16) **Towards a Smart Multi-Sensor Ionizing Radiation Monitoring System.** M. Andjelkovic, J.-C. Chen, R.T. Syed, F. Vargas, M. Ulbricht, M. Krstic, S. Ilic, M. Marjanovic, S. Veljkovic, N. Mitrovic, D. Dankovic, G. Ristic, R. Duane, N. Vasovic, A. Jaksic, A. Palma, A. Lallena, M. Carvajal. Proc. 26th Euromicro Conference on Digital System Design (DSD 2023), 286 (2023)
- (17) **Voltage Glitch Filter and Detector with Self-Checking Capability for FPGA Implementation.** M. Andjelkovic, R.T. Syed, M. Pavlovic, F. Vargas, T. Nikolic, G. Ristic, M. Krstic. Proc. 33rd IEEE International Conference on Microelectronics (MIEL 2023), 143 (2023)
- (18) **A D-Band to J-Band Low-Noise Amplifier with High Gain-Bandwidth Product in an Advanced 130 nm SiGe BiCMOS Technology.** M. Andree, J. Grzyb, B. Heinemann, U. Pfeiffer. Proc. IEEE Radio Frequency Integrated Circuits Symposium (RFIC 2023), 137 (2023)
- (19) **On the Stability and Homogeneous Ensemble of Feature Selection for Predictive Maintenance: A Classification Application for Tool Condition Monitoring in Milling.** M. Assafo, J.P. Städter, T. Meisel, P. Langendörfer. Sensors (MDPI) **23**(9), 4461 (2023)
- (20) **The Fortune Toolbox: Building Solutions for Condition-Based and Predictive Maintenance Focusing on Retrofitting.** M. Assafo, M. Lautsch, P. Suawa, M. Jongmanns, M. Huebner, M. Reichenbach, C. Brockmann, D. Reinhardt, P. Langendörfer. Proc. 10. MikroSystemTechnik Kongress (MST 2023), 541 (2023)
- (21) **Polarization-Tuned Fano Resonances in All-Dielectric Short-Wave Infrared Metasurface.** A. Attiaoui, G. Daligou, S. Assali, O. Skibitzki, T. Schroeder, O. Moutanabbir. Advanced Materials **35**(28), 2300595 (2023)
- (22) **Messverfahren zur Kontrolle tiefer Siliziumstrukturen für die 3D-Chip-Integration.** J. Bauer, F. Villasmunta, F. Heinrich, C. Villinger, J. Reck, S. Peters, A. Treffer, C. Kuhnt, St. Marschmeyer, O. Fursenko, P. Steglich, A. Mai, S. Schrader, M. Regehly. Proc. 124. Jahrestagung der Deutschen Gesellschaft für angewandte Optik e.V. (DGaO 2023), B35 (2023)
- (23) **200–330-GHz Substrate-Integrated Waveguide in BEOL of a SiGe BiCMOS Process.** A. Bhutani, M. Kaynak, E. Bekker, T. Zwick. IEEE Microwave and Wireless Technology Letters (MWTL) **33**(9), 1258 (2023)
- (24) **Implantable Microelectronics.** M. Birkholz. Bioelectronics: Materials, Technologies, and Emerging Applications, 1st Edition, Editors: A. Kumar, R.K. Gupta, Chapter 21. Implantable Microelectronics, CRC Press, 341 (2023)
- (25) **Sustainable Design of Online Biosensors M.** Birkholz, M. Kögler. Proc. 4th European Biosensor Symposium (EBS 2023), 88 (2023)
- (26) **A 100 GbD PAM-4 Combiner and Driver in SiGe BiCMOS.** C. Bohn, M. Kaynak, T. Zwick, A.C. Ulusoy. IEEE Microwave and Wireless Technology Letters (MWTL) **33**(9), 1337 (2023)
- (27) **Fabrication of Gate Electrodes for Scalable Quantum Computing using CMOS Industry Compatible E-Beam Lithography and Numerical Simulation of the Resulting Quantum Device.** V. Brackmann, M. Neul, M. Friedrich, W. Langheinrich, M. Simon, S. Pregl, A. Demmler, N. Hanisch, M. Lederer, K. Zimmermann, J. Klos, F. Reichmann, Y. Yamamoto, M. Wislicenus, C. Dahl, L. Schreiber, H. Bluhm, B. Lilienthal-Uhlig. Proc. 38th Mask and Lithography Conference (ELMC 2023), **12802**, 128020F (2023)
- (28) **Progress on SiGeSn Light Emitters and Detectors on Si.** D. Buca, T. Liu, O. Concepción, M. El Kurdi, Y. Yamamoto, G. Capellini, G. Isella, D. Grütmacher. Proc. 13th International WorkShop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), abstr. book 9 (2023)
- (29) **In-Orbit VNIR Sensor Quality Validation.** J. Buschek, A. Eckardt, K. Manthey, K. Sengbusch, O. Schrey, D. Piechaczek, G. Kahmen. Proc. Sensors, Systems, and Next-Generation Satellites XXVII, **12729**, 1272913 (2023)
- (30) **Characterization and Optimization of the Heat Dissipation Capability of a Chip-on-Board Package using Finite Element Methods.** Z. Cao, M. Stocchi, M. Wietstruk, T. Mausolf, C. Carta, M. Kaynak. IEEE Transactions on Components, Packaging and Manufacturing Technology **13**(3), 346 (2023)
- (31) **D-Band Flip-Chip Packaging with Wafer-Level Cu-Pillar Bumps.** Z. Cao, M. Stocchi, Ch. Wipf, J. Lehmann, L. Li, S. Tolunay Wipf, M. Wietstruk,

Publications

- C. Carta, M. Kaynak. Proc. 32th IEEE Conference on Electrical Performance on Electronic Packaging and Systems (EPEPS 2023), (2023)
- (32) **An Advanced Finite Element Model of the Cu Pillar Solder Reflow Assembly.** Z. Cao, B. Pekkolay, A. Okur, B. Heusdens, C. Carta, M. Kaynak. Proc. 24th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE 2023), (2023)
- (33) **Study on the Metal-Graphene Contact Resistance Achieved with One-Dimensional Contact Architecture.** D. Capista, R. Lukose, F. Majnoon, M. Lisker, Ch. Wenger, M. Lukosius. Proc. IEEE Nanotechnology Materials and Devices Conference (NMDC 2023), 109 (2023)
- (34) **SWCNT-Si Photodetector with Position-Dependent Photoresponse.** D. Capista, F. Giubileo, L. Lozzi, N. Martucciello, A. Di Bartolomeo, M. Passacantando. Proc. IEEE Nanotechnology Materials and Devices Conference (NMDC 2023), 345 (2023)
- (35) **A Wideband W-Band Frequency Tripler with a Novel Mode-Selective Filter for High Harmonic Rejection.** A. Chandra-Prabhu, J. Grzyb, P. Hillger, B. Heinemann, H. Rücker, U. Pfeiffer. Proc. 18th European Microwave Integrated Circuits Conference (EuMIC 2023), 197 (2023)
- (36) **Structural and Electrical Characterization of Cerium-Tin Oxide Heterolayers for Hydrogen Sensing.** C.A. Chavarin, I. Costina, Ch. Wenger, M. Ratzke, C. Morales Sanchez, Y. Kosto, I. Flege, I.A. Fischer. Proc. 10. MikroSystemTechnik Kongress (MST 2023), 1 (2023)
- (37) **A Machine Learning-Driven EDAC Method for Space-Application Memory.** J.-C. Chen, M. Andjelkovic, M. Krstic, F. Vargas. Proc. 36th IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT 2023), (2023)
- (38) **Towards High-Reliability Systems Design using Agile Hardware Development Flow.** J.-C. Chen, L. Lu, M. Ulbricht, M. Krstic. Proc. RISC-V Summit Europe (RISC-V 2023), (2023)
- (39) **Adaptive Lock-Step System for Resilient Multiprocessing Architectures.** J.-C. Chen, L. Lu, M. Andjelkovic, M. Ulbricht, M. Krstic. Proc. IEEE Nordic Circuits and Systems Conference (NORCAS 2023), (2023)
- (40) **Isothermal Heteroepitaxy of Ge_{1-x}Sn_x Structures for Electronic and Photonic Applications.** O. Concepción, N.B. Søgaard, J.-H. Bae, Y. Yamamoto, A.T. Tiedemann, Z. Ikonik, G. Capellini, Q.T. Zhao, D. Grützmacher, D. Buca. ACS Applied Electronic Materials 5(4), 2268 (2023)
- (41) **Si-Ge-Sn Heterostructures Grown by Chemical Vapor Deposition for Electronic and Photonic Devices.** O. Concepción, Y. Yamamoto, G. Capellini, M. El-Kurdi, Q.-T. Zhao, D. Buca, D. Grützmacher. Proc. 55th International Conference on Solid State Devices and Materials (SSDM 2023), 517 (2023)
- (42) **Impact of Aging on the SEU Immunity of FinFET-Based Embedded Memory Systems.** A.A. Constante, T.R. Balen, V.H. Champac, L.B. Poehls, F. Vargas. Microelectronics Reliability 150, 115229 (2023)
- (43) **Organic 6G Networks: Vision, Requirements, and Research Approaches.** M.-I. Corici, F. Eichhorn, R. Bless, M. Gundall, D. Lindenschmitt, B. Bloessl, M. Petrova, L. Wimmer, R. Kreuch, T. Magedanz, H.D. Schotten. IEEE Access 11, 70698 (2023)
- (44) **Lattice Deformation at the Submicron Scale: X-Ray Nanobeam Measurements of Elastic Strain in Electron Shutting Devices.** C. Corley-Wiciak, M.H. Zoellner, I. Zaitev, K. Anand, E. Zatterin, Y. Yamamoto, A.A. Corley-Wiciak, F. Reichmann, W. Langheinrich, L.R. Schreiber, C.L. Manganelli, M. Virgilio, C. Richter, G. Capellini. Physical Review Applied 20(2), 024056 (2023)
- (45) **Local Alloy Order in Ge_{1-x}Sn_x/Ge Epitaxial Layer.** A.A. Corley-Wiciak, S. Chen, O. Concepción, M.H. Zoellner, D. Grützmacher, D. Buca, T. Li, G. Capellini, D. Spirito. Physical Review Applied 20(2), 024021 (2023)
- (46) **Nanoscale Mapping of the 3D Strain Tensor in a Germanium Quantum Well Hosting a Functional Spin Qubit Device.** C. Corley-Wiciak, C. Richter, M.H. Zoellner, I. Zaitev, C.L. Manganelli, E. Zatterin, T.U. Schülli, A.A. Corley-Wiciak, J. Katzer, F. Reichmann, W.M. Klesse, N.W. Hendrickx, A. Sammak, M. Veldhorst, G. Scappucci, M. Virgilio, G. Capellini. ACS Applied Materials & Interfaces 15(2), 3119 (2023)
- (47) **Polarized-Resolved Raman Scattering of Epitaxially Grown (Si) GeSn Layers.** A.A. Corley-Wiciak, S. Chen, O. Concepción, M.H. Zoellner, D. Grützmacher, D. Buca, T. Li, G. Capellini, D. Spirito. Proc. 14th International WorkShop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), 21 (2023)
- (48) **Towards Robust Process Design Kits with a Scalable DevOps Quality Assurance Platform.** A. Datsuk, P. Ostrovskyy, F. Vater, C. Wieden. Proc. 31st IFIP/IEEE Conference on Very Large Scale Integration (VLSI-SoC 2023), (2023)
- (49) **Efficient Circuit Simulation of a Memristive Crossbar Array with Synaptic Weight Variability.** N. Dersch, E. Perez-Bosch Quesada, E. Perez, Ch. Wenger, Ch. Roemer, M. Schwarz, A. Kloes. Solid-State Electronics 209, 108760 (2023)
- (50) **SiGe BiCMOS Technology with Embedded Microchannels based on Cu Pillar PCB Integration Enabling Sub-THz Microfluidic Sensor Applications.** E.C. Durmaz, C. Heine, Z. Cao, J. Lehmann, D. Kissinger, M. Wietstruk. Proc. IEEE International 3D System Integration Conference (3DIC 2023), (2023)
- (51) **The Scale4Edge RISC-V Ecosystem.** W. Ecker, P. Adelt, W. Mueller, R. Heckmann, M. Krstic, V. Herdt, R. Drechsler, G. Angst, R. Wimmer, A. Mauderer, R. Stahl, K. Emrich, D. Mueller-Gritschneider, B. Becker, P. Scholl, E. Jentsch, J. Schlamelecher, K. Grüttner, P. Palomero Bernardo, O. Bringmann, M. Damian, J. Oppermann, A. Koch, J. Bormann, J. Partzsch, C. Mayr, W. Kunz. Proc. RISC-V Summit Europe (RSIC-V 2023), (2023)
- (52) **A 200-260-GHz Voltage-Controlled Distributed Attenuator in 130-nm BiCMOS:C Technology.** M.H. Eissa, G. Kahmen. IEEE Microwave and Wireless Technology Letters (MWLT) 33(12), 1622 (2023)
- (53) **Low-Temperature Monitoring with Implantation and Alloying.** L. Ende, M. Grund, U. Schwarz, C. Preiss, V. Götz, S. Ramasubramanian, J. Niess, W. Lerch, A. Scheit. MRS Advances 7, 1525 (2023)
- (54) **Determining Distributions of Security Means for Wireless Sensor Networks based on the Model of a Neighbourhood Watch.** B. Förster, P. Langendorfer, T. Hinze. zu finden unter: <https://arxiv.org/abs/2212.09050>
- (55) **Novel Approach to a Plant Inspired Distributed Security Scheme for Wireless Sensor Networks.** B. Förster, P. Langendorfer, T. Hinze. Proc. 12th Mediterranean Conference on Embedded Computing (MECO 2023), 353 (2023)
- (56) **Image-Rejection Up-/Down-Converter LO Distribution Chain for 5G mm-Wave Phased-Array Systems.** A. Franzese, N. Maletic, R. Negra, A. Malignaggi. Proc. IEEE Radio & Wireless Symposium (RWS 2023), 14 (2023)
- (57) **Prototyping Reconfigurable RRAM-based AI Accelerators using the RISC-V Ecosystem and Digital Twins.** M. Fritscher, A. Veronesi, A. Baroni, J. Wen, T. Späthling, M.K. Mahadevaiah, N. Herfurth, E. Perez, M. Ulbricht, M. Reichenbach, A. Hagelauer, M. Krstic. Proc. 1st International Conference on High Performance Computing (ISC High Performance 2023), in: Lecture Notes in Computer Science, Springer, LNCS 13999, 500 (2023)
- (58) **Towards a Comprehensive SET Analysis Flow for VLSI Circuits using Static Timing Analysis.** C. Georgakidis, D. Valiantzas, S. Simoglou, I. Litsidis, N. Chatzivangelis, I. Golfos, M. Andjelkovic, C. Sotiriou, M. Krstic. Proc. 36th IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT 2023), (2023)
- (59) **Efficient Beam Selection for Increased Overall Wireless Network Capacity.** P. Geranmayeh, E. Sedunova, E. Grass. Proc. 7th International Conference on Communication and Network Technology (ICCNT 2023), (2023)
- (60) **Bits, Flips and RISCs.** N. Gerlin, E. Kaja, M. Ulbricht, F. Vargas, L. Lu, A. Breitenreiter, J.-C. Chen, M. Gomez, A. Tahiraga, S. Prebeck, E. Jentsch, M. Krstic, W. Ecker. Proc. 26th International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS 2023), 140 (2023)
- (61) **BeGREEN: Beyond 5G Energy Efficient Networking by Hardware Acceleration and AI-Driven Management of Network Functions.** M. Ghoraihi, J. Oriol Salent, M. Catalan-Cid, G. Bielsa, J.-F. Esteban-Rivas, V. Sark, J. Gutierrez Teran, S. Pryor. Proc. 32nd European Conference on Networks and Communications & 6G Summit (EUCNC 2023), 717 (2023)
- (62) **Multiple Bit Upset-Tolerant EDAC Approach for Robust Embedded Memory Systems Design.** R. Goerl, P. Villa, L. Poehls, F. Vargas. Proc. 35. ITG/GMM/GI - Workshop Testmethoden und Zuverlässigkeit von Schaltungen und Systemen (TuZ 2023), 61 (2023)
- (63) **Toward FEOL Integration of SiN Waveguides into a Photonic BiCMOS Process.** F. Goetz, St. Lischke, G. Georgieva, A. Peczek, L. Zimmermann. Proc. IEEE Silicon Photonics Conference (SiPhotronics 2023), WC5 (2023)
- (64) **Joint Communication and Sensing (JCAS) for 6G Wireless Systems.** E. Grass, L. Wimmer, E. Sedunova, V. Sark, Y. Zhao, P. Geranmayeh. Proc. 27. ITG Fachtagung Mobilkommunikation (2023), in: ITG-Fachbericht: Mobilkommunikation – Technologien und Anwendungen, VDE ITG, 311, 30 (2023)

- (65) **On Cold Operation of an SiGe HBT as a Broadband Low-NEP THz Direct Detector.** J. Grzyb, M. Andree, B. Heinemann, H. Rücker, U. Pfeiffer. Proc. 48th International Conference on Infrared, Millimeter and Terahertz Waves (IRMMW-THz 2023), (2023)
- (66) **Thermal Analysis and Design of a Ka-Band Power Amplifier in 130 nm SiGe BiCMOS.** A. Haag, M. Kaynak, A.C. Ulusoy. Proc. 23rd IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2023), 47 (2023)
- (67) **Machine Learning based Real Time Detection of Freezing of Gait of Parkinson Patients Running on a Body Worn Device.** A. Haddadi Esfahani, O. Maye, M. Frohberg, M. Speh, M. Jörges, P. Langendörfer. Proc. IEEE/ACM international conference on Connected Health: Applications, Systems and Engineering Technologies (CHASE 2023), 181 (2023)
- (68) **Strongly Enhanced Sensitivities of CMOS Compatible Plasmonic Titanium Nitride Nanohole Arrays for Refractive Index Sensing under Oblique Incidence.** W. Han, S. Reiter, J. Schlipf, Ch. Mai, D. Spirito, J. Jose, Ch. Wenger, I.A. Fischer. Optics Express **31**(11), 17389 (2023)
- (69) **Wideband and Efficient 256-GHz Subharmonic-Based FMCW Radar Transceiver in 130-nm SiGe BiCMOS Technology.** R. Hasan, M.H. Eissa, W.A. Ahmad, H.J. Ng, D. Kissinger IEEE Transactions on Microwave Theory and Techniques **71**(1), 59 (2023)
- (70) **Fully Parallel Fully Unrolled BP Decoding of LDPC and Polar Codes.** A. Hasani, L. Lopacinski, M. Krstic, E. Grass. Proc. 21st IEEE Wireless Communications and Networking Conference (WCNC 2023), (2023)
- (71) **MBE-Based Growth of Sn-Rich Quantum Wells and Dots at Low Sn Deposition Rates.** A. Hayat, D. Spirito, A.A. Corley-Wiciak, M.A. Schubert, M. Masood, F. Reichmann, M. Ratzke, G. Capellini, I.A. Fischer. Materials Science in Semiconductor Processing **165**, 107693 (2023)
- (72) **Silicon Photonic Supported by Dielectrophoresis for Detecting Microbes.** A. Henriksson, M. Altmann, P. Neubauer, M. Birkholz. Proc. 4th European Biosensor Symposium (EBS 2023), 116 (2023)
- (73) **Reliable Backside IC Preparation Down to STI Level Using Chemical Mechanical Polishing (CMP) with Highly Selective Slurry.** N. Herfurth, A.A. Adesunkanmi, G. Zwicker, C. Boit. Proc. 49th International Symposium for Testing and Failure Analysis (ISTFA 2023), 265 (2023)
- (74) **Television, Authoritarianism, and Support for Trump: A Replication.** E. Hermann, M. Morgan, J. Shanahan, H.Y. Yan. Public Opinion Quarterly **87**(2), 389 (2023)
- (75) **A Broadband D-Band Power Detector System in SiGe 130 nm BiCMOS Technology.** C. Herold, T. Mausolf, C. Carta, A. Malignaggi. Proc. 26th European Microwave Week (EuMW 2023), 145 (2023)
- (76) **Random and Static Phase Errors in a PLL Array for Millimeter-Wave Frequency Generation.** F. Herzl, C. Carta, G. Fischer. Proc. 21st IEEE International New Circuits And Systems Conference (NEWCAS 2023), (2023)
- (77) **III-Vs Monolithic Integration on Silicon with Template Assisted Selective Epitaxy.** K.E. Hnida-Gut, O. Skibitzki. Proc. 36th Workshop of the Deutsche Gesellschaft für Kristallwachstum und Kristallzüchtung on Epitaxy of III-V Semiconductors and German MBE Workshop (DGKK/DEMBE 2023), abstr. book 18 (2023)
- (78) **Selective Electrodeposition of Indium Microstructures on Silicon and their Conversion into InAs and InSb Semiconductors.** K.E. Hnida-Gut, M. Sousa, P. Tiwari, H. Schmid. Discover Nano **18**, 4 (2023)
- (79) **Room Temperature Incorporation of Arsenic Atoms into the Germanium (001) Surface.** E.V.S. Hofmann, T.J.Z. Stock, O. Warschkow, R. Conybeare, N.J. Curson, S.R. Schofield. Angewandte Chemie **62**(7), e202213982 (2023)
- (80) **Optimized Planar Printed UCA Configurations for OAM Waves and the Associated OAM Mode Content at the Receiver.** A.Z. Ilic, N.M. Vojnovic, S.V. Savic, E. Grass, M.M. Ilic. International Journal of Communication Systems (IJCS) **36**(18), e5623 (2023)
- (81) **Formation of One-Dimensionally Self-Aligned Si-QDs and their Local Electron Charging Properties.** Y. Imai, K. Makihara, Y. Yamamoto, W.-C. Wen, M.A. Schubert, J. Baek, R. Tsuji, N. Taoka, A. Ohta, S. Miyazaki. Proc. 55th International Conference on Solid State Devices and Materials (SSDM 2023), 523 (2023)
- (82) **A 128 Gb/s 7-Tap FIR Filter in 130 nm SiGe:C BiCMOS for High-Speed Channel Equalization.** M. Inac, A. Peczek, F. Gerfers, A. Malignaggi. IEEE Microwave and Wireless Components Letters **33**(2), 169 (2023)
- (83) **Tunable and Highly Power Efficient Traveling Wave Amplifier in SiGe BiCMOS for Optical Modulators.** M. Inac, F. Korndörfer, F. Gerfers, A. Malignaggi. Proc. Radio Wireless Week (RWW 2023), 58 (2023)
- (84) **DC-Coupled Ultra Broadband Differential to Single-Ended Active Balun in 130-nm SiGe BiCMOS Technology.** F. Iseini, A. Malignaggi, F. Korndörfer, G. Kahmen. IEEE Microwave and Wireless Components Letters **33**(3), 307 (2023)
- (85) **Analysis and Implementation of DC-Coupled Compact and Power Efficient Lumped Driver for Single-Ended Optical Modulators in SiGe 250 nm BiCMOS Technology.** F. Iseini, A. Malignaggi, M. Inac, G. Kahmen. Proc. IEEE International Symposium on Circuits and Systems (ISCAS 2023), (2023)
- (86) **Monolithically Integrated Optoelectronic Transmitter based on Segmented Mach-Zehnder Modulator in EPIC 250 nm BiCMOS Technology.** F. Iseini, M. Inac, A. Malignaggi, A. Peczek, G. Kahmen. Proc. 23rd IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2023), 51 (2023)
- (87) **Evaluation of 3-Dimensional Self-Ordered Multilayered SiGe Nanodots by Photoluminescence and Raman Spectroscopy (?).** Y. Ito, R. Yokogawa, W.-C. Wen, Y. Yamamoto, T. Minowa, A. Ogura. Proc. 84th Japan Society of Applied Physics Autumn Meeting (JSAP 2023), (2023)
- (88) **Determining Graphene and Substrate Quality from the Coupled Hall Mobility Measurements and Theoretical Modeling.** K. Japec, M. Matic, R. Lukose, M. Lisker, M. Lukosius, M. Poljak. Proc. 46th MIPRO ICT and Electronics Convention (MIPRO 2023), 179 (2023)
- (89) **Challenges for Designing an FPGA-based Data Link Layer Processor Dedicated to Sub-THz Communication.** Y. Jian, L. Lopacinski, K. Tittelbach-Helmrich, M. Scheide, K. Krishne Gowda, E. Grass. Proc. IEEE Workshop on Microwave Theory and Technology in Wireless Communications (MTT 2023), 1 (2023)
- (90) **A RRAM Characterization System with Flexible Readout Operations using an Integrating ADC.** R. Jia, S. Pechmann, A. Baroni, Ch. Wenger, A. Hagelauer. Proc. 18th International Conference on PhD Research in Microelectronics and Electronics (PRIME 2023), 245 (2023)
- (91) **HBT Power Detector Utilizing an Ultra-Compact Transformer-based Coupler for 5G BIST.** E. Jimenez Tuero, A. Franzese, A. Malignaggi. Proc. IEEE Radio and Wireless Week (RWW 2023), 91 (2023)
- (92) **A Si Photonic BiCMOS Coherent QPSK Transmitter based on Parallel-Dual Ring Modulators.** Y. Jo, Y. Ji, M. Kim, H.-K. Kim, M.-H. Kim, St. Lischke, Ch. Mai, L. Zimmermann, W.-Y. Choi. Proc. IEEE Silicon Photonics Conference (SiPhotonics 2023), WC4 (2023)
- (93) **Monte-Carlo Characterization of Si Ring Modulator PAM-4 Eye Diagram Performance.** Y. Jo, Y. Ji, M. Kim, St. Lischke, Ch. Mai, L. Zimmermann, W.-Y. Choi. Japanese Journal of Applied Physics **62**(6), 066502 (2023)
- (94) **Vertical Gate-All-Around SiGeSn/GeSn/SiGeSn Nanowire nFETs.** Y. Junk, O. Concepción, M. Frauenrath, F. Bärwolf, A. Mai, J.-M. Hartmann, D. Grützmacher, D. Buca, Q.-T. Zhao. Proc. 55th International Conference on Solid State Devices and Materials (SSDM 2023), 649 (2023)
- (95) **Randomized Addressing Countermeasures are Inefficient against Address-Bit SCA.** I. Kabin, Z. Dyka, P. Langendörfer. Proc. IEEE International Conference on Cyber Security and Resilience (CSR 2023), 580 (2023)
- (96) **Vulnerability of Atomic Patterns to Simple SCA.** I. Kabin, P. Langendörfer, Z. Dyka. Proc. 19th IEEE East-West Design & Test Symposium (EWDTS 2023), (2023)
- (97) **Effect of Downsizing and Metallization on Switching Performance of Ultrathin Hafnium Oxide Memory Cells.** S. Kalem, S.B. Tekin, Z.E. Kaya, E. Jalaguier, R. Roelofs, S. Yıldırım, O. Yavuzcetin, Ch. Wenger. Materials Science in Semiconductor Processing **158**, 107346 (2023)
- (98) **Monolithic Integration of InP Nanowires with CMOS Fabricated Silicon Nanotips Wafer.** A. Kamath, O. Skibitzki, D. Spirito, S. Dadgostar, I.M. Martinez, M. Schmidbauer, C. Richter, A. Kwasniewski, J. Serrano, J. Jimenez, C. Golz, M.A. Schubert, J.W. Tomm, N. Gang, F. Hatami. Physical Review Materials **7**(10), 103801 (2023)
- (99) **A Four-Channel Bidirectional D-Band Phased-Array Transceiver for 200 Gb/s 6G Wireless Communications in a 130-nm BiCMOS Technology.** A. Karakuzulu, W. Ahmad, D. Kissinger, A. Malignaggi. IEEE Journal of Solid-State Circuits **58**(5), 1310 (2023)
- (100) **A 10-100-GHz Wideband Amplifier with Low-Impedance Coupled Lines in SiGe BiCMOS.** D. Kim, H. Son, J. Kim, J. Lee, Y. Zhao, R. Al Hadi, M.

- Kaynak, M.-C.F. Chang, J.-S. Rieh. IEEE Microwave and Wireless Technology Letters (MWTL) **33**(9), 1313 (2023)
- (101) **Investigation of the Impact of Amorphous Silicon Layers Deposited by PECVD and HDP-CVD on Oxide Precipitation in Silicon.** G. Kissinger, D. Kot, F. Bärwolf, M. Lisker. Materials Science in Semiconductor Processing **164**, 107614 (2023)
- (102) **Stochastic Switching of Memristors and Consideration in Circuit Simulation.** A. Kloes, C. Bischoff, J. Leise, E. Perez-Bosch Quesada, Ch. Wenger, E. Perez. Solid State Electronics **201**, 108606 (2023)
- (103) **AC Electrokinetic Immobilization of Single Biomolecules on Nano-Electrode Arrays.** X. Knigge, Ch. Wenger, F.F. Bier, R. Hözel. Proc. 4th European Biosensor Symposium (EBS 2023), 109 (2023)
- (104) **SmartDSM: Towards User-Centric IoT Middleware Platform for Privacy-Focused Smart Systems.** I. Koropiecki, K. Piotrowski. Proc. IEEE International Conference on Internet of Things and Intelligence System (IoTaIS 2023), 79 (2023)
- (105) **Environment Monitoring Backend and Dashboard.** I. Koropiecki, K. Piotrowski. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 39 (2023)
- (106) **Household Digital Twin to Support Energy Management and Smart Appliance Research.** I. Koropiecki, K. Piotrowski. Proc. IEEE International Conference on Smart Grid Communications (SmartGridComm 2023), (2023)
- (107) **Ultra-High Data-Rate Wireless Access & Sensing Demonstrators in D-Band.** K. KrishneGowda, M. Scheide, C. Herold, M. Appel, L. Lopacinski, A. Malignaggi, C. Carta, E. Grass. Proc. 32nd European Conference on Networks and Communications & 6G Summit (EUCNC 2023), (2023)
- (108) **Resiliency in Digital Processing Systems.** M. Krstic, M. Andjelkovic, J.-C. Chen, L. Lu, A. Veronesi, M. Ulbricht. Proc. 33rd IEEE International Conference on Microelectronics (MIEL 2023), 19 (2023)
- (109) **Distributed Energy Generators as SmartGrid Sensor Network Application.** M. Krysik, K. Piotrowski. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 37 (2023)
- (110) **Crest Factor Oriented Finite Set Model Predictive Control of the Mesh Microgrid.** M. Krysik, K. Piotrowski. Proc. International Conference on Power and Renewable Energy Engineering (PREE 2023), 174 (2023)
- (111) **Addressing Single-Event-Multiple-Temporary Faults in Asynchronous RH-Click Controllers.** F.A. Kuentzer, C. Georgakidis, C. Sotiriou, M. Krstic. Proc. 36th Symposium on Integrated Circuits and Systems Design (SBCCI 2023), (2023)
- (112) **Information Security: The Cornerstone for Surviving the Digital Wild.** P. Langendörfer, St. Kornemann, W. Alsabbagh, E. Hermann. The Future of Smart Production for SMEs, 1st Edition, Editors: O. Madsen, U. Berger, C. Moller, A. Heidemann Lassen, B. Vejrum Waehrens, C. Schou, Chapter. Information Security: The Cornerstone for Surviving the Digital Wild, Springer, 335 (2023)
- (113) **Coarse-Grained Control Flow Integrity Check for Processors with Sliding Register Windows.** K. Lehniger, M. Aftowicz, M. Schözel, P. Langendörfer. Proc. 12th Mediterranean Conference on Embedded Computing (MECO 2023), 205 (2023)
- (114) **Through the Window: Exploitation and Countermeasures of the ESP32 Register Window Overflow.** K. Lehniger, P. Langendörfer. Future Internet (MDPI) **15**(6), 217 (2023)
- (115) **Window Canaries: Re-Thinking Stack Canaries for Architectures with Register Windows.** K. Lehniger, P. Langendörfer. IEEE Transactions on Dependable and Secure Computing **20**(6), 4637 (2023)
- (116) **Electron Emission Properties of 3-Dimensional Self-Ordered SiGe Nanodots.** L. Li, K. Makihara, Y. Yamamoto, H. Yagi, N. Taoka, B. Tillack, S. Miyazaki. Proc. Asia-Pacific Workshop on Advanced Semiconductor Devices (AWAD 2023), (2023)
- (117) **Ultra-Fast Germanium Photodiodes.** St. Lischke, A. Peczek, D. Steckler, J. Morgan, A. Beling, L. Zimmermann. Proc. Conference on Lasers and Electro-Optics (CLEO 2023), SM4G.5 (2023)
- (118) **Plasma-Enhanced Atomic Layer Deposition of Silicon Nitride for Front-End-of-Line Applications.** M. Lisker, M.K. Mahadevaiah, K. Dorai Swamy Reddy. Journal of Vacuum Science and Technology A **41**(4), 042406 (2023)
- (119) **Electrically Pumped GeSn/SiGeSn Micro-Rings Lasers on Si with Minimum Threshold Current of 40 mA.** T. Liu, L. Seidel, B. Marzban, M. Oehme, J. Witzens, G. Capellini, D. Grützmacher, D. Buca. Proc. IEEE Silicon Photonics Conference (SiPhotronics 2023), ThC2 (2023)
- (120) **Growth of ²⁸Si Quantum Well Layers for Qubits by a Hybrid MBE/CVD Technique.** Y. Liu, K.-P. Gradwohl, C.-H. Lu, Y. Yamamoto, T. Remmeli, C. Corley-Wiciak, T. Teubner, C. Richter, M. Albrecht, T. Boeck. ECS Journal of Solid State Science and Technology **12**(2), 024006 (2023)
- (121) **Strain Relaxation from Annealing of SiGe Heterostructures for Quibits.** Y. Liu, K.-P. Gradwohl, C.-H. Lu, K. Dadzis, Y. Yamamoto, L. Becker, P. Storck, T. Remmeli, T. Boeck, C. Richter, M. Albrecht. Journal of Applied Physics **134**(3), 035302 (2023)
- (122) **Vertical GeSn Nanowire MOSFETs for CMOS Beyond Silicon.** M. Liu, Y. Junk, Y. Han, D. Yang, J.H. Bae, M. Frauenrath, J.-M. Hartmann, Z. Ikonic, F. Bärwolf, A. Mai, D. Grützmacher, J. Knoch, D. Buca, Q.-T. Zhao. Communications Engineering **2**, 7 (2023)
- (123) **Bit Error Rate Performance of Real-Valued Spreading Sequences in DSSS-CSK based Wireless Communications.** L. Lopacinski, N. Maletić, A. Hasani, M. Nauman, J. Gutiérrez Teran, E. Grass. Proc. IEEE Workshop on Microwave Theory and Technology in Wireless Communications (MTTW 2023), 67 (2023)
- (124) **Amplitude- and Phase-Modulated PSSS for Wide Bandwidth Mixed Analog-Digital Baseband Processors in THz Communication.** L. Lopacinski, N. Maletić, R. Kraemer, A. Hasani, J. Gutiérrez Teran, M. Krstic, E. Grass. Proc. 97th IEEE Vehicular Technology Conference (VTC 2023), (2023)
- (125) **Simulation-based Fault Injection on Ibex Core with UVM Environment.** L. Lu, J.-C. Chen, M. Ulbricht, M. Krstic. Proc. RISC-V Summit Europe (RISC-V 2023), 1 (2023)
- (126) **Development of a 200 mm Wafer Silicon Nitride PIC Environment for Graphene Electro-Absorption Modulators.** R. Lukose, M. Lisker, P.K. Dubey, M.A.I. Raju, A. Peczek, A. Kroh, M. Lukosius, A. Mai. Proc. 55th International Conference on Solid State Devices and Materials (SSDM 2023), 403 (2023)
- (127) **Developments of Graphene Devices in 200 mm CMOS Pilot Line.** M. Lukosius, R. Lukose, M. Lisker, P.K. Dubey, A.I. Raju, D. Capista, F. Majnoon, A. Mai, Ch. Wenger. Proc. IEEE Nanotechnology Materials and Devices Conference (NMDC 2023), 505 (2023)
- (128) **SiGe- and Ge-based Devices as Key Enabler of High Performance RF Electronic and Photonic Technologies.** A. Mai. Proc. 13th International WorkShop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), abstr. book 1 (2023)
- (129) **Impact of EU Regulations on Multi-Hop Wireless Sensor Networks .** J. Maj, K. Piotrowski. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 15 (2023)
- (130) **Room Temperature Light Emission from Superatom-Like Ge-Core/Si-Shell Quantum Dots.** K. Makihara, Y. Yamamoto, Y. Imai, N. Taoka, M.A. Schubert, B. Tillack, S. Miyazaki. Nanomaterials **13**(9), 1475 (2023)
- (131) **TiN/Ti/HfO_x/TiN Memristive Devices for Neuromorphic Computing: From Synaptic Plasticity to Stochastic Resonance.** D. Maldonado, A. Cantudo, E. Perez, R. Romero-Zaliz, E. Perez-Bosch Quesada, M.K. Mahadevaiyah, F. Jimenez-Molinos, Ch. Wenger, J.B. Roldan. Frontiers in Neuroscience **17**, 1271956 (2023)
- (132) **Strain Engineered Electrically Pumped SiGeSn Microring Lasers on Si.** B. Marzban, L. Seidel, T. Liu, K. Wu, V. Kiyek, M.H. Zoellner, Z. Ikonic, J.Schulze, D. Grützmacher, G. Capellini, M. Oehme, J. Witzens, D. Buca. ACS Photonics **10**(1), 217 (2023)
- (133) **On the Feasibility of Single-Trace Attacks on the Gaussian Sampler using a CDT.** S. Marzougui, I. Kabin, J. Krämer, T. Aulbach, J.-P. Seifert. Proc. International Workshop on Constructive Side-Channel Analysis and Secure Design (COSADE 2023), in: Lecture Notes in Computer Science, Springer, LNCS **13979**, 149 (2023)
- (134) **NLP Powered Intent Based Network Management for Private 5G Networks.** J. Mcnamara, D. Camps-Mur, M. Goodarzi, H. Frank, L. Chinchilla-Romero, F. Canellas, A. Fernández-Fernández, S. Yan. IEEE Access **11**, 36642 (2023)
- (135) **Analysis of a Switched Passive Input Network Based on a Surface Acoustic Wave Resonator for 433 MHz Wakeup Receivers.** G. Meller, M. Methfessel, J. Wagner, F. Ellinger. Proc. 20th SBMO/IEEE MTT-S International Microwave and Optoelectronics Conference (IMOC 2023), 148 (2023)

- (136) **Techno-Economic Analysis Highlighting Aspects of 5G Network Deployments at Railway Environments.** I. Mesogiti, E. Theodoropoulou, F. Setaki, G. Lyberopoulos, K. Stamatis, P.K. Chartsias, N. Makris, P. Flegkas, J. Gutierrez Teran, C. Politi, C. Tranoris, M. Anastasopoulos, A. Tzanakaki. Proc. International Conference on Artificial Intelligence Applications and Innovations (AIAI 2022), in: Artificial Intelligence Applications and Innovations. AIAI 2023 IFIP WG 12.5 International Workshops, Springer, IFI-PAICT **677**, 139 (2023)
- (137) **Gain Measurements of the First Proof-of-Concept PicoAD Prototype with a ^{55}Fe X-Ray Radiative Source.** M. Milanesio, G. Iacobucci, L. Paolozzi, M. Munker, R. Cardella, Y. Gurimskaya, F. Matinelli, A. Picardi, H. Rücker, A. Trusch, P. Valerio, F. Cadoux, R. Cardarelli, S. Debieux, Y. Favre, D. Ferrere, S. Gonzalez-Sevilla, R. Kotitsa, C. Magliocca, T. Moretti, M. Nessi, J. Saidi, M. Vicente Barreto Pinto, S. Zambito. Nuclear Instruments and Methods in Physics Research Section A **1046**, 167807 (2023)
- (138) **Combination of Multiple Operando and In-Situ Characterization Techniques in a Single Cluster System for Atomic Layer Deposition: Unraveling the Early Stages of Growth of Ultrathin Al_2O_3 Films on Metallic Ti Substrates.** C. Morales, A. Mahmoodinezhad, R. Tschammer, J. Kosto, C.A. Chavarin, M.A. Schubert, Ch. Wenger, K. Henkel, J.I. Flege. Inorganics **11**(12), 477 (2023)
- (139) **A Bio-Inspired CMOS Circuit for the Excitation and Inhibition of Neuronal Oscillators.** B. Muralidhar, B. Al Beattie, M. Uhlmann, R. Rieger, K. Ochs, G. Kahmen. Proc. 19th IEEE Asia Pacific Conference on Circuits and Systems (APCCAS 2023), (2023)
- (140) **GPS-Spoofing Attack Detection Mechanism for UAV Swarms.** P. Mykytyn, M. Brzozowski, Z. Dyka, P. Langendörfer. Proc. 11th International Conference on Cyber-Physical Systems and Internet-of-Things (CPS&IoT 2023), 18 (2023)
- (141) **Modular Platform for Teaching Robotics.** D. Nagajek, M. Rapala, K. Woloszyn, K. Turchan, K. Piotrowski. Proc. 10th Machine Intelligence and Digital Interaction (MIDI 2022), in: Lecture Notes in Networks and Systems, Springer, LNNS **710**, 167 (2023)
- (142) **6G and Beyond: Hardware-in-the-Loop Experiments with OTFS Modulation using SDR.** M. Nauman, L. Lopacinski, N. Maletic, M. Scheide, M. Krstic, E. Grass. Proc. IEEE Workshop on Microwave Theory and Technology in Wireless Communications (MTTW 2023), 72 (2023)
- (143) **6G and Beyond: Synchronization Challenges and Solutions with OTFS Modulation using SDR.** M. Nauman, L. Lopacinski, N. Maletic, M. Scheide, M. Krstic, E. Grass. Proc. 31st Telecommunications Forum (TELFOR 2023), (2023)
- (144) **Terahertz Technologies for Non Destructive Testing.** D. Nüßler, A. Grimm, W. Heinrich, S. Chartier, G. Fischer, F. Friederich. Proc. 6th International Workshop on Mobile Terahertz Systems (IWMTS 2023), (2023)
- (145) **Strong Light-Matter Coupling in SiGe Quantum Wells Embedded in Terahertz Patch Antenna Cavities.** M. Ortolani, L. Baldassarre, T. Venanzi, F. Berkmann, E. Talamas Simola, M. Montanari, L. DiGaspare, E. Campagna, S. Cibella, A. Notargiacomo, E. Giovine, C. Corley-Wiciak, G. Capellini, M. Virgilio, G. Scalari, M. De Seta. Proc. 48th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz 2023), (2023)
- (146) **First 100 Gb/s Monolithically Integrated Electronic-Photonic Coherent Receiver with Direct Edge Coupling to Standard Single Mode Fiber Array.** A. Osman, G. Winzer, Ch. Mai, A. Peczek, K. Voigt, W. Dorward, St. Lischke, M. Inac, A. Malignaggi, L. Zimmermann, I. Sourikopoulos, L. Stamoulidis. Proc. Optical Fiber Communication Conference (OFC 2023), M3I.3 (2023)
- (147) **Gate Driver Chip-Set using Low Volt-Second Pulse Transformer for Galvanic Signal Isolation.** B. O'Sullivan, Z. Pavlovic, N. Fiebig, C. O'Mathuna, S. O'Driscoll. Proc. IEEE Applied Power Electronics Conference (APEC 2023), 294 (2023)
- (148) **A Fully Integrated Wideband D-Band Receiver for 6G Applications.** G. Panic, C. Herold, A. Karakuzulu. Proc. 31st Telecommunications Forum (TELFOR 2023), (2023)
- (149) **Enhanced Photodetection in Carbon-based Devices with MIS Parallel Structure.** A. Pelella, D. Capista, A. Grillo, E. Faella, M. Passacantando, N. Martuccielo, F. Giubileo, P. Romano, A. Di Bartolomeo. Proc. 18th Nanotechnology Materials and Devices Conference (NMDC 2023), 214 (2023)
- (150) **Preparation and Investigation of Micro-Transfer-Printable Single-Crystalline InP Coupons for Heterogeneous Integration of III-V on Si.** I. Peracchi, C. Richter, T. Schulz, J. Martin, A. Kwasniewski, S. Kläger, C. Frank-Rotsch, P. Steglich, K. Stolze. Crystals (MDPI) **13**(7), 1126 (2023)
- (151) **Experimental Assessment of Multilevel RRAM-based Vector-Matrix Multiplication Operations for In-Memory Computing.** E. Perez-Bosch Quesada, M.K Mahadevaiah, T. Rizzi, J. Wen, M. Ulbricht, M. Krstic, Ch. Wenger, E. Perez. IEEE Transactions on Electron Devices **70**(4), 2009 (2023)
- (152) **Multi-Level Programming on Radiation-Hard 1T1R Memristive Devices for In-Memory Computing.** E. Perez-Bosch Quesada, T. Rizzi, A. Gupta, M.K Mahadevaiah, M.A. Schubert, S. Pechmann, R. Jia, M. Uhlmann, A. Hagelauer, Ch. Wenger, E. Perez. Proc. 14th Spanish Conference on Electron Devices (CDE 2023), (2023)
- (153) **A Comparison of Resistive Switching Parameters for Memristive Devices with HfO_2 Monolayers and $\text{Al}_2\text{O}_3/\text{HfO}_2$ Bilayers at the Wafer Scale.** E. Perez, D. Maldonado, M.K. Mahadevaiah, E. Perez-Bosch Quesada, A. Cantudo, F. Jimenez-Molinós, Ch. Wenger, J.B. Roldan. Proc. 14th Spanish Conference on Electron Devices (CDE 2023), (2023)
- (154) **Parameter Extraction Methods for Assessing Device-to-Device and Cycle-to-Cycle Variability of Memristive Devices at Wafer Scale.** E. Perez, D. Maldonado, E. Perez-Bosch Quesada, M.K. Mahadevaiah, F. Jimenez-Molinós, Ch. Wenger, J.B. Rodan. IEEE Transactions on Electron Devices **70**(1), 360 (2023)
- (155) **On the Influence of the Laser Illumination on the Logic Cells Current Consumption.** D. Petryk, Z. Dyka, M. Krstic, J. Belohoubek, P. Fiser, F. Steiner, T. Blecha, P. Langendörfer, I. Kabin. Proc. 30th IEEE International Conference on Electronics, Circuits and Systems (ICECS 2023), (2023)
- (156) **Optical Fault Injection Attacks against Different Logic and Memory Cells.** D. Petryk, Z. Dyka. Proc. 11th Prague Embedded Systems Workshop (PESW 2023), 24 (2023)
- (157) **A 142-GHz 4/5 Dual-Modulus Prescaler for Wideband and Low Noise Frequency Synthesizers in 130 nm SiGe:C BiCMOS.** L. Polzin, M. van Delden, N. Pohl, H. Rücker, T. Musch. Proc. IEEE MTT-S International Microwave Symposium (IMS 2023), Tu3E-3 (2023)
- (158) **A 142-GHz 4/5 Dual-Modulus Prescaler for Wideband and Low Noise Frequency Synthesizers in 130-nm SiGe:C BiCMOS.** L. Polzin, M. van Delden, N. Pohl, H. Rücker, T. Musch. IEEE Microwave and Wireless Technology Letters (MWTL) **33**(6), 867 (2023)
- (159) **Applicability of OCR Engines for Text Recognition in Vehicle Number Plates, Receipts and Handwriting.** U. Poudel, A.M. Regmi, Z. Stamenkovic, S.P. Raja. Journal of Circuits, Systems, and Computers (JCS) **32**(18), 2350321 (2023)
- (160) **Broadband Hetero-Integration of InP Chiplets on SiGe BiCMOS for mm-Wave MMICs up to 325 GHz.** M. Rausch, M. Wietstruk, C. Stölmacker, R. Doerner, G. Fischer, A. Thies, S. Knigge, H. Yacoub, W. Heinrich. Proc. IEEE MTT-S International Microwave Symposium (IMS 2023), 466 (2023)
- (161) **Mixed Organic Cations Promote Ambient Light-Induced Formation of Metallic Lead in Lead Halide Perovskite Crystals.** A. Ray, B. Martín-García, M. Prato, A. Moliterni, S. Bordignon, D. Spirito, S. Marras, L. Goldoni, K.M. Boopathi, F. Moro, N. Casati, C. Giacobbe, M.I. Saidaminov, C. Giannini, M. Chierotti, R. Krahne, L. Manna, A.L. Abdelhady. ACS Applied Materials & Interfaces **15**(23), 28166 (2023)
- (162) **Technology-Aware Drift Resilience Analysis of RRAM Crossbar Array Configurations.** D. Reiser, M. Reichenbach, T. Rizzi, A. Baroni, M. Fritscher, Ch. Wenger, C. Zambelli, D. Bertozi. Proc. 21st IEEE Interregional New Circuits and Systems Conference (NEWCAS 2023), (2023)
- (163) **Titanium Nitride Plasmonic Nanohole Arrays for CMOS-Compatible Integrated Refractive Index Sensing: Influence of Layer Thickness on Optical Properties.** S. Reiter, W. Han, Ch. Mai, D. Spirito, J. Jose, M.H. Zoellner, O. Fursenko, M.A. Schubert, I. Stemmler, Ch. Wenger, I.A. Fischer. Plasmonics **18**, 831 (2023)
- (164) **Process-Voltage-Temperature Variations Assessment in Energy-Aware Resistive RAM-based FPGAs.** T. Rizzi, A. Baroni, A. Glukhov, D. Bertozi, Ch. Wenger, D. Ielmini, C. Zambelli. IEEE Transactions on Device and Materials Reliability **23**(3), 328 (2023)
- (165) **Breath Analysis of COPD Patients by Terahertz/Millimeter-Wave Gas Spectroscopy - A Proof-of-Principle Study.** N. Rothbart, R. Koczulla, O. Holz, K. Schmalz, H.-W. Hübers. Proc. 48th International Conference on Infrared, Millimeter and Terahertz Waves (IRMMW-THz 2023), (2023)
- (166) **Secure Multi-Hop Telemetry Broadcasts for UAV Swarm Communication.** R. Rotta, P. Mykytyn. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 13 (2023)
- (167) **Selective Epitaxy of Germanium by Reduced Pressure Chemical Vapor Deposition: Effect of Area Growth Size on Morphology, Strain, and**

- Optical Emission D. Ryzhak, A.A. Corley-Wiciak, P. Steglich, Y. Yamamoto, J. Frigerio, D. Spirito, G. Capellini. Proc. 14th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), 27 (2023)
- (168) **Evaluation of Si and Ge Segregation from Si_{0.2}Ge_{0.8}, (111) Through Al and Ag Layer.** T. Sakai, A. Ohta, N. Taoka, J. Yuhara, K. Makihara, Y. Yamamoto, W.-C. Wen, S. Miyazaki. Proc. 55th International Conference on Solid State Devices and Materials (SSDM 2023), 33 (2023)
- (169) **SNR Maximization in Beyond Diagonal RIS-Assisted Single and Multiple Antenna Links.** I. Santamaría, M. Soleymani, E. Jorswieck, J. Gutierrez Teran. IEEE Signal Processing Letters **30**, 923 (2023)
- (170) **Interference Leakage Minimization in RIS-Assisted MIMO Interference Channels.** I. Santamaría, M. Soleymani, E. Jorswieck, J. Gutierrez Teran. Proc. International Conference on Acoustics, Speech, & Signal Processing (ICASSP 2023), (2023)
- (171) **Robust Si/Ge Heterostructure Metasurfaces as Building Blocks for Wavelength-Selective Photodetectors.** J. Schlipf, F. Berkemann, Y. Yamamoto, M. Reichenbach, M. Veleski, Y. Kawaguchi, F. Mörz, J.W. Tomm, D. Weißhaupt, I.A. Fischer. Applied Physics Letters **122**(12), 121701 (2023)
- (172) **A Differential SiGe HBT Doherty Power Amplifier for Automotive Radar at 79 GHz.** J. Schoepfel, H. Rücker, N. Pohl. Proc. 23rd IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2023), 44 (2023)
- (173) **190 GBd PAM-4 Signal Generation using Analog Multiplexer IC with On-Chip Clock Multiplier.** J. Schostak, T. Tannert, M. Grözing, V. Jungnickel, C. Schmidt, H. Rücker, M. Berroth, R. Freund. Proc. 18th European Microwave Integrated Circuits Conference (EuMIC 2023), 125 (2023)
- (174) **Al-Al Waferbonding Process Development for Heterogeneous Integration.** S. Schulze, T. Voß, P. Krüger, M. Wietstruk. ECS Transactions **112**(1), 25 (2023)
- (175) **Enhanced Object Localization using a Beamsteering mmWave Communication System.** E. Sedunova, N. Maletić, D. Cvetkovski, E. Grass. Proc. 6th International Conference on Advanced Communication Technologies and Networking (CommNet 2023), (2023)
- (176) **Monolithically Integrated O-Band Coherent ROSA Featuring 2D Grating Couplers for Self-Homodyne Intra Data Center Links.** P.M. Seiler, G. Georgieva, A. Peczek, M. Oberon, Ch. Mai, St. Lischke, A. Malignaggi, L. Zimmermann. IEEE Photonics Journal **15**(3), 6601306 (2023)
- (177) **On-Chip Refractive Index Sensors based on Plasmonic TiN Nano-hole Ar-Rays.** A. Sengül, S. Reiter, W. Han, Ch. Mai, D. Spirito, J. Jose, O. Furenko, Ch. Wenger, I.A. Fischer. Proc. 10. MikroSystemTechnik Kongress (MST 2023), 336 (2023)
- (178) **A Modular Communication Architecture for Adaptive UAV Swarms.** K. Shahin, R. Rotta, O. Archila, P. Mykytyn, M. Nattke, M. Reichenbach, J. Nolte, R. Natarov. Proc. IEEE International Conference on Omni Layer Intelligent Systems (COINS 2023), (2023)
- (179) **Intelligence and Motion Models of Continuum Robots: An Overview** O. Shamilyan, I. Kabin, Z. Dyka, O. Sudakov, A. Cherninsky, M. Brzozowski, P. Langendorfer. IEEE Access **11**, 60988 (2023)
- (180) **Successful Simple Side Channel Analysis: Vulnerability of an Atomic Pattern kP Algorithm Implemented with a Constant Time Crypto Library to Simple Electromagnetic Analysis Attacks.** A.A. Sigourou, I. Kabin, P. Langendorfer, N. Sklavos, Z. Dyka. Proc. 12th Mediterranean Conference on Embedded Computing (MECO 2023), 167 (2023)
- (181) **Subnanometer Control of the Heteroepitaxial Growth of Multimicrometer-Thick Ge/(Si,Ge) Quantum Cascade Structures.** E.T. Simola, M. Montanari, C. Corley-Wiciak, L. Di Gaspare, L. Persichetti, M.H. Zoellner, M.A. Schubert, T. Venanzi, M.C. Trouche, M. Ortolani, F. Mattioli, G. Sfuria, G. Nicotra, G. Capellini, M. Virgilio, M. De Seta. Physical Review Applied **19**(1), 014011 (2023)
- (182) **Ultralow-Power W-Band Low-Noise Amplifier Design in 130-nm SiGe BiCMOS.** K. Smirnova, Ch. Bohn, M. Kaynak, A.Ç. Ulusoy. IEEE Microwave and Wireless Technology Letters (MWTL) **33**(8), 1171 (2023)
- (183) **Cost-Effective Path Delay Defect Testing using Voltage/Temperature Analysis Based on Pattern Permutation.** T. Song, Z. Huang, D. Wang, M. Krstic. Journal of Electronic Testing **39**(2), 189 (2023)
- (184) **High-Speed Optical Transceiver Integrated Chipset and Module for On-Board VCSEL-based Satellite Optical Interconnects.** L. Sourikopoulos, G. Winzer, A. Peczek, M. Inac, P. Ostrovskyy, K. Tittelbach-Helmrich, G. Panic, G. Fischer, L. Zimmermann, Y. Franz, S. Jones, P. Kushner, U. Marvet, A. Lujambio, N. Garcia, D. Poudereux, M. Bodega, J. Barbero, L. Stamoulidis. Proc. 14th International Conference on Space Optics (ICSO 2022), **12777**, 127774K (2023)
- (185) **Controlling the Nucleation and Growth of Salt from Bodily Fluid for Enhanced Biosensing Applications.** S. Srivastava, Y. Terai, J. Liu, G. Capellini, Y.-H. Xie. Biosensors (MDPI) **13**(12), 1016 (2023)
- (186) **AC Field Assisted Deposition of Influenza Viruses on Nanoelectrodes.** S. Stanke, Ch. Wenger, F.F. Bier, R. Hözel. Proc. 4th European Biosensor Symposium (EBS 2023), 160 (2023)
- (187) **Photonic BiCMOS Technology with 80 GHz Ge Photo Detectors and 100 GHz Ge Electro-Absorption Modulators.** D. Steckler, St. Lischke, A. Peczek, A. Kroh, L. Zimmermann. Proc. 69th International Electron Devices Meeting (IEDM 2023), 1129 (2023)
- (188) **Germanium Fin Photodiode with 3dB-Bandwidth >110 GHz and High L-Band Responsivity.** D. Steckler, St. Lischke, A. Kroh, A. Peczek, G. Georgieva, L. Zimmermann. Proc. IEEE Silicon Photonics Conference (Si-Photonics 2023), ThA2 (2023)
- (189) **Vertical Graphene-Based Transistors for Power Electronics, Optoelectronics and Radio-Frequency Applications.** C. Strobel, C.A. Chavarin, Ch. Wenger, M. Albert, T. Mikolajick. Proc. 18th Nanotechnology Materials and Devices Conference (NMDC 2023), 205 (2023)
- (190) **Enhanced Electrical Properties of Optimized Vertical Graphene-Based Hot Electron Transistors.** C. Strobel, C.A. Chavarin, S. Völkel, A. Jahn, A. Hiess, M. Knaut, M. Albert, Ch. Wenger, O. Steinke, U. Stephan, S. Röhlecke, T. Mikolajick. ACS Applied Electronic Materials **5**(3), 1670 (2023)
- (191) **Investigation of Doping Processes to Achieve Highly Doped Czochralski Germanium Ingots.** A. Subramanian, N. Abrosimov, A. Gybin, C. Gugushev, U. Juda, A. Fiedler, F. Bärwolff, I. Costina, A. Kwasniewski, A. Dittmar, R. Radhakrishnan Sumathi. Journal of Electronic Materials **52**, 5178 (2023)
- (192) **A Machine Learning Approach to Spam Detection in Social Media Feeds.** A. Sudhir, L. Joseph, N. Ahmad, S. Awasthi, V. Agarwal, S.P. Raja, Z. Stamenovic. Proc. 33rd IEEE International Conference on Microelectronics (MIEL 2023), 303 (2023)
- (193) **A Ka-Band VCO Chip with Integrated Dividers using 1.5 V Supply in 130-nm SiGe BiCMOS Technology for Low-Power Radar Sensors.** B. Sütbas, M.H. Eissa, G. Kahmen. Proc. IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS 2023), 102 (2023)
- (194) **A 27-mW Ka-Band Complex Dielectric Sensor Chip with Readout and Reference Circuits using 1.2-V Supply in 130-nm SiGe BiCMOS.** B. Sütbas, M.H. Eissa, G. Fischer, G. Kahmen. IEEE Microwave and Wireless Components Letters **33**(6), 923 (2023)
- (195) **A 27-mW Ka-Band Complex Dielectric Sensor Chip with Readout and Reference Circuits Using 1.2-V Supply in 130-nm SiGe BiCMOS.** B. Sütbas, M.H. Eissa, G. Fischer, G. Kahmen. Proc. IEEE MTT-S International Microwave Symposium (IMS 2023), Th3B-3 (2023)
- (196) **Vector Modulator Based Leakage Cancellation Technique for CW Radar Transceiver Frontends.** B. Sütbas, M.H. Eissa, G. Kahmen. Proc. IEEE Radio and Wireless Symposium (RWS 2023), 88 (2023)
- (197) **A Low-Power V-Band Radar Transceiver Front-End Chip using 1.5 V Supply in 130-nm SiGe BiCMOS.** B. Sütbas, H.J. Ng, M.H. Eissa, G. Kahmen. IEEE Transactions on Microwave Theory and Techniques **71**(11), 4855 (2023)
- (198) **Towards Reconfigurable CNN Accelerator for FPGA Implementation.** R.T. Syed, M. Andjelkovic, M. Ulbricht, M. Krstic. IEEE Transactions on Circuits and Systems II **70**(3), 1249 (2023)
- (199) **Towards Reconfigurable CNN Accelerator for FPGA Implementation.** R.T. Syed, M. Andjelkovic, M. Ulbricht, M. Krstic. Proc. 14th IEEE Latin American Symposium on Circuits and Systems (LASCAS 2023), 206 (2023)
- (200) **A Survey on Fault-Tolerant Methodologies for Deep Neural Networks.** R.T. Syed, M. Ulbricht, K. Piotrowski, M. Krstic. Measurement Automation Robotics (Pomiary Automatyka Robotyka) **27**(2), 89 (2023)
- (201) **An Approach for Runtime Reconfigurability in Application-Specific CNN Accelerators.** R.T. Syed, M. Andjelkovic, M. Ulbricht, M. Krstic. Proc. 35. ITG/GMM /GI-Workshop Testmethoden und Zuverlässigkeit von Schaltungen und Systemen (TuZ 2023), 43 (2023)
- (202) **Unintentional P-Type Conductivity in Intrinsic Ge-Rich SiGe/Ge Heterostructures Grown on Si(001).** H. Tetzner, W. Seifert, O. Skibitzki,

- (205) **Addressing the Complexity of Developing AI-based Applications for Low-Power Sensor Nodes.** K. Turchan, K. Piotrowski. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 26 (2023)
- (206) **One-Transistor-Multiple-RRAM Cells for Energy-Efficient In-Memory Computing.** M. Uhlmann, E. Perez-Bosch Quesada, M. Fritscher, E. Perez, M.A. Schubert, M. Reichenbach, P. Ostrovskyy, Ch. Wenger, G. Kahmen. Proc. 21st IEEE International New Circuits and Systems Conference (NEWCAS 2023), (2023)
- (207) **LUT-based RRAM Model for Neural Accelerator Circuit Simulation.** M. Uhlmann, T. Rizzi, J. Wen, E. Perez-Bosch Quesada, B. Beattie, K. Ochs, E. Pérez, P. Ostrovskyy, C. Carta, Ch. Wenger, G. Kahmen. Proc. ACM International Symposium on Nanoscale Architectures (NANOARCH 2023), 35 (2023)
- (208) **The TETRISC SoC - A Resilient Quad-Core System based on Pulpissimo.** M. Ulbricht, L. Lu, J.-C. Chen, M. Krstic. Proc. RISC-V Summit Europe (2023), (2023)
- (209) **Der TETRISC SoC - Ein resilientes Quad-Core System auf Pulpissimo-Basis.** M. Ulbricht, J.-C. Chen, L. Lu, M. Krstic, W. Müller. Proc. 35. ITG/GMM/GI-Workshop Testmethoden und Zuverlässigkeit von Schaltungen und Systemen (TuZ 2023), 9 (2023)
- (210) **PULP Fiction No More - Dependable PULP Systems for Space.** M. Ulbricht, Y. Tortorella, M. Rogenmoser, L. Lu, J.-C. Chen, F. Conti, M. Krstic, L. Benini. Proc. 28th IEEE European Test Symposium (ETS 2023), (2023)
- (211) **The TETRISC SoC - A Resilient Quad-Core System based on the Re-siliCell Approach.** M. Ulbricht, L. Lu, J.-C. Chen, M. Krstic. Microelectronics Reliability 148, 115173 (2023)
- (212) **Artificial Neural Network Accelerator for Classification of In-Field Conducted Noise in Integrated Circuits' DC Power Lines.** F. Vargas, D. Borba, J.D. Benfica, R.T. Syed. Proc. 29th IEEE International Symposium on On-Line Testing and Robust System Design (IOLTS 2023), 212 (2023)
- (213) **COCHISA Approach: European Core-Chip for Space Applications.** F. Vargas, C. Corrado, A. Malignaggi, M. Krstic, D. Verploegen, G. Mannocchi, M. Petri, P. Fontana, U. Lewark, R. Follmann, S. Rochette. Proc. 1st ESA/ESTEC Space Microwave Week (2023), (2023)
- (214) **Localization System Architecture for Enhanced Positioning in Industry 4.0 Applications.** R. Vasist, V. Sark, M. Goodarzi, J. Gutierrez Teran, E. Grass. Proc. International Conference on Computing, Networking and Communications (ICNC 2023), 683 (2023)
- (215) **Effects in Commercial p-Channel Power VDMOS Transistors Initiated by Negative Bias Temperature Stress and Irradiation.** S. Veljkovic, N. Mitrović, S. Djoric-Veljkovic, V. Davidovic, I. Manic, E. Zivanovic, S. Stanjkovic, M. Andjelkovic, G. Ristic, A. Paskaleva, D. Spassov, D. Dankovic. Proc. 33rd IEEE International Conference on Microelectronics (MIEL 2023), 277 (2023)
- (216) **Using TCAD Simulations to Verify the McWhorter Method for Assessing Trapped Charge in Dielectric.** S. Veljkovic, G. Ristic, D. Dankovic, A.J. Palma, M. Andjelkovic, R. Duane. Proc. 33rd IEEE International Conference on Microelectronics (MIEL 2023), 211 (2023)
- (217) **An RRAM-based Building Block for Reprogrammable Non-Uniform Sampling ADCs.** A. Vishwakarma, M. Fritscher, A. Hagelauer, M. Reichenbach. it - Information Technology 65(1-2), 39 (2023)
- (218) **Verified Value Chains, Innovation and Competition.** A. Weber, S. Guille, R. Rathfelder, M. Stöttinger, C. Lüth, M. Malenko, T. Gräwunder, S. Reith, A. Puccetti, J.-P. Seifert, N. Herfurth, H. Sankowski, G. Heiser. Proc. IEEE International Conference on Cyber Security and Resilience (CSR 2023), 470 (2023)
- (219) **Influence of Strain on Multilayer Ge Nanodot Formation on SiGe Virtual Substrate.** W.-C. Wen, B. Tillack, Y. Yamamoto. Proc. 55th International Conference on Solid State Device and Materials (SSDM 2023), 519 (2023)
- (220) **Strain Effect on Three-Dimensional Self-Aligned Ge Nanodot on SiGe Virtual Substrate.** W.-C. Wen, B. Tillack, Y. Yamamoto. Proc. 14th International Workshop on Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), 15 (2023)
- (221) **Three-Dimensional Self-Ordered Multilayered Ge Nanodots on SiGe.** W.-C. Wen, M.A. Schubert, M.H. Zoellner, B. Tillack, Y. Yamamoto. ECS Journal of Solid State Science and Technology 12(5), 055001 (2023)
- (222) **Vertical Alignment Control of Self-Ordered Multilayered Ge Nanodots on SiGe.** W.-C. Wen, M.A. Schubert, B. Tillack, Y. Yamamoto. Japanese Journal of Applied Physics 62(SC), SC1057 (2023)
- (223) **Fabrication and Characterization of Germanium n-MOS and n-MOSFET with Thermally Oxidized Yttrium Gate Insulator: Formation of Underlying Germanium Oxide and its Electrical Characteristics.** W.-C. Wen, D. Wang, H. Nakashima, K. Yamamoto. Materials Science in Semiconductor Processing 162, 107504 (2023)
- (224) **AI4U: Modular Framework for AI Application Design.** K. Woloszyn, K. Turchan, M. Rapala, K. Piotrowski. Proc. 10th Machine Intelligence and Digital Interaction (MIDI 2022), in: Lecture Notes in Networks and Systems, Springer, LNNS 710, 56 (2023)
- (225) **Concept for Building Edge Devices Application Using the AI4U Approach.** K. Woloszyn, K. Piotrowski. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 35 (2023)
- (226) **Media Services in Dense, Static and Mobile Environments Leveraging Edge Deployments.** M.-E. Xezonaki, N. Psaromanolakis, P. K. Chartasis, K. Stamatis, D. Krisharidis, V. Theodorou, C. Politi, P. Papaioannou, C. Tranoris, S. Denazis, I. Mesogitis, E. Theodoropoulou, F. Setaki, G. Lyberopoulos, N. Makris, P. Flegkas, J. Gutierrez Teran, M. Anastassopoulos, A. Tzanakaki. Proc. IFIP International Conference on Artificial Intelligence Applications and Innovations (AIAI 2022), in: Artificial Intelligence Applications and Innovations. AIAI 2023 IFIP WG 12.5 International Workshops, Springer, IFIP AICT 677, 66 (2023)
- (227) **Development of AI-Hardware Related Curriculum for Universities in Brandenburg and Bavaria: Visions and Experiences from BB-KI Chips.** Z. Xiong, M. Werner, O. Korup, M. Krstic. Proc. International Conference on Geomatics Education (ICGE 2023), abstr. 47 (2023)
- (228) **Integrating AI Hardware in Academic Teaching: Experiences and Scope from Brandenburg and Bavaria.** Z. Xiong, D. Stober, M. Krstic, O. Korup, M.I. Arango, H. Li, M. Werner. ISPRS Annals of the Photogrammetry, Remote Sensing and Spatial Information Sciences X-5/W1-2023, 75 (2023)
- (229) **Heterointegration of mm-Wave InP-HBT Power Amplifier Chiplets on SiGe-BiCMOS Chip.** H. Yacoub, M. Rausch, C. Stölmacker, R. Dörner, M. Hossain, I. Ostermayr, T. Moule, M. Wietstruk, S. Kriegge, O. Krüger, W. Heinrich. Proc. 26th European Microwave Week (EuMW 2023), 169 (2023)
- (230) **Lateral Selective Epitaxial SiGe Growth for Locally Dislocation-Free Virtual Substrate Fabrication.** Y. Yamamoto, W.-C. Wen, M.A. Schubert, A.A. Corley-Wiciak, S. Sugawa, Y. Ito, R. Yokogawa, H. Han, R. Loo, A. Ogura, B. Tillack. Proc. 14th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), 11 (2023)
- (231) **Electrical and Structural Characterization of Thermally Oxidized Yttrium Oxide on Germanium.** K. Yamamoto, W.-C. Wen, D. Wang, H. Nakashima. Proc. 14th International WorkShop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), 7 (2023)
- (232) **Group-IV Heteroepitaxy for Novel and Emerging Device Applications.** Y. Yamamoto, W.-C. Wen, B. Tillack. Proc. 13th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), abstr. book 45 (2023)
- (233) **Heteroepitaxy of Group IV Materials for Future Device Application.** Y. Yamamoto, W.-C. Wen, B. Tillack. Japanese Journal of Applied Physics 62(SC), SC0805 (2023)
- (234) **High Crystallinity Ge Growth on Si (111) and Si (110) by Using Reduced Pressure Chemical Vapor Deposition.** Y. Yamamoto, W.-C. Wen, M.A. Schubert, C. Corley-Wiciak, B. Tillack. ECS Journal of Solid State Science and Technology 12(2), 023014 (2023)
- (235) **Thin and Locally Dislocation-Free SiGe Virtual Substrate Fabrication by Lateral Selective Epitaxy.** Y. Yamamoto, W.-C. Wen, M.A. Schubert, A.A. Corley-Wiciak, S. Sugawa, Y. Ito, R. Yokogawa, A. Ogura, B. Tillack. Proc. 55th International Conference on Solid State Devices and Materials (SSDM 2023), 527 (2023)
- (236) **Heat Physical Properties by Three-Dimensional Self-Ordered Multilayered SiGe Nanodots.** R. Yokogawa, S. Sugawa, Y. Maeda, Y. Ito, Y. Yamamoto

- shita, W.-C. Wen, Y. Yamamoto, A. Ogura. Proc. 84th Japan Society of Applied Physics Fall Meeting (JSAP 2023), (2023)
- (237) **20 ps Time Resolution with a Fully-Efficient Monolithic Silicon Pixel Detector without Internal Gain Layer.** S. Zambito, M. Milanesio, T. Moretti, L. Paolozzi, M. Munker, R. Cardella, T. Kugathasan, F. Martinelli, A. Picardi, M. Elviretti, H. Rücker, A. Trusch, F. Cadoux, R. Cardarelli, S. Débieux, Y. Favre, C.A. Fenoglio, D. Ferrere, S. Gonzalez-Sevilla, L. Iodice, R. Kotitsa, C. Magliocca, M. Nessi, A. Pizarro-Medina, J. Sabater Iglesias, J. Saidi, M.V. Barreto Pinto, G. Iacobucci. Journal of Instrumentation **18**, P03047 (2023)
- (238) **Characterization of a D-Band Electric-Inductive-Capacitive Metamaterial-Based Transmission Line Phase Shifter.** G.M. Zampa, A. Sonara, D. Mencarelli, L. Pierantoni, H.J. Christopher, Z. Cao, R. Al Hadi, M.-C. F. Chang, M. Kaynak. Proc. IEEE MTT-S International Microwave Symposium (IMS 2023), 721 (2023)
- (239) **Gesture Recognition using Multiple mmWave FMCW Radars.** Y. Zhao, V. Sark, M. Krstic, E. Grass. Proc. 98th IEEE Vehicular Technology Conference (VTC 2023), (2023)
- (240) **Instantaneous Velocity Estimation of Multiple Targets using Coordinated OFDM RADAR Nodes.** Y. Zhao, V. Sark, M. Krstic, E. Grass. Proc. IEEE Workshop on Microwave Theory and Technology in Wireless Communications (MTT 2023), 89 (2023)
- (241) **Radar Dataset Synthesis Approach for Gesture Recognition.** Y. Zhao, V. Sark, M. Krstic, E. Grass. Proc. 20th European Radar Conference (EuRAD 2023), 193 (2023)
- (242) **Instantaneous 3D Velocity Estimation using Coordinated OFDM Radar Nodes.** Y. Zhao, L. Wimmer, V. Sark, M. Krstic, E. Grass. Proc. 24th International Radar Symposium (IRS 2023), (2023)
- (243) **Towards the Optimal Sensors for WSN Applications: Effective Rainfall Monitoring.** P. Zielony, K. Piotrowski. Proc. 20th GI/ITG KuVS Fachgespräch Sensornetze (FGSN 2023), 31 (2023)
- (244) **Toward 2D Grating Coupler Enabled O-Band Coherent Links based on SiGe Photonic Electronic Technology.** L. Zimmermann, P.M. Seiler, Ch. Mai, G. Georgieva. Japanese Journal of Applied Physics **62**(SC), SC0807 (2023)
- (245) **Opening of the Backside of ICs for Failure Analysis by using CMP.** G. Zwicker, C. Boit, A.A. Adesunkanmi, N. Herfurth. Proc. 18th IEEE International Conference on Planarization/CMP Technology (ICPT 2023), (2023)
- Eingeladene Vorträge
Invited Presentations**
- (1) **Mitigation of Single Event Transient Effects in Combinational Circuits.** M. Andjelkovic. Symposium of ELICSR EU Project (2023), Nis, January 25 - 27, 2023, Serbia
- (2) **Open Source Design Flow Status and Roadmap for IHP BiCMOS Technology.** S. Andreev Free Silicon Conference (FSiC 2023), Paris, July 10 - 12, 2023, France
- (3) **Progress on SiGeSn Light Emitters and Detectors on Si.** D. Buca, T. Liu, O. Concepción, M. El Kurdi, Y. Yamamoto, G. Capellini, G. Isella, D. Grützmacher. 13th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), Sendai, January 23 - 24, 2023, Japan
- (4) **Si-Ge-Sn Heterostructures Grown by Chemical Vapor Deposition for Electronic and Photonic Devices.** O. Concepción, Y. Yamamoto, G. Capellini, M. El-Kurdi, Q.-T. Zhao, D. Buca, D. Grützmacher. 55th International Conference on Solid State Devices and Materials (SSDM 2023), Nagoya, September 05 - 08, 2023, Japan
- (5) **6G-TakeOff: Holistic 3D Communication Networks for 6G** A. Frisch, M. Britsch, M. Breitbach, F. Clazzer, M. Barth, N. Montealegre, K. Geißinger, M. Andjelkovic, T. Heckmann, A. Daurembekova, H. Schotten, D. Wübben, A. Dekorsy, T. Petermann, G. Dietl, K. Schilling. 32nd European Conference on Networks and Communications (EuCNC 2023), Gothenburg, June 06 - 09, 2023, Sweden
- (6) **Joint Communication and Sensing (JCAS) for 6G Wireless Systems.** E. Grass, L. Wimmer, E. Sedunova, V. Sark, Y. Zhao, P. Geranmayeh 27. ITG Fachtagung Mobilkommunikation (2023), Osnabrück, May 10 - 11, 2023, Germany
- (7) **Joint Communication and Sensing (JCAS) – a RAN Technology for Next Generation Wireless Communications.** E. Grass, L. Wimmer, E. Sedunova, V. Sark, Y. Zhao, P. Geranmayeh. 11th FOKUS FUSECO Forum (2023), Berlin, September 14 - 15, 2023, Germany
- (8) **III-Vs Monolithic Integration on Silicon with Template Assisted Selective Epitaxy.** K.E. Hnida-Gut, O. Skibitzki. 36th Workshop of the Deutsche Gesellschaft für Kristallwachstum und Kristallzüchtung on Epitaxy of III-V Semiconductors and German MBE Workshop (DGKK/DEMBE 2023), Stuttgart, November 27 - 29, 2023, Germany
- (9) **Overcoming Challenges in Monolithic Integration of III-V Semiconductors on Silicon through Template-Assisted Selective Epitaxy (TASE).** K.E. Hnida-Gut. Seminar at Otto von Guericke Universität Magdeburg (2023), Magdeburg, November 08, 2023, Germany
- (10) **Neue Technologien für energieeffiziente und zuverlässige hardwarebasierte KI.** M. Krstic. 2. KI Tag Brandenburg (2023), Luckenwalde, June 19, 2023, Germany
- (11) **Reliability meets AI – Hardware Approach.** M. Krstic. Symposium of ELICSR EU Project (2023), Nis, January 25 - 27, 2023, Serbia
- (12) **Resiliency in Digital Processing Systems.** M. Krstic, M. Andjelkovic, J.-C. Chen, L. Lu, A. Veronesi, M. Ulbricht. IEEE International Conference on Microelectronics (MIEL 2023), Nis, October 16 - 18, 2023, Serbia
- (13) **RRAM Approach for AI Acceleration in Edge Systems.** M. Krstic. 6G-RIC Advisory Board Meeting (2023), Berlin, September 26, 2023, Germany
- (14) **Sub-THz Mixed Signal Platform based on BiCMOS RF Technology.** M. Krstic. Berlin 6G Conference (2023), Berlin, June 26 - 30, 2023, Germany
- (15) **Addressing Single-Event-Multiple-Transient (SEMT) Faults in Asynchronous Controllers with Post-Placement Spacing Strategy.** F.A. Kuentzler. Symposium of ELICSR EU Project (2023), Nis, January 25 - 27, 2023, Serbia
- (16) **Randgeflüster – Ein Autofokussystem im Stress.** P. Kulse, A. Göritz. GMM-Nutzergruppentreffen Fachgruppe 1.2.1 Lithografie (2023), Freising, October 17 - 18, 2023, Germany
- (17) **Photonic BiCMOS Technology - Enabler of High-Speed Monolithic EPIC.** St. Lischke. 9th Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon (EUROSOI-ULIS 2023), Tarragona, May 10 - 12, 2023, Spain
- (18) **Ultra-Fast Germanium Photodiodes.** St. Lischke, A. Peczek, D. Steckler, J. Morgan, A. Beling, L. Zimmermann. Conference on Lasers and Electro-Optics (CLEO 2023), San Jose, May 07 - 12, 2023, USA
- (19) **Ultra-Fast Germanium Photodiodes.** St. Lischke, A. Peczek, D. Steckler, J. Morgan, A. Beling, L. Zimmermann. IEEE Silicon Photonics Conference (Formerly GFP Conference 2023), Arlington, April 04 - 07, 2023, USA
- (20) **Qubit Development using a 200 mm BiCMOS Pilot Line Part 2 - Development of Devices.** M. Lisker, F. Reichmann. 2nd Conference of Institutes of Physics (2023), Hirschegg, March 12 - 17, 2023, Austria
- (21) **Developments of Graphene in 200 mm CMOS Pilot Line.** M. Lukosius. Nanotechnology Materials and Devices Conference (NMDC 2023), Paestum, October 22 - 25, 2023, Italy
- (22) **Graphene Research in 200 mm CMOS Pilot Line.** M. Lukosius. Innovation Workshop: Electronics and the 2D-EPL (2023), Leuven, March 08 - 09, 2023, Belgium
- (23) **SiGe- and Ge-based Devices as Key Enabler of High Performance RF Electronic and Photonic Technologies.** A. Mai. 13th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), Sendai, January 23 - 24, 2023, Japan
- (24) **COCHISA: CDR Ka-Band (Review Meeting at Sencio).** A. Malignaggi, F. Vargas. European Core-Chip for Space Applications (COCHISA 2023), Nijmegen, September 26 - 27, 2023, The Netherlands
- (25) **Engineering of Materials for CMOS Microelectronics.** C.L. Manganelli. Leibniz Mathematical Modeling and Simulation Days (MMS Days 2023), Potsdam, April 17 - 19, 2023, Germany
- (26) **State-of-the-Art of CMOS RRAM Technology: Promises and Challenges for Neuromorphic Computing Applications.** E. Perez. 1. Memristor-Symposium (2023), Bamberg, February 27 - 28, 2023, Germany
- (27) **Exploring Process-Voltage-Temperature Variations Impact on 4T1R Multiplexers for Energy-Aware Resistive RAM-based FPGAs.** T. Rizzi, A.

Baroni, A. Glukhov, D. Bertozi, Ch. Wenger, D. Ielmini, C. Zambelli. 61st IEEE International Reliability Physics Symposium (IRPS 2023), Monterey, March 28 - 30, 2023, USA

(28) **Open-Source Process Design Kit Status and Roadmap for IHP BiCMOS Technology.** R.F. Scholz. 53rd IEEE European Solid-State Device Research Conference (ESSDERC 2023) / 49th IEEE European Solid-State Circuits Conference (ESSCIRC 2023): EUROPRACTICE Workshop on Design IP Sharing and Chiplets, Lissabon, September 11 - 13, 2023, Portugal

(29) **AI-AI Waferbonding Process Development for Heterogeneous Integration.** S. Schulze, T. Voß, P. Krüger, M. Wietstruk. 244th ECS Meeting: Advancing Solid State & Electrochemical Science & Technology (ECS Meeting 2023), Gothenburg, October 08 - 12, 2023, Sweden

(30) **Development of Electronic-Photonic Integrated Circuits in an Ipkiss-Tanner-based Design Environment.** S. Simon, G. Winzer, I. Kochetov, L. Zimmermann. Luceda User Group Meeting (2023), Brussels, April 17, 2023, Belgium

(31) **Highly Efficient Scalable mm-Wave Radar Transceiver Frontend ICs.** B. Sütbas. 26th European Microwave Week 2023 (EuMW 2023), Berlin, September 17 - 22, 2023, Germany

(32) **Building a Resilient and Dependable RISC-V System.** M. Ullrich. 28th IEEE European Test Symposium (ETS 2023), Venice, May 22 - 26, 2023, Italy

(33) **Resilient RISC-V Processor: From On-Chip Sensors to AI-based SEU Rate Prediction.** F. Vargas, J.-C. Chen, M. Krstic. 11th Prague Embedded Systems Workshop (PESW 2023), Prague, June 29 - July 01, 2023, Czech Republic

(34) **Combined Effects on Chip Level EMC: Ionizing Radiation, Functional Safety and Ageing.** F. Vargas, B. Deutschmann, S.B. Dhia. 14th Joint Asia-Pacific Symposium on Electromagnetic Compatibility & 16th International Conference on Electromagnetic Interference & Compatibility (APMC/INCEMIC 2023), Bangalore, May 22 - 25, 2023, India

(35) **On-Chip Infrastructure to Leverage System Reliability for Space Applications.** F. Vargas. 19th International School on the Effects of Radiation on Embedded Systems for Space Applications (SERESSA 2023), Turin, December 04 - 07, 2023, Italy

(36) **SG13G2 OpenSource PDK: Progress after one Year.** F. Vater. Conference for Open Source Coders, Users & Promoters (COSCUP 2023), Taipei, July 29 - 30, 2023, Taiwan

(37) **Towards SG13G2 Open Source PDK.** F. Vater. Summit Europe 2023, Open Workshop: Open Source Chips with Open Source Tools (2023), Barcelona, June 06 - 09, 2023, Spain

(38) **Brain-based Inspiration: Towards Neuromorphic Computing with CMOS Integrated Memristive Devices.** Ch. Wenger. Brain-Inspired Computing Workshop (2023), Modena, June 08 - 09, 2023, Italy

(39) **Towards Neuromorphic Computing using HfO₂ Based Memristive Devices.** Ch. Wenger. MRS Fall Meeting & Exhibit (2023), Boston, December 05 - 07, 2023, USA

(40) **Towards Neuromorphic Computing with HfO₂ Based Memristive Devices.** Ch. Wenger. Institutsseminar Forschungszentrum Jülich (2023), Aachen, June 22, 2023, Germany

(41) **Strain Effect on Three-Dimensional Self-Aligned Ge Nanodot on SiGe Virtual Substrate.** W.-C. Wen, B. Tillack, Y. Yamamoto. 14th International Workshop on Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), Sendai, December 14 - 15, 2023, Japan

(42) **Lateral Selective Epitaxial SiGe Growth for Locally Dislocation-Free Virtual Substrate Fabrication.** Y. Yamamoto, W.-C. Wen, M.A. Schubert, A.A. Corley-Wiciak, S. Sugawa, Y. Ito, R. Yokogawa, H. Han, R. Loo, A. Ogura, B. Tillack. 14th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), Sendai, December 14 - 15, 2023, Japan

(43) **Electrical and Structural Characterization of Thermally Oxidized Yttrium Oxide on Germanium.** K. Yamamoto, W.-C. Wen, D. Wang, H. Nakashima. 14th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), Sendai, December 14 - 15, 2023, Japan

(44) **Group-IV Heteroepitaxy for Novel and Emerging Device Applications.** Y. Yamamoto, W.-C. Wen, B. Tillack. 13th International Workshop on New Group IV Semiconductor Nanoelectronics (El4GroupIV 2023), Sendai, January 23 - 24, 2023, Japan

Berichte Reports

(1) **European (Energy) Data Exchange Reference Architecture 3.0 - BRIDGE Data Management Working Group Report 2023.** M. Couto, A. Monti, K. Kotsalos, J. Valiño, K. Kukk, J.I. Abad, E. Lambert, B. Bak-Jensen, F. Lampathaki, F. Bosco, E. Maqueda, F. Coelho, G. Papadopoulos, A. Dognini, K. Piotrowski, M. Farré, W. Radziszewska, J. Ferreira Gonzalez, D. Sebilleau, O. Genest, D. Siksnys, I. Kokos, M. Tomic, G. Korjus, G. Yang. EU BRIDGE Data Management Working Group Report 2023

(2) **Being a Doctoral Researcher in the Leibniz Association: Leibniz PhD Network Survey Report 2021.** X. Delgado-Osorio, M. Gierke, J. Jaen, J. Kansiime, D. Lonken, E. Perez-Bosch Quesada, K. Ramachandran, T. Rizzi, P. Saxena

(3) **Interoperability of Flexibility Assets 2.0 - BRIDGE Data Management Working Group Report 2022.** O. Genest, I. Kokos, G. Roy, S. Zikos, H. Mirtaheri, D. Sebilleau, T. Penthong, I. Stoyanova, V. Croce, I. Dimitriadou, F. Bosco, K. Piotrowski, K. Tsatsakis, K. Kukk, J. Budke, A. Maneikis, M. Fantiño, G. Dondossola, H. Lafforgue, M.L. Ferrari, J. Valiño, M. Farré, G. Comodi. EU BRIDGE Data Management Working Group Report 2022

(4) **Reference Framework 1.0 - BRIDGE Data Management Working Group Report 2023.** O. Genest, I. Kokos, M. Couto, I. Dimitriadou, K. Piotrowski, S. Zikos, F. Bosco, M. Farre, D. Sebilleau, K. Tsatsakis, D. Tsirigoti, D. Ziu, V. Croce, J. Meléndez Frigola, E. Boskov Kovacs, J. Rinta-Luoma. EU BRIDGE Data Management Working Group Report 2023

(5) **European (Energy) Data Exchange Reference Architecture 2.0 - BRIDGE Data Management Working Group Report 2022.** K. Kukk, K. Kotsalos, A. Corchero, A. Dognini, A. Gatos, A. Grguric, A. Marguglio, F. Bosco, G. Boultradakis, G. Papadopoulos, I. Kokos, J. Valiño, J. Laarakkers, K. Piotrowski, M. Bertoncini, N. Bilibis, O. Genest, O. Voron, R.-I. Prümm, S. Papoutsis, T. Tsitsanis. EU BRIDGE Data Management Working Group Report 2022

(6) **Interoperability of Home Appliances - BRIDGE Data Management Working Group Report 2022-2023.** K. Piotrowski, O. Genest, I. Dimitriadou, D. Garrido, K. Turchan, I. Koropiecki, M. Krysysik, P. Rodriguez, S. Zikos, M. Iliopoulos. EU BRIDGE Data Management Working Group Report 2023

(7) **RISC-V Ökosystem: Status und Potential.** A. Stanitzki, S. Wallentowitz, F. Vater.

(8) **GaN on Si Metrology Acitivity by IHP.** M.H. Zoellner. Final Report

Monographien Monographs

(1) **Detection and Correction of Errors in Digital Circuits and Systems.** H.T. Vierhaus, M. Krstic. BTU Cottbus-Senftenberg, (2023)

Habilitationen/Dissertationen Habilitations/Dissertations

(1) **Investigating Security Issues in Programmable Logic Controllers and Related Protocols.** W. Alsabbagh, Dissertation, BTU Cottbus-Senftenberg, Germany, (2023)

(2) **A Self-Adaptive Resilient Method for Implementing and Managing the High-Reliability Processing System.** J.-C. Chen, Dissertation, Universität Potsdam, Germany, (2023)

(3) **Probabilistic Graphical Models: An Application in Synchronization and Localization.** M. Goodarzi, Dissertation, Humboldt University of Berlin, Germany, (2023)

(4) **Horizontal Address-Bit SCA Attacks Against ECC and Appropriate Countermeasures.** I. Kabin, Dissertation, BTU Cottbus-Senftenberg, Germany, (2023)

(5) **Process Development and Electrical Characterization of CMOS-Integrated Memristive Devices for Emerging Non-Volatile Memory Applications.** M.K. Mahadevaiah, Dissertation, BTU Cottbus-Senftenberg, Germany, (2023)

- (6) **Methodology for Standard Cell-based Design and Implementation of Reliable and Robust Hardware Systems.** O. Schrape, Dissertation, Universität Potsdam, Germany, (2023)
- (7) **Expanding Functionalities of Silicon Photonic Integrated Circuits for Communication and Sensor Technologies.** P. Steglich, Habilitation, BTU Cottbus-Senftenberg, Germany, (2023)
- (8) **Investigations of the Electrical Activity of Defects in Group IV and Group III-N Alloys Integrated on Si Substrates.** H. Tetzner, Dissertation, BTU Cottbus-Senftenberg, Germany, (2023)
- (9) **Through-Silicon Vias in SiGe BiCMOS and Interposer Technologies for Sub-THz Applications.** M. Wietstruk, Dissertation, Technische Universität Chemnitz, Germany, (2023)
- (7) **Chip-Integrated Luminescence Detection for Chemical, Biological or Biochemical Sensing.** P. Steglich, M. Paul. IHP.533, EP-Patentanmeldung am 28.12.2023, AZ: EP 23 220 564.1
- (8) **Linearization of Charge-Redistribution based Vector Matrix Multiplier.** M. Uhlmann, G. Kahmen, P. Ostrovsky . IHP.544, EP-Patentanmeldung am 29.12.2023, AZ: EP 23220588.0
- (9) **Patterned Stressor for Strain Defined Quantum Confinement for Electron and Hole Charge Carriers in Si and Ge Quantum Wells.** M.H. Zöllner, F. Reichmann, C.L. Manganelli, C. Corley-Wiciak, M. Virgilio. IHP.538, EP-Patentanmeldung am 29.12.2023, AZ: EP 23 220 560.9

Diplomarbeiten/Masterarbeiten/ Bachelorarbeiten Diploma Theses/Master Theses/ Bachelor Theses

- (1) **Development of a Chip Level-Based, Highly-Selective CMP Process on a Tabletop Polishing Machine for Reliable Removal of the Bulk Material of Silicon-Based ICs.** A. Adesunkanmi, Master Thesis, Technische Universität Dortmund, Germany, (2023)
- (2) **Verifizierung komplexer AMS Systeme auf Systemebene.** E. Felgendreher, Bachelor Thesis, Universität Potsdam, Germany, (2023)
- (3) **Implementation of a Modulator and Demodulator for a Fully Integrated Radio-Over-Fiber Transceiver.** E. Jimenez Tuero, Master Thesis, Technische Universität Berlin, Germany, (2023)
- (4) **Evaluation of Resistance of an Atomic Pattern Cryptographic Algorithm Against a Side-Channel Attack, using Open Source Libraries.** A.A. Sigourou, Master Thesis, University of Patras, Greece, (2023)
- (5) **Untersuchung der Herstellungsverfahren eines Leiterplattendesigns mit drei verschiedenen Maschinen nach den Standard Design Rules von Würth Elektronik.** J. Witthaus, Bachelor Thesis, bbw Hochschule, Berlin, Germany, (2023)
- (6) **Ätzung/Entfernung oberflächlicher Platin-Agglomerate von Silizium-Wafern mittels Königswassers.** F. Zimmermann, Bachelor Thesis, Hochschule für Technik und Wirtschaft Berlin, Germany, (2023)

Patente Patents

- (1) **Method for Backside Thinning of an Integrated Circuit.** N. Herfurth, Ch. Boit, G. Zwicker, A.A. Adesunkanmi. IHP.540, EP-Patentanmeldung am 27.10.2023, AZ: EP 23 206 357.8
- (2) **Method and Apparatus for Channel Aggregation and Single Sideband Transmission.** A. Malignaggi, Ch. Herold. IHP.529, EP-Patentanmeldung am 01.03.2023, AZ: EP 23 159 486.2
- (3) **Vertical Heterojunction Bipolar Transistor and Method for its Fabrication.** H. Rücker, B. Heinemann. IHP.537, EP-Patentanmeldung am 28.12.2023, AZ: EP 23 220 575.7
- (4) **Method and System of Performing Collective Die-to-Wafer Bonding.** S. Schulze, T. Voß, P. Krüger, M. Wietstruk. IHP.530, EP-Patentanmeldung am 11.07.2023, AZ: EP 23 184 798.9
- (5) **Biosensor System and Method for Detecting a Target Analyte in a Fluid.** Sample P. Steglich, A. Mai. IHP.534, EP-Patentanmeldung am 28.12.2023, AZ: EP 23 220 487.5
- (6) **Biosensor Wafer Arrangement, Biosensor Chip and Biosensor Wafer Kit for Fabricating a Biosensor Wafer Arrangement.** P. Steglich, M. Paul, IHP.535, EP-Patentanmeldung am 28.12.2023, AZ: EP 23 220 567.4

Unser Team

Our Team



Impressum

Imprint

Herausgeber Publisher

IHP GmbH – Leibniz-Institut für innovative Mikroelektronik | Leibniz Institute for High Performance Microelectronics
Postadresse Postbox
Postfach 1466 | Postbox 1466, 15204 Frankfurt (Oder),
Deutschland | Germany

Besucheradresse Address for Visitors

Im Technologiepark 25, 15236 Frankfurt (Oder),
Deutschland | Germany
Telefon | Fon: +49 335 56250, Telefax | Fax: +49 335 5625300
E-Mail: ihp@ihp-microelectronics.com,
Internet: www.ihp-microelectronics.com

Redaktion Editors

Inesa Posypai
Dr. Anna Sojka-Piotrowska

Gestaltung und Satz Design and layout

IHP GmbH

Druck Printing

Chromik Offsetdruck, Marie-Curie-Straße 8, 15236 Frankfurt
(Oder)
Telefon | Fon: +49 335 5212773, Telefax | Fax: +49 335 5212776
E-Mail: kai.chromik@online.de
Internet: www.chromikoffsetdruck.de

Bildnachweise Photo credits

IHP, Patrick Pleul, Frederic Schweizer, Matthias Baumbach, Uwe Steinert, Fraunhofer Mikroelektronik, BTU Cottbus-Senftenberg, Thomas Ritter Fotografie, Ken Schluchtmann, Dirk Enters, Matthias Künne, Lieven Mark Koen Vandersypen, Inga Seidler



Leibniz Institute
for High
Performance
Microelectronics



Im Technologiepark 25
15236 Frankfurt (Oder)
Germany
Telefon +49 335 5625 0
Fax +49 335 5625 300